



دانشگاه صنعتی امیرکبیر
(پلی تکنیک تهران)
دانشکده مهندسی برق

راهنمای استفاده از نرم افزار Cadence

بخش ششم

PostLayoutSimulation

تهیه کننده : محمد سیم چی

زیر نظر دکتر مجید شالچیان

ویرایش اول

تابستان ۹۲

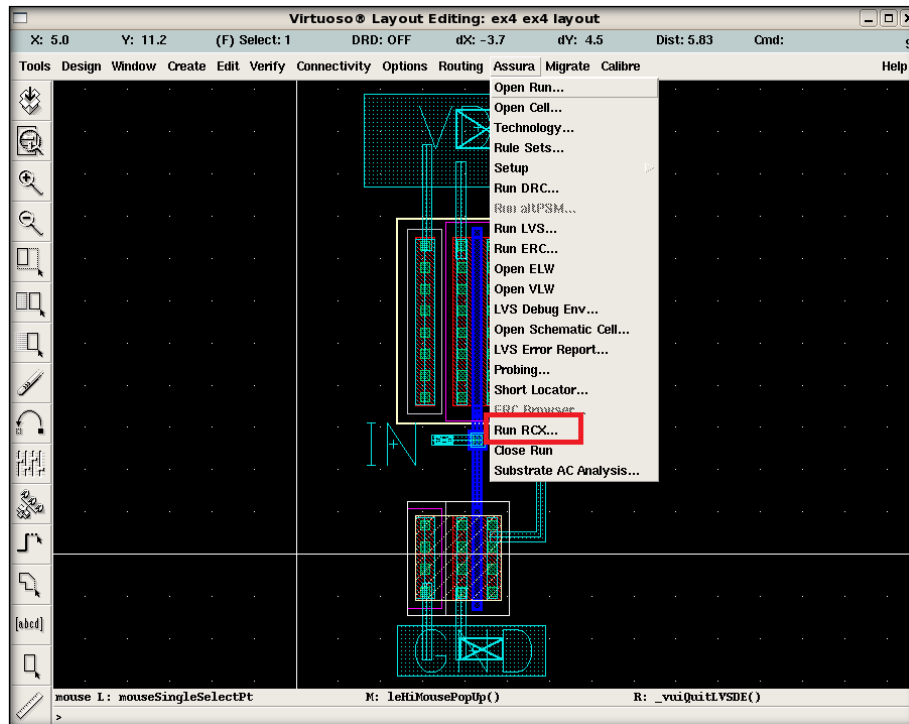
فهرست

۲	اجرای RCX	۱.
۸	شبیه سازی Post Layout و شماتیک	۲.

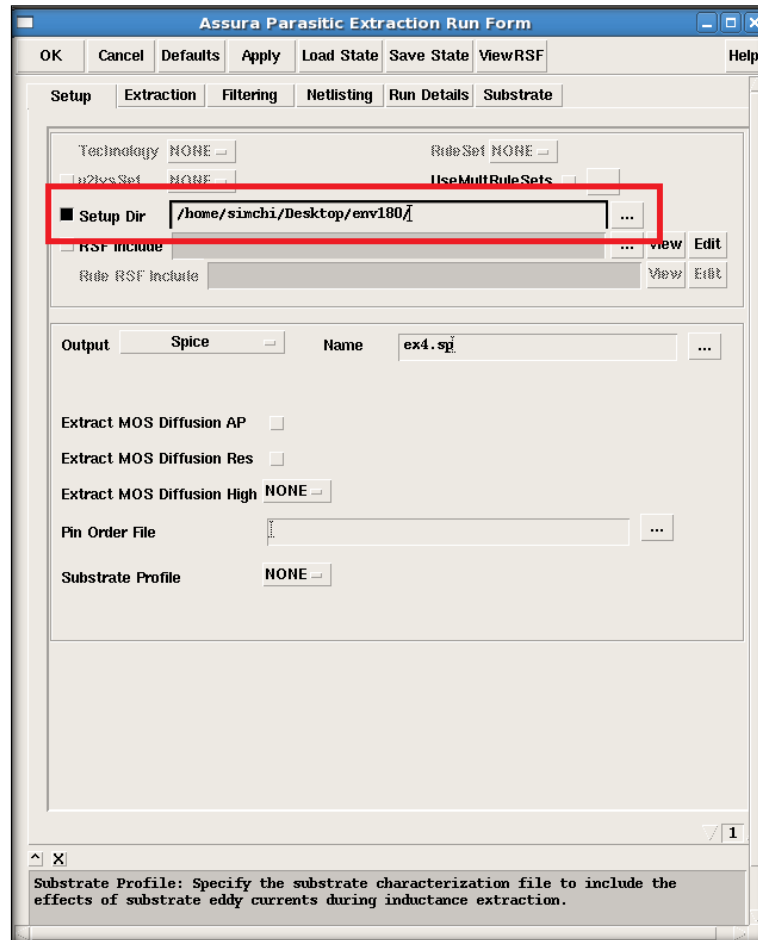
۱. اجرای RCX

در این بخش قصد داریم لی اوتی را که در بخش پنجم طراحی کردیم، شبیه سازی نماییم. در این شبیه سازی (Post Layout Simulation) در نظر داریم اثر خازن ها و مقاومت های پارازیتیک را نیز لحاظ کنیم.

برای به دست آوردن خازن ها و مقاومت های پارازیتیک، در پنجره Virtuoso از منوی Assura گزینه Run RCX... را انتخاب می کنیم.

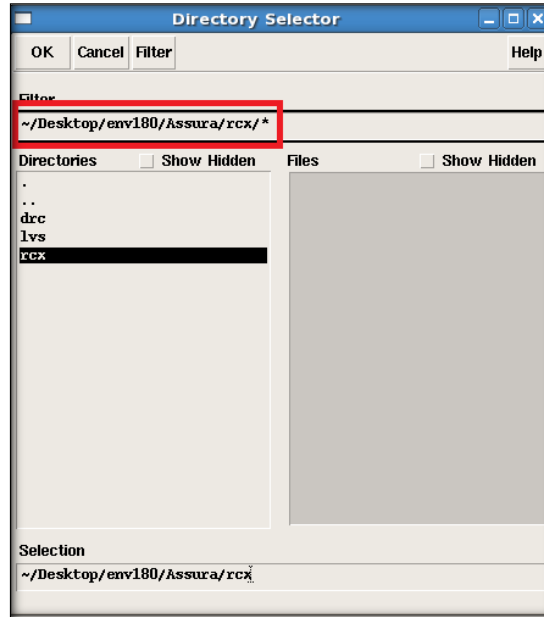


پنجره ای مطابق زیر باز می شود.

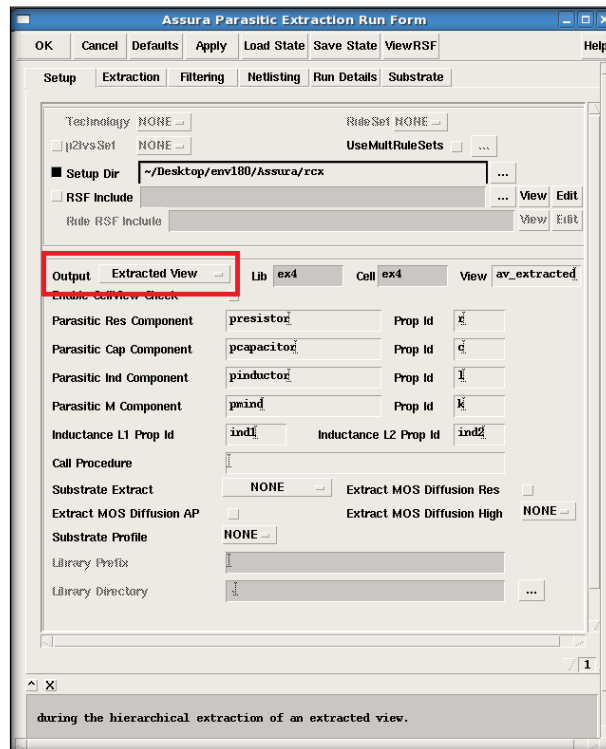


در این پنجره ابتدا در تب Setup مطابق شکل زیر پوشه Setup را معین می کنیم.

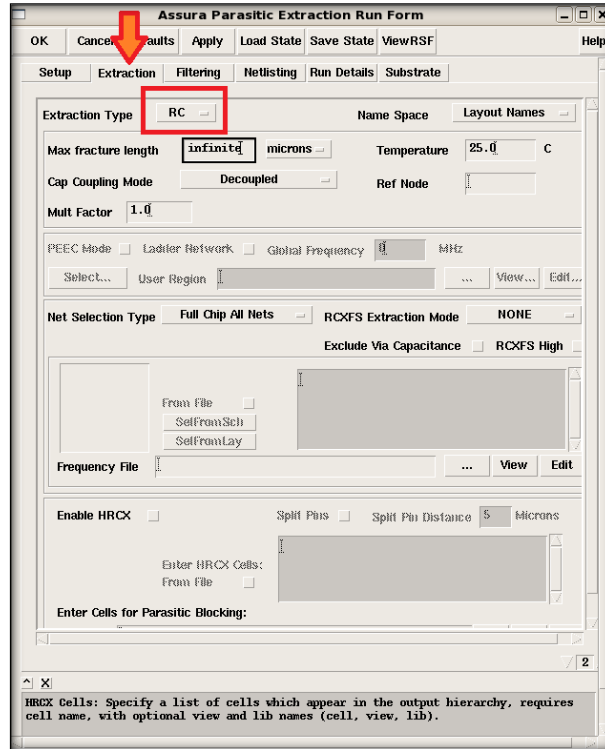
Setup Dir. : ~/Desktop/env180/Assura/rcx



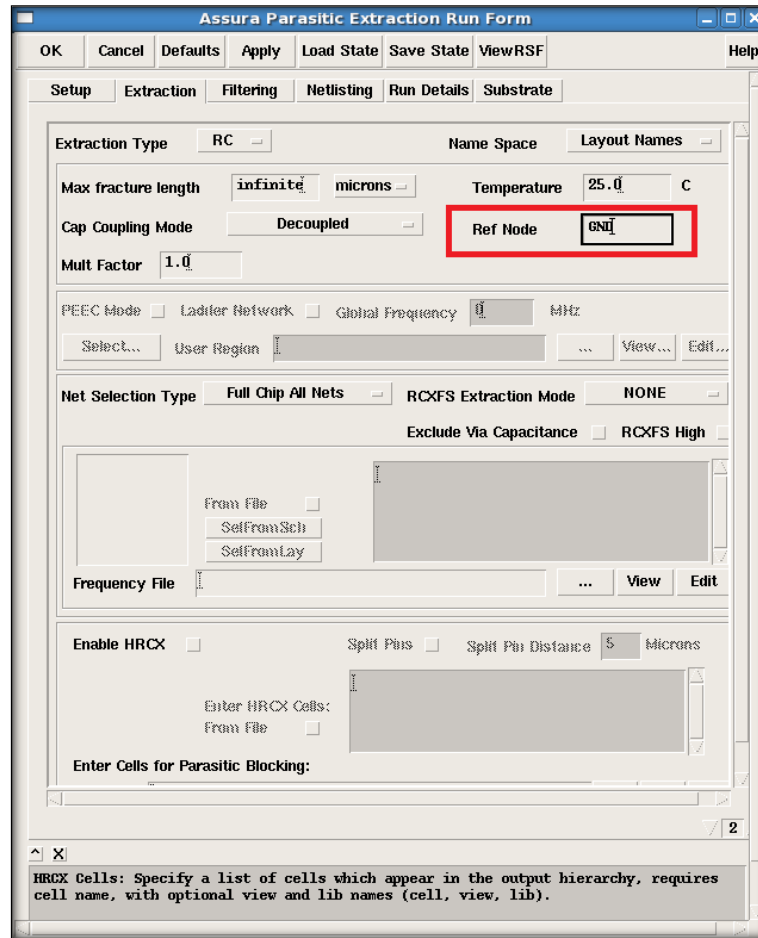
سپس نوع خروجی را Extracted View قرار می دهیم.



در گام بعدی در تب Extraction type، Extraction را RC انتخاب می کنیم.

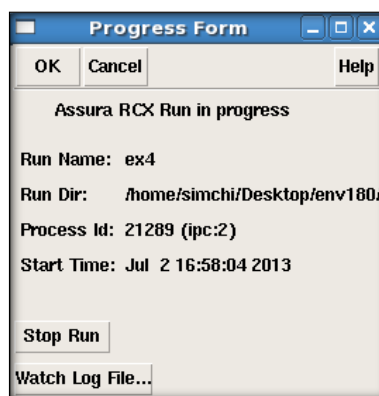


در نهایت Ref Node را برابر با GND (گره زمین) قرار می دهیم.



The screenshot shows the 'Assura Parasitic Extraction Run Form' dialog box. The 'Ref Node' field is highlighted with a red rectangle and contains the value 'GND'. Other visible settings include: Extraction Type: RC, Name Space: Layout Names, Max fracture length: infinite microns, Temperature: 25.0 C, Cap Coupling Mode: Decoupled, Mult Factor: 1.0, PEEC Mode: Ladder Network, Global Frequency: 0 MHz, Net Selection Type: Full Chip All Nets, RCXFS Extraction Mode: NONE, Exclude Via Capacitance: RCXFS High, and Split Pin Distance: 5 Microns.

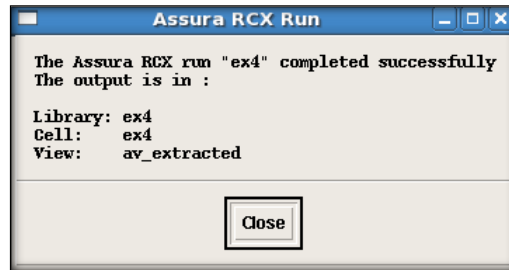
حال بر روی دکمه OK کلیک می کنیم. RCX اجرا می شود و پنجره زیر باز خواهد شد.



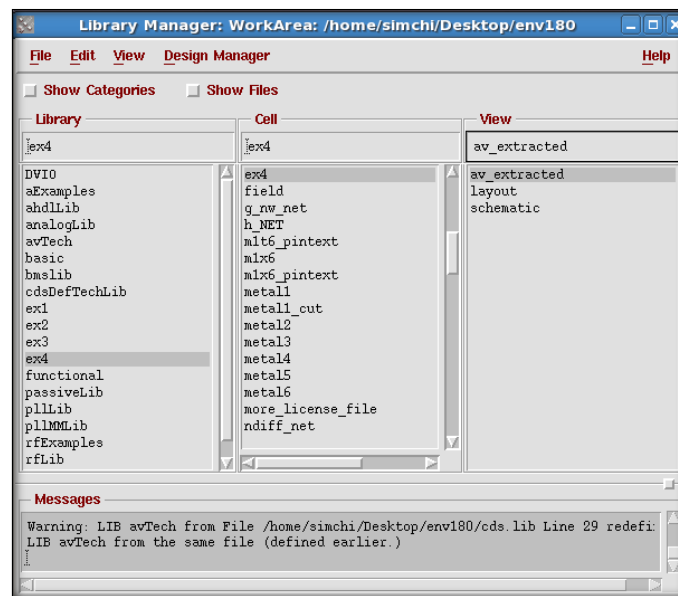
The screenshot shows the 'Progress Form' dialog box with the following information:

- Assura RCX Run in progress
- Run Name: ex4
- Run Dir: /home/simchi/Desktop/env180/
- Process Id: 21289 (ipc:2)
- Start Time: Jul 2 16:58:04 2013
- Buttons: Stop Run, Watch Log File...

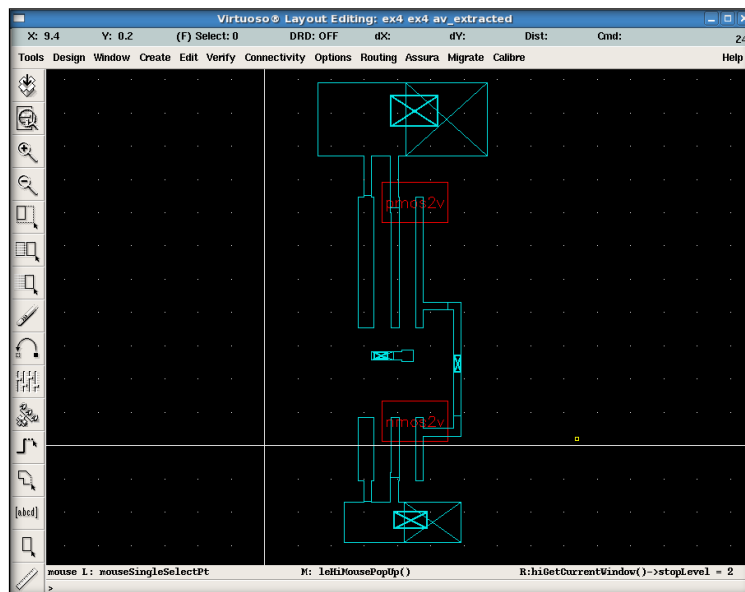
پس از اتمام اجرای RCX در صورت کامل و درست اجرا شدن آن، پیغام زیر نمایش داده می شود.



اکنون اگر به Library Manager رجوع کنیم، در سلول ex4 یک View با نام av_extracted ایجاد شده که این فایل شامل مدار طراحی شده به همراه خازن ها و مقاومت های پارازیتیک می باشد.

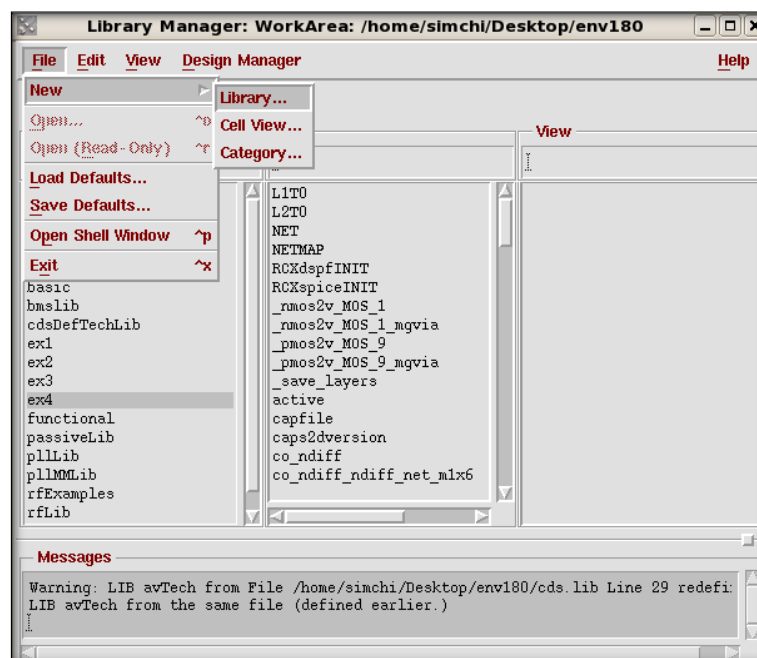


اگر این فایل را باز کنیم صفحه ای شبیه به شکل زیر مشاهده خواهیم کرد.

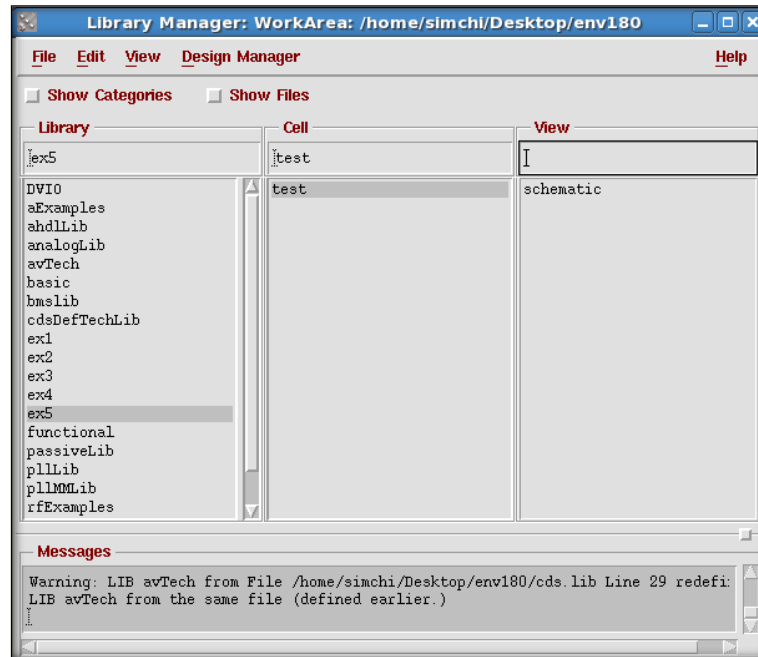


۲. شبیه سازی Post Layout و شماتیک

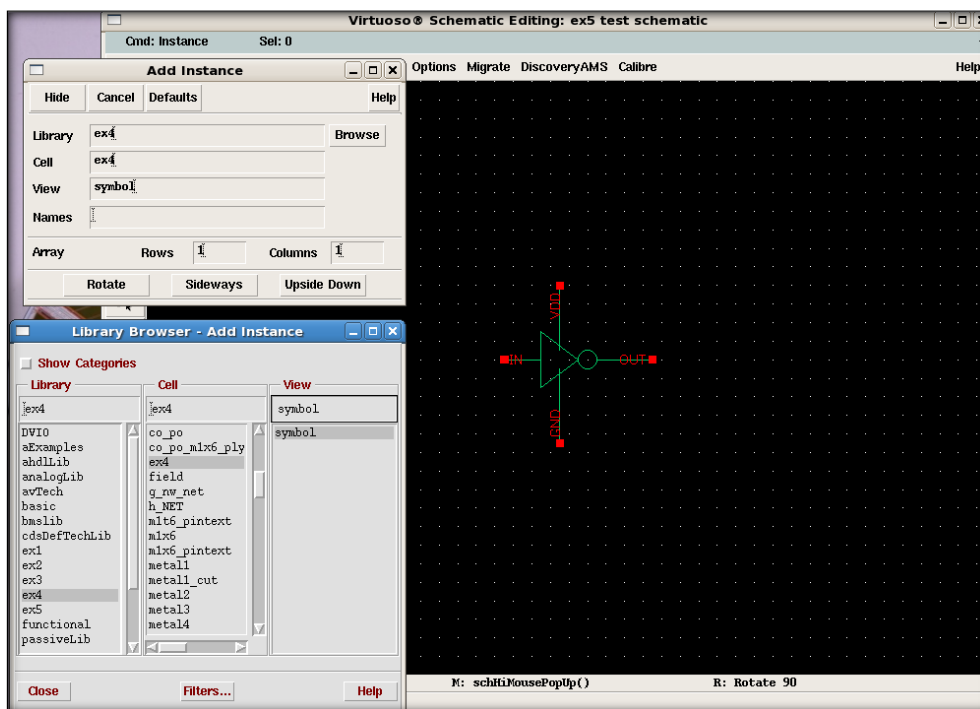
برای شبیه سازی Post Layout باید یک کتابخانه جدید ایجاد کنیم. بدین منظور در پنجره Library Manager از منوی File -> New -> Library... را انتخاب می کنیم.



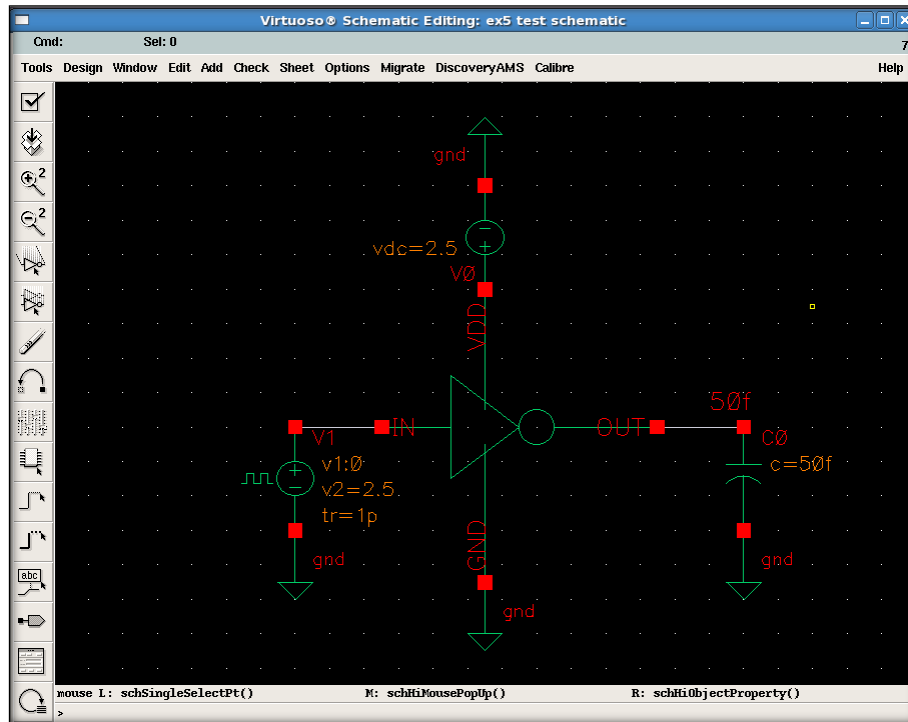
سپس یک سلول شماتیک در آن ایجاد می کنیم.(File -> New -> Cell View...).



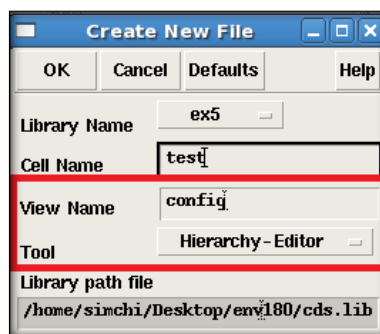
در فایل شماتیک ساخته شده، یک نمونه از سمبل وارونگر طراحی شده در کتابخانه ex4 را اضافه می کنیم.



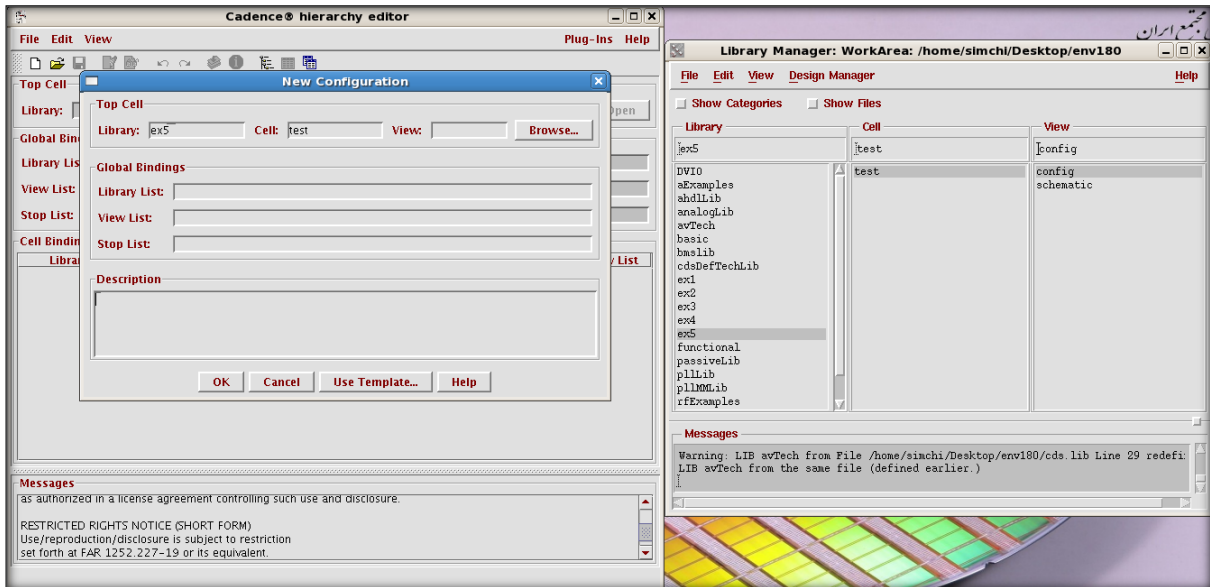
سپس vdc و gnd را برای بایاس وارونگر و یک منبع ولتاژ پالس به عنوان ورودی اضافه می کنیم. از یک خازن 50fF نیز به عنوان بار استفاده شده است. برای اضافه کردن این قطعات از کتابخانه AnalogLib استفاده کرده ایم.



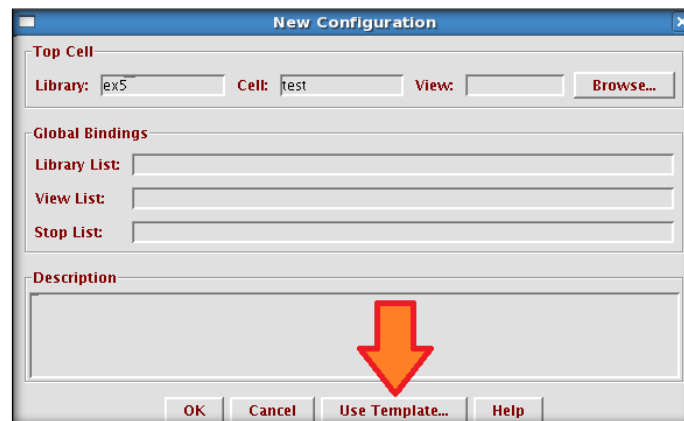
برای شبیه سازی این مدار یک فایل config می سازیم. در این فایل سطح شبیه سازی (شماتیک یا Post Layout) را تعیین می کنیم. بدین منظور در کتابخانه ex5 یک سلول جدید هم نام با فایل شماتیک و با ابزار Hierarchy-Editor ایجاد می کنیم.



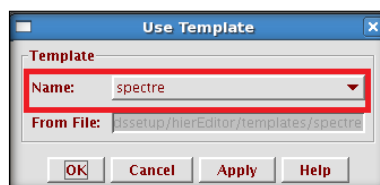
پس از کلیک بر روی گزینه OK دو پنجره مطابق شکل زیر باز خواهند شد.



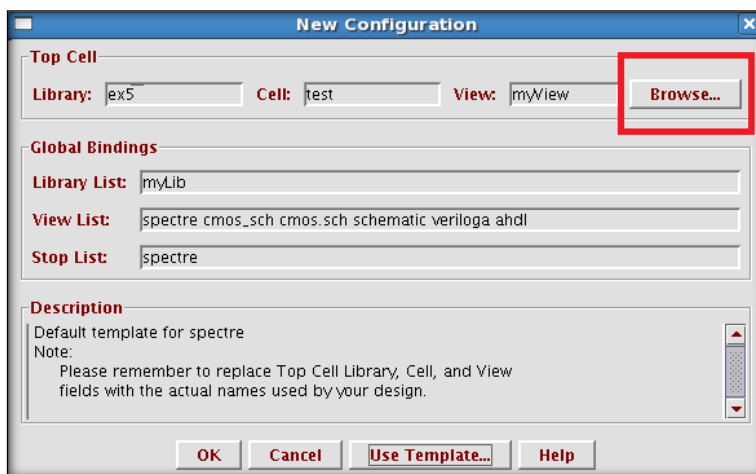
در پنجره New Configuration بر روی دکمه Use Template... کلیک می کنیم.



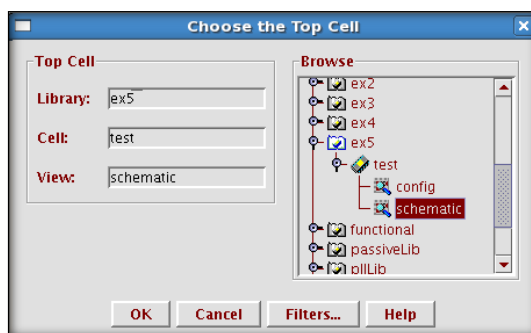
سپس در پنجره باز شده برای Name گزینه spectre را انتخاب کرده و OK می کنیم.



دوباره به پنجره New Configuration برگشته و بر روی دکمه Browse... کلیک می کنیم.

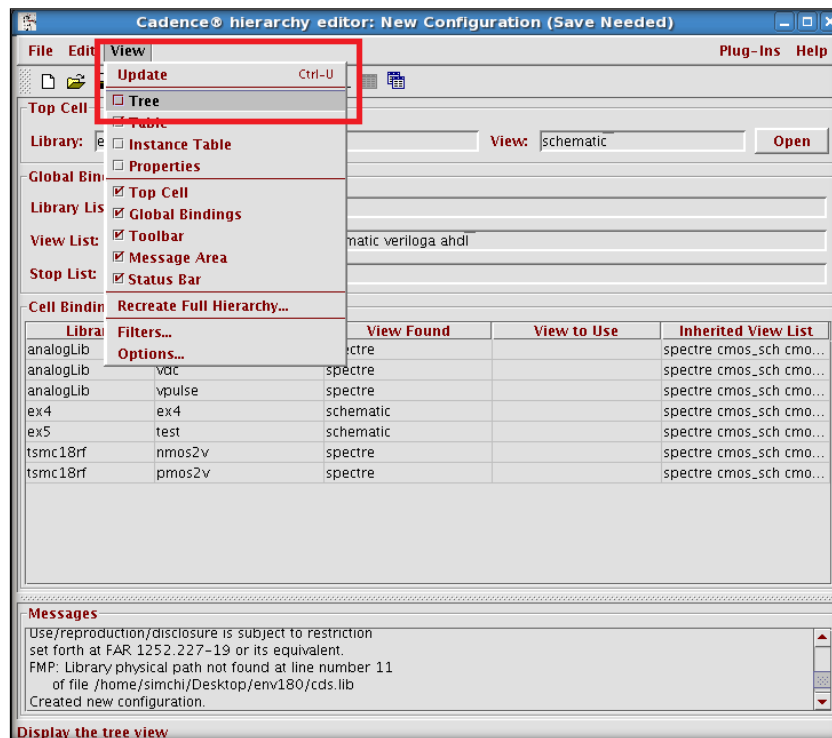


از قسمت سمت راست شماتیک مدار تست را که برای شبیه سازی در کتابخانه ex5 ایجاد کردیم، انتخاب می کنیم و بر دکمه OK کلیک می کنیم.

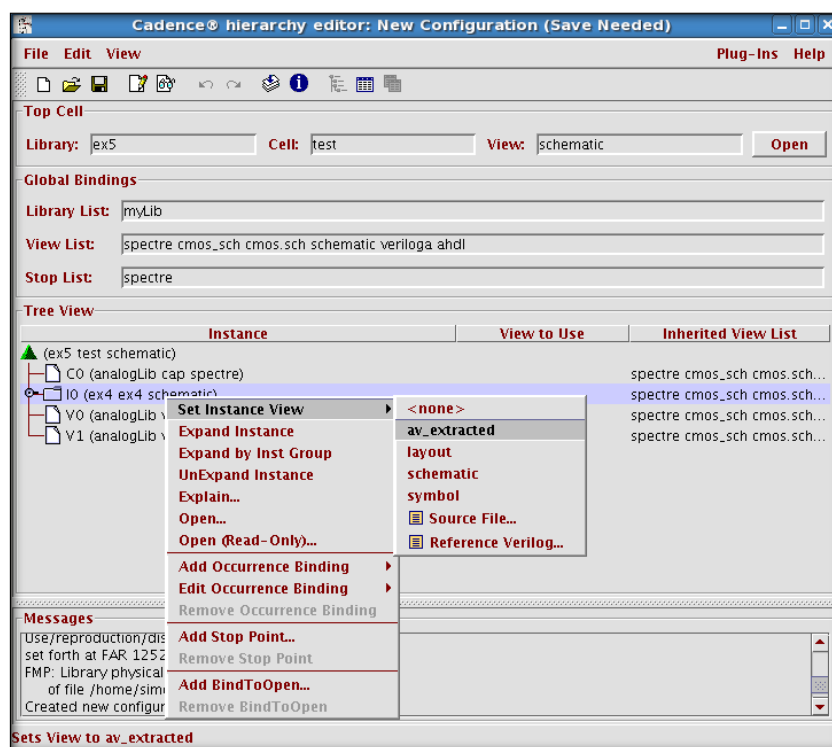


در پنجره New Configuration بر روی دکمه OK کلیک می کنیم.

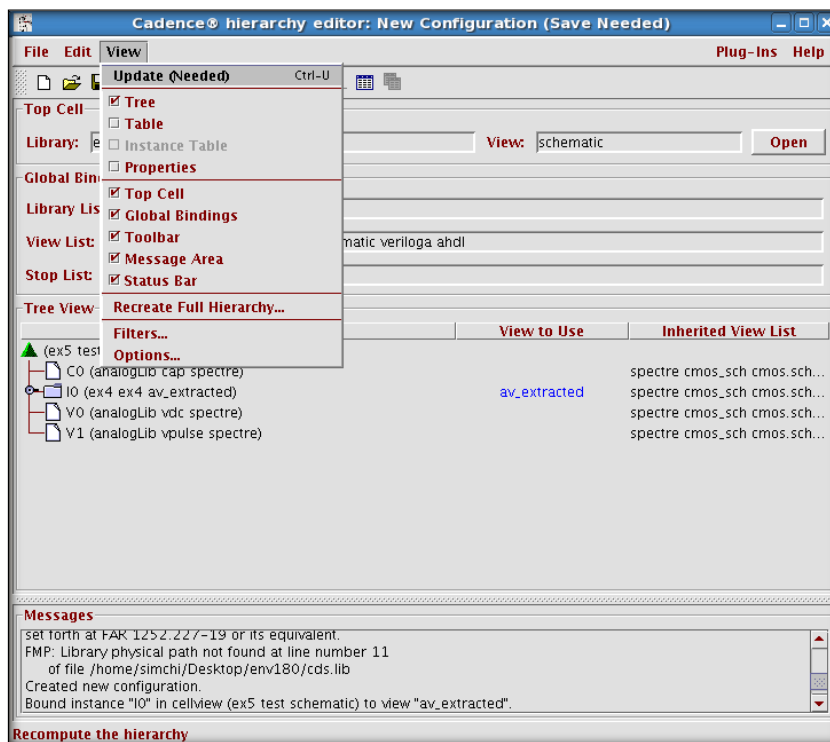
حال در پنجره hierarchy editor از منوی View گزینه Tree را انتخاب می کنیم.



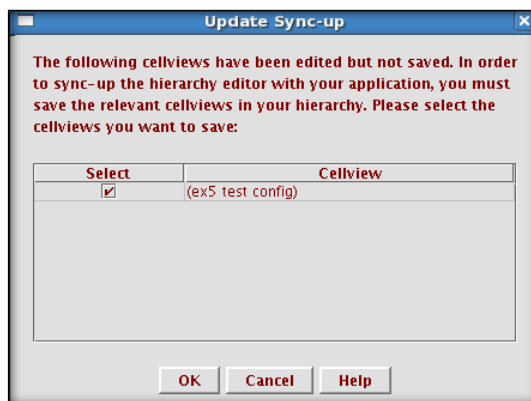
سپس از لیست پایین صفحه بر روی وارونگر کلیک راست کرده و از گزینه Set Instance View نوع view مورد نظر را انتخاب می کنیم. برای شبیه سازی شماتیک، schematic و برای av_extracted، post layout simulation را انتخاب می کنیم.



در نهایت برای ذخیره کردن تنظیمات از منوی Update -> View را انتخاب می کنیم



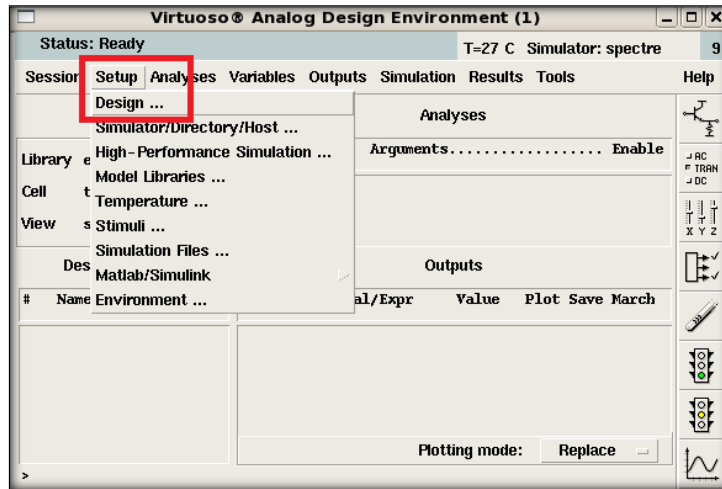
و در پنجره ای که مانند شکل زیر باز خواهد شد گزینه OK را انتخاب خواهیم کرد.



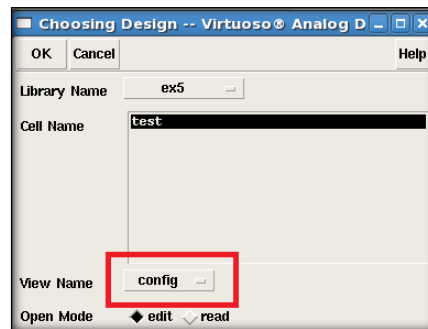
حال نوبت شبیه سازی می باشد.

از آن جایی که در فایل config برای وارونگر av_extracted view انتخاب شد، ابتدا Post Layout Simulation را انجام می دهیم.

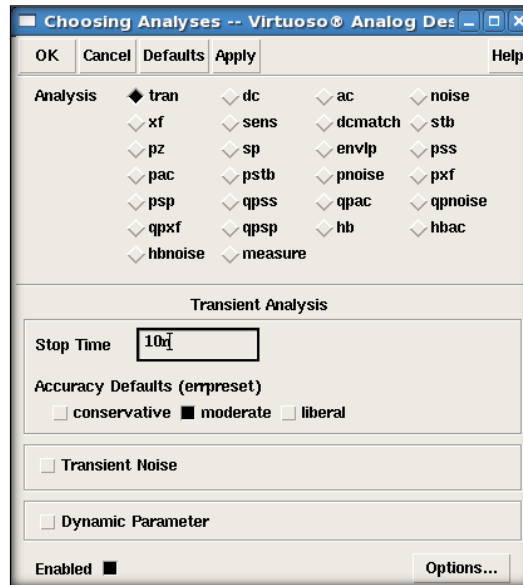
برای این کار از آدرس Tools -> Analog Environment ، Analog Environment را اجرا می کنیم. در این محیط از منوی بالای صفحه ... Design -> Setup را انتخاب می کنیم.



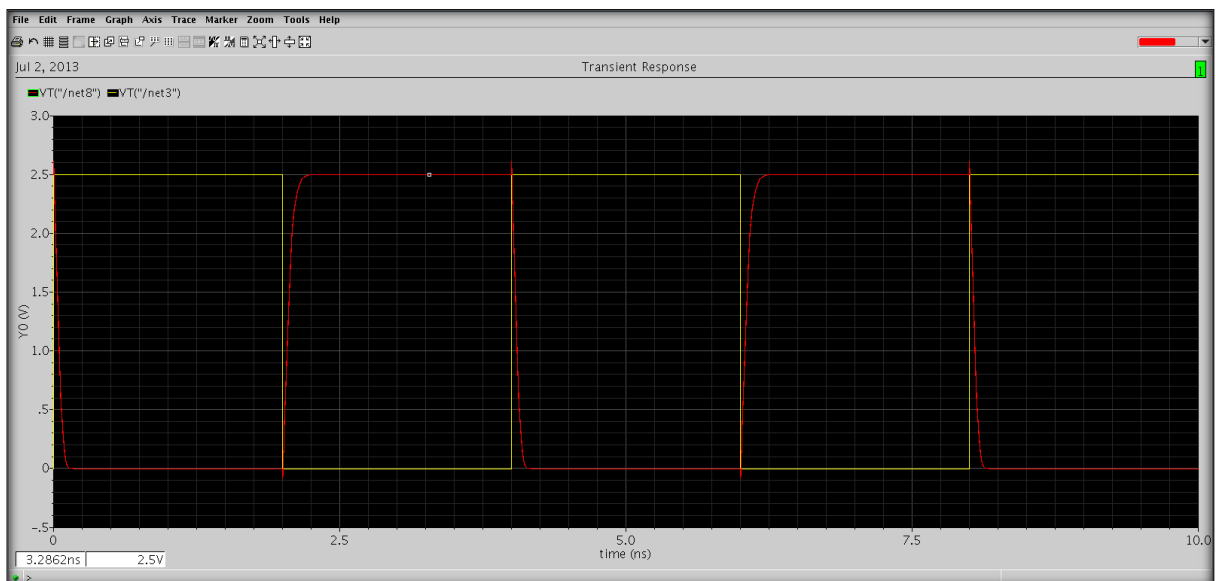
در پنجره ای که مطابق شکل زیر باز می شود، View Name را برابر با config انتخاب و سپس بر روی دکمه OK کلیک می کنیم.



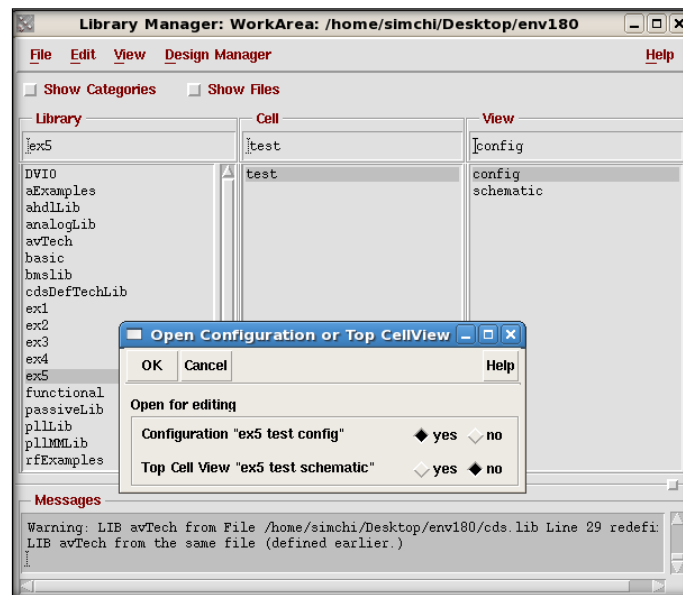
طبق توضیحاتی که در بخش سوم داده شد، برای شبیه سازی مدار و به دست آوردن تاخیر آن از مسیر Analyse -> Choose... یک شبیه سازی گذرا با مدت 10ns ایجاد می کنیم.



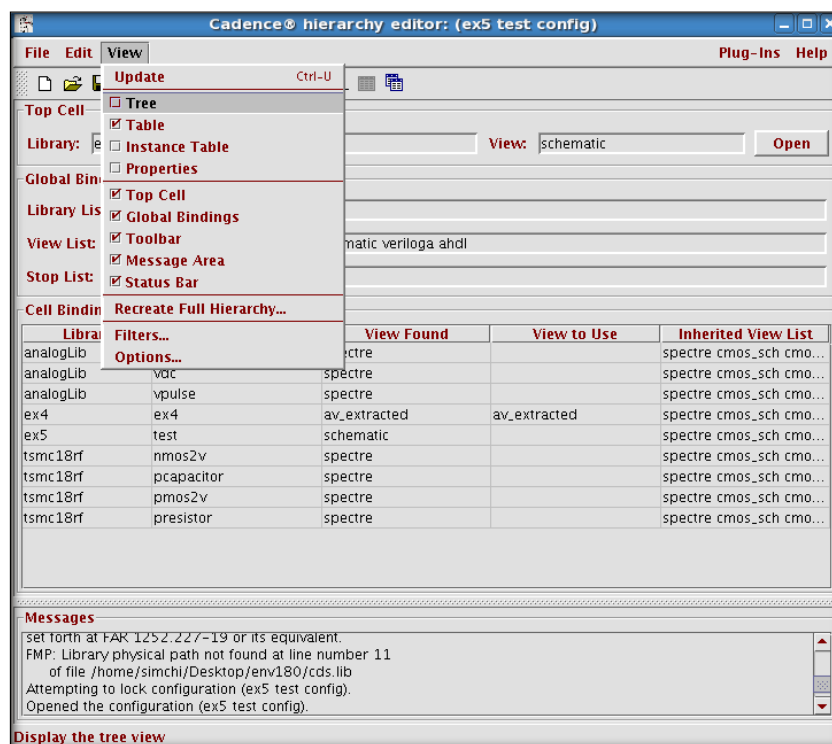
پس از اجرای Netlist and Run از طریق Results -> Direct Plot -> Transient Signal و انتخاب گره های خروجی و ورودی، سیگنال های ورودی و خروجی همانند شکل زیر رسم خواهند شد.



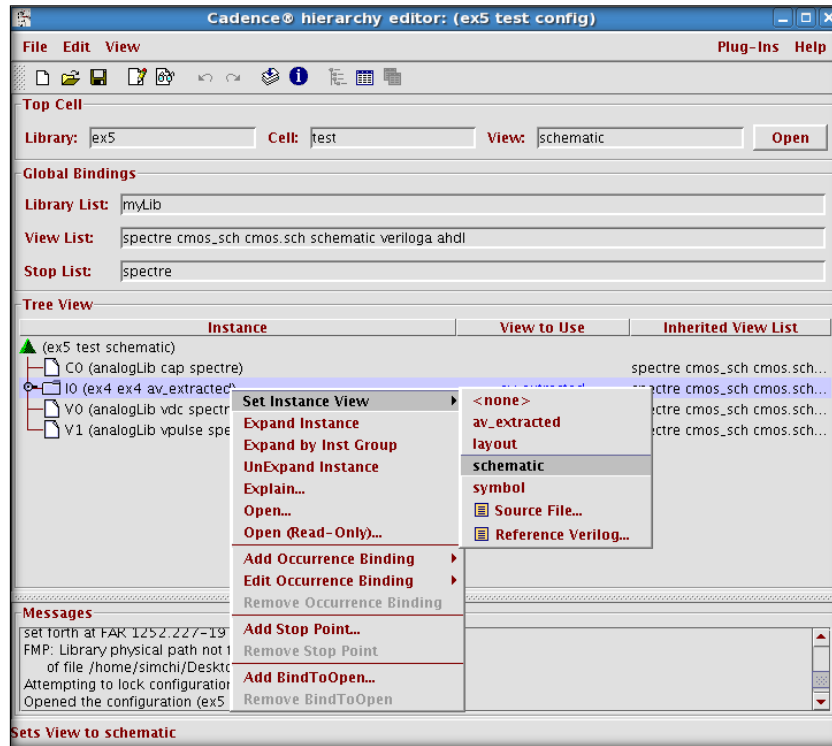
برای شبیه سازی شماتیک کافی است در فایل config نوع view را به schematic تغییر دهیم. برای این کار به Library Manager رجوع می کنیم. بر روی فایل config کلیک راست کرده و گزینه Open را انتخاب می کنیم. پنجره ای شبیه به شکل زیر باز خواهد شد. گزینه های این پنجره را مطابق شکل زیر تنظیم می نماییم و در نهایت بر روی دکمه OK کلیک می کنیم.



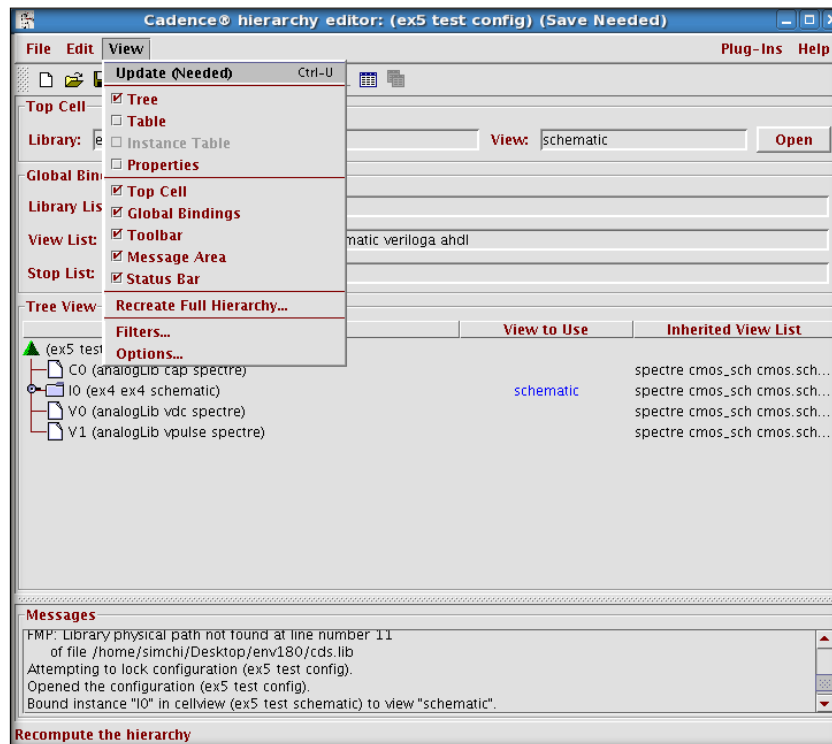
در پنجره hierarchy editor از منوی View گزینه Tree را انتخاب می کنیم.



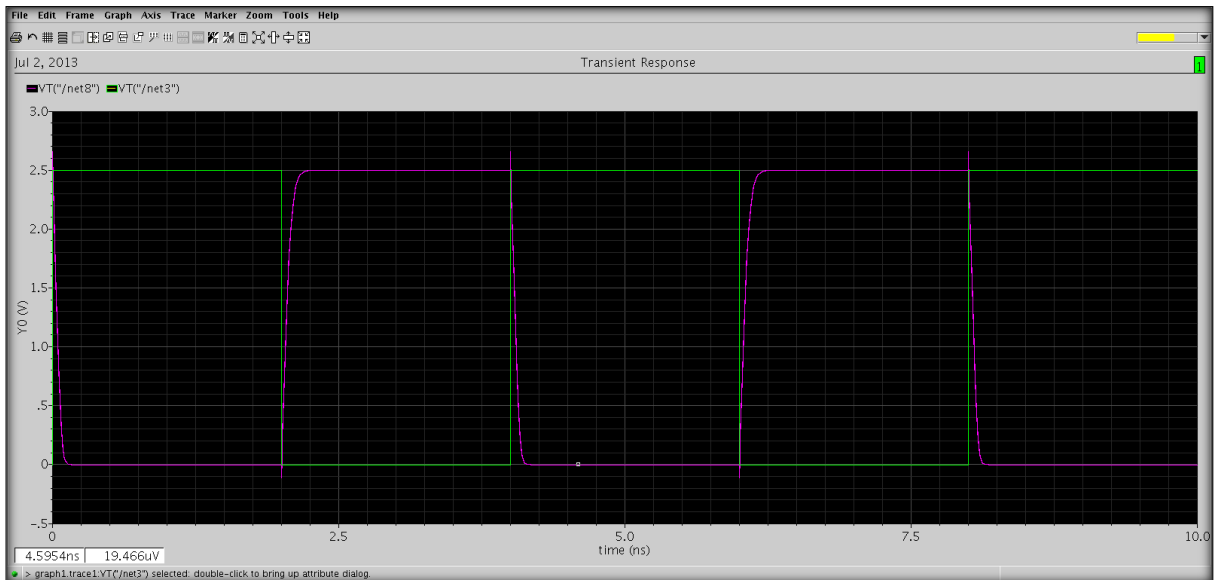
سپس بر روی وارونگر کلیک راست کرده و از منوی Set Instance View گزینه schematic را انتخاب می کنیم.



دوباره پس از انجام تغییرات از مسیر Update -> View تغییرات را ذخیره می کنیم.



شبیه به Post Layout Simulation یک شبیه سازی گذرا ایجاد کرده و مدار را شبیه سازی می کنیم. نهایتاً از مسیر Results -> Direct Plot -> Transient Signal



همان طور که مشاهده می شود تفاوت میان نتایج شبیه سازی شماتیک و Post Layout Simulation بسیار کم می باشد. البته با توجه به کوچک بودن ابعاد مدار و تقاطع کم لایه های مختلف لی اوت انتظار چنین رفتاری می رفت.