



**Amirkabir University of Technology
(Tehran Polytechnic)**

Electrical Engineering Department

Bachelor of Science Thesis

**Design and Simulation of a Low-Dropout Voltage
Regulator for Biomedical Implants**

**By
Vahid Baghbani Khezerlu**

**Supervisor
Dr. Mohammad Yavari**

September 2022



دانشگاه صنعتی امیرکبیر
(پلی تکنیک تهران)
دانشکده مهندسی برق

پایان نامه کارشناسی
گرایش الکترونیک

طراحی و شبیه سازی رگولاتور ولتاژ با افت کم برای کاشت های
زیست پزشکی

نگارش
وحید باغبانی خضولو

استاد راهنما
دکتر محمد یآوری

شهریور ماه ۱۴۰۱



به نام خدا

تاریخ:

تعهدنامه اصالت اثر

اینجانب وحید باغبانی خضرو متعهد می‌شوم که مطالب مندرج در این پایان نامه حاصل کار پژوهشی اینجانب تحت نظارت و راهنمایی اساتید دانشگاه صنعتی امیرکبیر بوده و به دستاوردهای دیگران که در این پژوهش از آنها استفاده شده است مطابق مقررات و روال متعارف ارجاع و در فهرست منابع و مآخذ ذکر گردیده است. این پایان نامه قبلاً برای احراز هیچ مدرک هم‌سطح یا بالاتر ارائه نگردیده است.

در صورت اثبات تخلف در هر زمان، مدرک تحصیلی صادر شده توسط دانشگاه از درجه اعتبار ساقط بوده و دانشگاه حق پیگیری قانونی خواهد داشت.

کلیه نتایج و حقوق حاصل از این پایان نامه متعلق به دانشگاه صنعتی امیرکبیر می‌باشد. هرگونه استفاده از نتایج علمی و عملی، واگذاری اطلاعات به دیگران یا چاپ و تکثیر، نسخه‌برداری، ترجمه و اقتباس از این پایان نامه بدون موافقت کتبی دانشگاه صنعتی امیرکبیر ممنوع است. نقل مطالب با ذکر مآخذ بلامانع است.

امضا

تقدیم به پدر عزیزم، مادر مهربانم و گرمی بخش زندگیمان برادرم ...

ماحصل آموخته‌هایم را تقدیم می‌کنم به آنان که مهر آسمانی‌شان آرام‌بخش آلام زمینی‌ام است.

به استوارترین تکیه‌گاهم، دستان پرمهر پدرم.

به سبزترین نگاه زندگیم، چشمان مادرم.

به زیباترین آرزوی برآورده شده‌ی زندگیم، وجود عزیز برادرم.

هرچه آموختم در مکتب عشق شما آموختم و هرچه بکوشم قطره‌ای از دریای بی‌کران مهربانی‌تان را سپاس نتوانم بگویم.

امروز هستی‌ام به امید دیدار شماست و فردا کلید باغ بهشتم رضای شما.

ره‌آوردی گران سنگ‌تر از این ارزان نداشتم تا به خاک پایتان نثار کنم، باشد که حاصل تلاشم نسیم‌گونه غبار خستگی‌تان را بزدايد.

بوسه بر دستان پرمهرتان ...

تقدیر و سپاس از استاد بزرگوارم آقای دکتر محمد یآوری که واژه واژه آموزه‌های سبزشان و برگ برگ آنچه به دل‌ها می‌آموزند، دست‌های دعایی بی‌وقفه‌اند تا منزلت بلند بالایشان را نزد پروردگار، والاتر کنند.

از آقای دکتر معزی و آقای دکتر ساویز که زحمت داوری این تحقیق را برعهده گرفتند کمال تشکر و قدردانی را داشته و آرزوی سلامتی و تندرستی برای ایشان از خداوند بزرگ مسئلت می‌نمایم.

چکیده

در این تحقیق طراحی رگولاتور ولتاژ LDO برای کاشت‌های پزشکی مورد توجه قرار گرفته‌است. پارامترهای مهم رگولاتور ولتاژ برای کاشت‌های پزشکی از جمله توان مصرفی، زمان بازیابی خروجی، تثبیت بار و مسیر و همچنین کاهش مساحت سیستم در طراحی رگولاتور ولتاژ مد نظر مورد توجه قرار گرفته‌است و سعی گردیده‌است با ارائه و استفاده از بعضی از تکنیک‌ها مانند بایاس تطبیقی، بهبود نرخ چرخش، ساختارهای کلاس AB و جبران سازی افت بهره ضمن کاهش توان مصرفی، پاسخ گذرای مدار بهبود یافته و زمان بازیابی خروجی کاهش یابد. همچنین برای افزایش پارامترهای تثبیت مسیر و بار بهره‌ی سیستم مورد توجه قرار گرفته‌است و سعی شده‌است با ارائه‌ی ساختارهایی با بهره‌ی حلقه‌ی بالا رگولاتوری بسیار دقیق برای کاربردهای پزشکی ارائه شود. همچنین با توجه به ساختارهای خاص ارائه شده، سعی گردیده‌است با ارائه و استفاده از روش‌های جبران‌سازی مناسب ضمن کم کردن مساحت سیستم از استفاده از خازن‌های گسسته برای جبران‌سازی خودداری شود.

در نهایت مدارهای پیشنهادی در تکنولوژی 0.18 μm CMOS طراحی و شبیه‌سازی شده‌اند و نتایج شبیه‌سازی‌های مختلف در دماها و گوشه‌های مختلف تکنولوژی نشان می‌دهد که رگولاتورهای پیشنهادی با مصرف توان بسیار کم، پاسخ گذرای سریعی داشته و خروجی بسیار دقیقی را نیز برای سیستم‌های قابل کاشت در بدن فراهم می‌کنند. برای هر دو ساختار پیشنهادی، به ازای ورودی ۲ تا ۲/۲ ولت، ولتاژ خروجی در ۱/۸ ولت تثبیت می‌شود و بدترین زمان بازیابی خروجی برای رگولاتورهای پیشنهادی اول و دوم به ترتیب برابر ۱/۱۸ و ۱/۰۹ میکروثانیه بوده و جریان مصرفی حالت آرامش برای دو رگولاتور برابر ۲/۲۴ و ۰/۴۱۲ میکروآمپر است.

واژه‌های کلیدی:

رگولاتور ولتاژ خطی LDO، کاشت‌های پزشکی، توان مصرفی پایین، زمان بازیابی کوتاه، جبران‌سازی فرکانسی، بهبود پاسخ گذرا

چکیده.....	أ
فصل اول.....	٧
۱-۱ انگیزه.....	۸
۲-۱ اهداف.....	۹
۳-۱ ساختار پایان نامه.....	۱۰
فصل دوم مفاهیم اساسی رگولاتورهای ولتاژ.....	۱۱
۱-۲ رگولاتورهای خطی.....	۱۲
۲-۲ اصول عملکرد رگولاتورهای خطی.....	۱۳
۳-۲ پارامترهای عملکردی رگولاتورهای خطی.....	۱۴
۱-۳-۲ تنظیم خط.....	۱۵
۲-۳-۲ تنظیم بار.....	۱۵
۳-۳-۲ میزان حذف نوسانات تغذیه.....	۱۶
۴-۳-۲ توان مصرفی.....	۱۷
۵-۳-۲ افت ولتاژ روی رگولاتور.....	۱۷
۴-۲ پارامترهای مهم در طراحی رگولاتورهای ولتاژ برای کاشتنی های پزشکی.....	۱۸
فصل سوم مروری بر ساختار رگولاتورهای خطی ارائه شده ی اخیر.....	۲۱
۱-۳ رگولاتور ولتاژ LDO با تکنیک بایاس پویا برای کاربردهای پزشکی [11].....	۲۲
۲-۳ رگولاتور ولتاژ LDO با توان مصرفی کم برای کاشتنی های قشر مغزی [9].....	۲۳
۱-۲-۳ پاسخ فرکانسی.....	۲۴
۲-۲-۳ مدار بهبود PSR.....	۲۴
۳-۳ رگولاتور ولتاژ LDO با افت ۵۰ mV برای بهینه سازی توان مصرفی [12].....	۲۶
۴-۳ رگولاتور ولتاژ LDO با بهبود نرخ چرخش و پاسخ گذرا و جریان حالت آرامش کم [14].....	۲۸
۵-۳ رگولاتور ولتاژ LDO با توان مصرفی کم و بهره بالا برای کاربردهای قابل کاشت پزشکی [15].....	۳۰
فصل چهارم رگولاتورهای ارائه شده در این تحقیق.....	۳۲
۱-۴ جایگاه رگولاتور ولتاژ طرح شده در تراشه ی قابل کاشت.....	۳۳
۲-۴ استخراج ویژگی های مدنظر برای رگولاتور سیستم قابل کاشت.....	۳۳
۳-۴ طراحی اولین رگولاتور ولتاژ.....	۳۴
۱-۳-۴ نرخ چرخش ساختار RFC.....	۳۵
۲-۳-۴ بررسی پارامترهای سیگنال کوچک ساختار RFC.....	۳۶
۳-۳-۴ ساختار کلاس AB ورودی.....	۳۷

۳۹	 ساختار کلاس AB خروجی
۴۲	 طراحی ترانزیستور قدرت و شبکه‌ی فیدبکی
۴۲	 جبران‌سازی فرکانسی
۴۷	 بایاس تطبیقی
۴۸	 مدار بایاس رگولاتور LDO
۵۰	 جمع‌بندی ساختار اول
۵۱	 طراحی دومین رگولاتور ولتاژ
۵۱	 بهبود بهره‌ی ساختار RFC
۵۱	 استفاده از فیدبک مثبت در ساختار RFC
۵۳	 جبران کاهش بهره‌ی حلقه‌ی رگولاتور در جریان‌های بالای خروجی
۵۵	 بهبود نرخ چرخش رگولاتور دوم پیشنهادی
۵۶	 جبران‌سازی فرکانسی
۶۰	 مدار بایاس رگولاتور دوم
۶۱	 جمع‌بندی رگولاتور دوم
۶۲	فصل پنجم نتایج شبیه‌سازی، نتیجه‌گیری و ارائه پیشنهادات
۶۳	 ۱-۵ پاسخ فرکانسی حلقه‌باز
۶۸	 ۲-۵ پاسخ حالت پایدار
۷۰	 ۳-۵ پاسخ حالت گذرا
۷۴	 ۴-۵ قابلیت حذف نویز تغذیه یا PSR
۷۶	 ۵-۵ مقایسه نتایج
۷۸	 ۶-۵ نتیجه‌گیری
۷۸	 ۷-۵ ارائه پیشنهادات
۸۰	منابع و مراجع
۸۳	Abstract

فهرست شکل‌ها

شکل (۱-۲): (الف) رگولاتور خطی سری، (ب) رگولاتور خطی موازی.....	۱۳
شکل (۲-۲): (الف) رگولاتور خطی سری با ترانزیستور قدرت NMOS.....	۱۳
شکل (۲-۲): (ب) رگولاتور خطی موازی با ترانزیستور قدرت PMOS.....	۱۳
شکل (۳-۲): یک نمونه تراشه‌ی قابل کاشت برای اندازه‌گیری قند خون [4].....	۱۸
شکل (۱-۳): رگولاتور مبتنی بر تکنیک بایاس پویا [11].....	۲۳
شکل (۲-۳): رگولاتور طرح شده برای کاشتنی‌های قشر مغزی [9].....	۲۵
شکل (۳-۳): رگولاتور طرح شده در [12].....	۲۷
شکل (۴-۳): رگولاتور طرح شده در [14].....	۲۹
شکل (۵-۳): رگولاتور طرح شده در [15].....	۳۱
شکل (۱-۴): ساختار بلوک دیاگرامی یک نمونه تراشه‌ی قابل کاشت در بدن [16].....	۳۳
شکل (۲-۴): ساختار تقویت کننده‌ی RFC [17].....	۳۵
شکل (۳-۴): ساختار کلاس AB ورودی.....	۳۸
شکل (۴-۴): ساختار RFC با ورودی کلاس AB.....	۳۸
شکل (۵-۴): طبقه‌ی خروجی با ساختار کلاس AB.....	۴۰
شکل (۶-۴): مدل سیگنال کوچک طبقه‌ی خروجی با ساختار کلاس AB.....	۴۱
شکل (۷-۴): تقویت کننده‌ی خطا با ساختار کلاس AB در ورودی و خروجی آن.....	۴۱
شکل (۸-۴): ساختار اولیه‌ی رگولاتور اول طرح شده در این تحقیق.....	۴۳
شکل (۹-۴): ساختار بلوک دیاگرامی رگولاتور اول.....	۴۴
شکل (۱۰-۴): مدل سیگنال کوچک رگولاتور اول.....	۴۵
شکل (۱۱-۴): مدل بایاس تطبیقی رگولاتور اول.....	۴۸
شکل (۱۲-۴): مدار کامل رگولاتور اول.....	۴۹
شکل (۱۳-۴): مدل بایاس رگولاتور اول.....	۵۰
شکل (۱۴-۴): مدار RFC به همراه فیدبک مثبت.....	۵۲
شکل (۱۵-۴): ساختار اولیه‌ی رگولاتور پیشنهادی دوم.....	۵۵
شکل (۱۵-۴): ساختار رگولاتور پیشنهادی دوم پس اضافه شدن مدار بهبود چرخش.....	۵۶
شکل (۱۶-۴): ساختار بلوک دیاگرامی رگولاتور دوم.....	۵۷
شکل (۱۷-۴): مدل سیگنال کوچک رگولاتور دوم.....	۵۷
شکل (۱۸-۴): ساختار کلی رگولاتور پیشنهادی دوم.....	۶۰
شکل (۱۹-۴): مدار بایاس رگولاتور پیشنهادی دوم.....	۶۰
شکل (۱-۵): پاسخ فرکانسی حلقه باز رگولاتور طرح شده‌ی اول.....	۶۵

شکل (۲-۵): پاسخ فرکانسی حلقه باز رگولاتور طرح شده‌ی دوم.....	۶۶
شکل (۳-۵): بررسی اثر فیدبک مثبت بر پاسخ فرکانسی رگولاتور دوم در حالت بار کامل.....	۶۷
شکل (۴-۵): پارامتر تثبیت بار برای دو رگولاتور طرح شده.....	۶۹
شکل (۵-۵): پارامتر تثبیت مسیر برای دو رگولاتور طرح شده در حالت بی باری.....	۶۹
شکل (۶-۵): پارامتر تثبیت مسیر برای دو رگولاتور طرح شده در حالت بار کامل.....	۷۰
شکل (۷-۵): پاسخ حالت گذرای رگولاتور طرح شده‌ی اول به ازای تغییرات تمام رنج جریان خروجی.....	۷۱
شکل (۸-۵): پاسخ حالت گذرای رگولاتور طرح شده‌ی دوم به ازای تغییرات تمام رنج جریان خروجی.....	۷۲
شکل (۹-۵): پاسخ حالت گذرای رگولاتور طرح شده‌ی اول به ازای تغییرات در ورودی.....	۷۳
شکل (۱۰-۵): پاسخ حالت گذرای رگولاتور طرح شده‌ی دوم به ازای تغییرات در ورودی.....	۷۴
شکل (۱۱-۵): پارامتر PSR برای رگولاتور اول.....	۷۵
شکل (۱۲-۵): پارامتر PSR برای رگولاتور دوم.....	۷۵

صفحه

فهرست جداولها

جدول (۱-۳): خلاصه‌ای از پارامترهای عملکردی رگولاتورهای طرح شده در کارهای اخیر.....	۳۱
جدول (۱-۴): مشخصات مد نظر برای طراحی رگولاتور قابل کاشت.....	۳۴
جدول (۱-۵): ابعاد و اندازه‌ی المان‌های استفاده شده در رگولاتور طرح شده‌ی اول.....	۶۴
جدول (۲-۵): ابعاد و اندازه‌ی المان‌های استفاده شده در رگولاتور طرح شده‌ی دوم.....	۶۴
جدول (۳-۵): پاسخ فرکانسی حلقه باز رگولاتور طرح شده‌ی اول.....	۶۵
جدول (۴-۵): پاسخ فرکانسی حلقه باز رگولاتور طرح شده‌ی دوم.....	۶۶
جدول (۵-۵): بررسی تاثیر فیدبک مثبت بر پاسخ فرکانسی حلقه باز رگولاتور طرح شده‌ی دوم.....	۶۷
جدول (۶-۵): نتایج پارامتر تثبیت بار.....	۶۸
جدول (۷-۵): نتایج پارامتر تثبیت مسیر.....	۶۸
جدول (۸-۵): زمان بازیابی رگولاتور طرح شده‌ی اول.....	۷۳
جدول (۹-۵): زمان بازیابی رگولاتور طرح شده‌ی دوم.....	۷۳
جدول (۱۰-۵): PSR رگولاتور طرح شده‌ی اول.....	۷۶
جدول (۱۱-۵): PSR رگولاتور طرح شده‌ی دوم.....	۷۶
جدول (۱۲-۵): مقایسه‌ی عملکرد کارهای ارائه شده در این تحقیق با برخی از کارهای گزارش شده‌ی اخیر... ..	۷۷

منابع و مراجع

- [1] F. G. Zeng, S. Rebscher, W. Harrison, X. Sun, and H. Feng, "Cochlear Implants: System Design, Integration, and Evaluation," *IEEE Rev. Biomed. Eng.*, vol. 1, no. dc, pp. 115–142, November 2008.
- [2] A. M. Sodagar, G. E. Perlin, Y. Yao, K. Najafi, and K. D. Wise, "An implantable 64-channel wireless microsystem for single-unit neural recording," *IEEE J. Solid-State Circuits*, vol. 44, no. 9, pp. 2591–2604, Aug. 2009.
- [3] J. D. Weiland and M. S. Humayun, "Retinal prosthesis," *IEEE Trans. Biomed. Eng.*, vol. 61, no. 5, pp. 1412–1424, April 2014.
- [4] M. M. Ahmadi and G. A. Jullien, "A wireless-implantable microsystem for continuous blood glucose monitoring," *IEEE Trans. Biomed. Circuits Syst.*, vol. 3, no. 3, pp. 169–180, Jun. 2009.
- [5] K. N. Leung and P. K. T. Mok, "A Capacitor-Free CMOS Low-Dropout Regulator With Damping-Factor-Control Frequency Compensation," *IEEE J. Solid-State Circuits*, vol. 38, no. 10, pp. 1691–1702, Oct. 2003.
- [6] M. Ho, K. N. Leung, and K. L. Mak, "A low-power fast-transient 90-nm low-dropout regulator with multiple small-gain stages," in *IEEE Journal of Solid-State Circuits*, Nov. 2010.
- [7] S. Heng and C. K. Pham, "A low-power high-PSRR low-dropout regulator with bulk-gate controlled circuit," *IEEE Trans. Circuits Syst. II Express Briefs*, vol. 57, no. 4, pp. 245–249, April 2010.
- [8] N. Adorni, S. Stanzione, and A. Boni, "A 10-mA LDO with 16-nA IQ and Operating from 800-mV Supply," *IEEE J. Solid-State Circuits*, vol. 55, no. 2, pp. 404–413, Feb. 2020.
- [9] V. Majidzadeh, K. M. Silay, A. Schmid, C. Dehollain, and Y. Leblebici, "A fully on-chip LDO voltage regulator with 37 dB PSRR at 1 MHz for remotely powered biomedical implants," *Analog Integr. Circuits Signal Process.*, vol. 67, no. 2, pp. 157–168, Nov. 2011.
- [10] M. M. Ahmadi and G. Jullien, "A full CMOS voltage regulating circuit for bioimplantable applications," *48th Midwest Symposium on Circuits and Systems*, pp. 988–991 Vol. 2, Aug 2005.
- [11] M. Ho and K. N. Leung, "Dynamic bias-current boosting technique for ultralow-power low-dropout regulator in biomedical applications," *IEEE Trans. Circuits Syst. II Express Briefs*, vol. 58, no. 3, pp. 174–178, Feb. 2011.
- [12] X. Ma, Y. Lu, and Q. Li, "A Fully Integrated LDO with 50-mV Dropout for Power Efficiency Optimization," *IEEE Trans. Circuits Syst. II Express Briefs*, vol. 67, no. 4, pp. 725–729, Apr. 2020.

-
- [13] R. G. Carvajal *et al.*, "The flipped voltage follower: A useful cell for low-voltage low-power circuit design," *IEEE Trans. Circuits Syst. I Regul. Pap.*, vol. 52, no. 7, pp. 1276–1291, July 2005.
 - [14] T. Y. Man, P. K. T. Mok, and M. Chan, "A high slew-rate push-pull output amplifier for low-quiescent current low-dropout regulators with transient-response improvement," *IEEE Trans. Circuits Syst. II Express Briefs*, vol. 54, no. 9, pp. 755–759, Oct. 2007.
 - [15] M. Moradian Boanloo and M. Yavari, "A Low-Power High-Gain Low-Dropout Regulator for Implantable Biomedical Applications," *Circuits, Syst. Signal Process.*, vol. 40, no. 3, pp. 1041–1060, Aug. 2021.
 - [16] S. Y. Lee *et al.*, "A programmable implantable microstimulator soc with wireless telemetry: Application in closed-loop endocardial stimulation for cardiac pacemaker," in *IEEE Transactions on Biomedical Circuits and Systems*, vol. 5, no. 6, pp. 511–522, Dec. 2011.
 - [17] R. S. Assaad and J. Silva-Martinez, "The recycling folded cascode: A general enhancement of the folded cascode amplifier," *IEEE J. Solid-State Circuits*, vol. 44, no. 9, pp. 2535–2542, Sep. 2009.
 - [18] B. Razavi, *Design of analog CMOS integrated circuits*, McGraw-Hill Professional, 2001.
 - [19] M. Yavari and T. Moosazadeh, "A single-stage operational amplifier with enhanced transconductance and slew rate for switched-capacitor circuits," *Analog Integr. Circuits Signal Process.*, vol. 79, no. 3, pp. 589–598, April 2014.
 - [20] M. Alioto, "Understanding DC behavior of subthreshold CMOS logic through closed-form analysis," *IEEE Trans. Circuits Syst. I Regul. Pap.*, vol. 57, no. 7, pp. 1597–1607, Jan 2010.
 - [21] M. Yavari, O. Shoaee and F. Svelto, "Hybrid cascode compensation for two-stage CMOS operational amplifiers," *2005 IEEE International Symposium on Circuits and Systems*, 2005, pp. 1565-1568 Vol. 2,
 - [22] Y. Bastan, M. Janipoor-Deylamani, and P. Amiri, "Fast-transient capacitor-less low-dropout regulator with input current-differencing and dynamic current-boosting," *Analog Integr. Circuits Signal Process.*, vol. 99, no. 2, pp. 371–381, Aug 2019.
 - [23] C. Li and P. K. Chan, "FVF LDO regulator with dual dynamic-load composite gain stage," *Analog Integr. Circuits Signal Process.*, vol. 92, no. 1, pp. 131–140, Jul. 2017.
 - [24] W. Bin Yang, Y. Y. Lin, and Y. L. Lo, "Design of Fast-Locked Digitally Controlled Low-Dropout Regulator for Ultra-low Voltage Input," *Circuits, Syst. Signal Process.*, vol. 36, no. 12, pp. 5041–5061, Dec. 2017.
 - [25] K. Keikhosravy and S. Mirabbasi, "A 0.13- μm CMOS Low-Power Capacitor-Less LDO Regulator Using Bulk-Modulation Technique," in *IEEE Transactions on Circuits and Systems I: Regular Papers*, vol. 61, no. 11, pp. 3105–3114, Nov. 2014.
 - [26] M. Huang, Y. Lu, U. Seng-Pan and R. P. Martins, "20.4 An output-capacitor-free analog-assisted digital low-dropout regulator with tri-loop control," *2017 IEEE International Solid-State Circuits Conference (ISSCC)*, Feb. 2017.
 - [27] F. Yang and P. K. T. Mok, "A 65nm inverter-based low-dropout regulator with rail-to-rail regulation and over -20dB PSR at 0.2V lowest supply voltage," *Dig. Tech. Pap. - IEEE Int.*

- Solid-State Circuits Conf.*, vol. 60, pp. 106–107, Feb. 2017.
- [28] G. Li, H. Qian, J. Guo, B. Mo, Y. Lu, and D. Chen, “Dual Active-Feedback Frequency Compensation for Output-Capacitorless LDO with Transient and Stability Enhancement in 65-nm CMOS,” *IEEE Trans. Power Electron.*, vol. 35, no. 1, pp. 415–429, Apr. 2020.
- [29] S. S. Chong and P. K. Chan, “A 0.9- μ a quiescent current output-capacitorless LDO regulator with adaptive power transistors in 65-nm CMOS,” *IEEE Trans. Circuits Syst. I Regul. Pap.*, vol. 60, no. 4, pp. 1072–1081, Sept. 2013.

Abstract

In this work, design of LDO voltage regulators for biomedical implants has been considered. The important parameters of the LDO voltage regulators, specialized for biomedical implants, such as power consumption, output recovery time, load and line regulations, as well as reducing the system area, have been taken into consideration in the design of the voltage regulator, and it has been tried to provide techniques to reduce transient time of the circuit while consuming low power. Also, it has been considered to improve the line and load regulation of the system, and it has been tried to provide a very accurate regulator for biomedical applications by providing structures with high loop-gain. According to the special structures of this work, it has been tried to avoid using discrete capacitors for frequency compensation by providing and using appropriate compensation methods while reducing the area of the system.

Finally, the proposed regulators has been designed and simulated in 0.18 μm CMOS technology, and the results of different simulations at different temperatures and technology corners shows that the proposed regulators have very low power consumption, fast transient response, and very accurate output for implantable systems. Both proposed structures, for a 2 to 2.2V input range stabilizes output at 1.8V, and the worst output recovery time for the first and second proposed regulators is 1.18 and 1.09 μs , respectively, and the quiescent current for proposed regulators is equal to 2.24 and 0.412 μA , respectively.

Key Words:

LDO voltage regulators, Implantable biomedical Ics, low power consumption, Fast recovery time, Frequency compensation, Improvement of transient response



**Amirkabir University of Technology
(Tehran Polytechnic)**

Electrical Engineering Department

Bachelor of Science Thesis

Design and Simulation of a Low-Dropout Voltage Regulator for Biomedical Implants

**By
Vahid Baghbani Khezerlu**

**Supervisor
Dr. Mohammad Yavari**

September 2022