



**Amirkabir University of Technology
(Tehran Polytechnic)**

Department of Electrical and Engineering

**MSc Thesis
(Electronics – Integrated Circuits)**

**Design of Power Management Circuit in Cochlear
Implant Microsystem**

**By
Nima Dehghan**

**Supervisor
Dr. Mohammad Yavari**

Spring 2023



دانشگاه صنعتی امیرکبیر
(پلی تکنیک تهران)
دانشکده مهندسی برق

پایان نامه کارشناسی ارشد
الکترونیک - گرایش مدارهای مجتمع

طراحی مدار مدیریت توان در ریز سامانه کاشت حلزون شنوایی

نگارش
نیما دهقان

استاد راهنما
دکتر محمد یآوری

خرداد ماه ۱۴۰۲



به نام خدا

تاریخ: ۱۴۰۲/۰۴/۰۶

تعهدنامه اصالت اثر

اینجانب نیما دهقان متعهد می‌شوم که مطالب مندرج در این پایان نامه حاصل کار پژوهشی اینجانب تحت نظارت و راهنمایی اساتید دانشگاه صنعتی امیرکبیر بوده و به دستاوردهای دیگران که در این پژوهش از آنها استفاده شده است مطابق مقررات و روال متعارف ارجاع و در فهرست منابع و مآخذ ذکر گردیده است. این پایان نامه قبلاً برای احراز هیچ مدرک هم‌سطح یا بالاتر ارائه نگردیده است.

در صورت اثبات تخلف در هر زمان، مدرک تحصیلی صادر شده توسط دانشگاه از درجه اعتبار ساقط بوده و دانشگاه حق پیگیری قانونی خواهد داشت.

کلیه نتایج و حقوق حاصل از این پایان نامه متعلق به دانشگاه صنعتی امیرکبیر می‌باشد. هرگونه استفاده از نتایج علمی و عملی، واگذاری اطلاعات به دیگران یا چاپ و تکثیر، نسخه‌برداری، ترجمه و اقتباس از این پایان نامه بدون موافقت کتبی دانشگاه صنعتی امیرکبیر ممنوع است. نقل مطالب با ذکر مآخذ بلامانع است.

چکیده

هدف از این پایان‌نامه طراحی و شبیه‌سازی واحد مدیریت توان، برای سیستم کاشت حلزون شنوایی می‌باشد. واحد مدیریت توان یکی از بخش‌های اساسی هر سیستم الکترونیکی می‌باشد که وظیفه تأمین ولتاژ تغذیه قسمت‌های مختلف مدار را بر عهده دارد. یکی از کاربردهای حساس واحد مدیریت توان، در سیستم‌های پزشکی می‌باشد. چرا که بر خلاف مدارات الکترونیکی که می‌توانستیم در صورت افزایش توان، مدارات جانبی مثل فن به مدار اضافه کنیم، در این کاربرد مجاز به ایجاد هر توانی نیستیم و در گاهی اوقات ایجاد توان بالا باعث آسیب‌دیدن بافت‌های بدن می‌شود. از اجزای مهم واحد مدیریت توان می‌توان به یکسوکننده، رگولاتور با آفت ولتاژ کم (LDO)، مدار مرجع ولتاژ شکاف باند و همچنین مدار پمپ شارژ اشاره کرد. در این پایان‌نامه نوآوری روی مدار رگولاتور انجام شده است. سایر قسمت‌ها به صورت ایده‌آل در نظر گرفته شده‌اند. در مدار رگولاتور پیشنهادی علاوه بر استفاده از یک حلقه فیدبک ولتاژ، از یک حلقه فیدبک جریانی نیز استفاده شده است. این کار باعث می‌شود در اثر تغییر ناگهانی بار، ولتاژ خروجی خیلی سریع به حالت اولیه خود برگردد. حلقه فیدبک جریانی توسط یک تقویت‌کننده انجام می‌شود و مدار رگولاتور را به یک ساختار سه طبقه تبدیل می‌کند که نیاز به جبران‌سازی فرکانسی دارد. در این ساختار با استفاده از روش جبران‌سازی میلر انطباقی (AMC) در صورت افزایش بار، مشکل ناپایداری نخواهیم داشت. همچنین با انتخاب مناسب ابعاد و بهره طبقه دوم می‌توان به PSR و تنظیم خط مناسبی نیز دست یافت. جهت افزایش پاسخ زمانی از روش بایاس پویا استفاده شده است که نرخ تغییرات در گیت ترانزیستور عبوری را افزایش می‌دهد. مدار رگولاتور پیشنهادی دارای خروجی $1/8$ ولت برای مدار تحریک، PSR منفی 71dB ، جریان حالت سکون $2\mu\text{A}$ ، تنظیم خط $0.2 \frac{mV}{V}$ ، تنظیم بار $120 \frac{\mu\text{A}}{mV}$ و زمان نشست 200ns می‌باشد. مدار مرجع ولتاژ شکاف باند استفاده شده در این ساختار نیز تنها از هفت ترانزیستور ماسفت ساخته شده است و نیازی به مدار راه‌انداز ندارد. خروجی این مدار که در واقع ولتاژ مرجع رگولاتور نیز می‌باشد، 0.6 ولت است. همچنین دارای حساسیت خط 0.15% درصد، ضریب دمایی $41/49$ و PSR منفی 63dB در فرکانس 1 کیلوهرتز می‌باشد.

واژه‌های کلیدی:

سامانه کاشت حلزون شنوایی، واحد مدیریت توان، رگولاتورهای ولتاژ با آفت کم (LDO)، مرجع ولتاژ، جریان حالت سکون، تنظیم خط، PSR.

فصل اول	۱
مقدمه	۱
۱-۱- انگیزه	۲
۲-۱- اهداف	۲
۳-۱- ساختار پایان نامه	۳
فصل دوم	۵
ساختار کلی ریز سامانه حلزون شنوایی	۵
۱-۲- مکانیزم سیستم شنیداری انسان	۵
۲-۲- ساختار کلی ریز سامانه کاشت حلزون شنوایی	۶
۱-۲-۲- ساختار سیستم انتقال توان	۱۰
۲-۲-۲- ساختار سیستم تحریک کننده با قابلیت تحمل ولتاژ بالا	۱۱
فصل سوم	۱۳
معرفی اجزای واحد مدیریت توان در سیستم‌های قابل کاشت	۱۳
۱-۳- انواع رگولاتورهای ولتاژ	۱۴
۱-۱-۳- رگولاتورهای سوئیچ شونده	۱۴
۲-۱-۳- رگولاتورهای خطی	۱۵
۲-۳- مقایسه رگولاتورهای خطی و سوئیچ شونده	۱۵
۳-۳- ساختار و عناصر تشکیل دهنده رگولاتورهای ولتاژ خطی	۱۶
۱-۳-۳- ترانزیستور عبور دهنده	۱۷
۲-۳-۳- تقویت کننده خطا	۱۸
۳-۳-۳- شبکه فیدبک مقاومتی	۱۹
۴-۳- انواع رگولاتورهای ولتاژ خطی	۱۹
۵-۳- اصول کار رگولاتورهای ولتاژ خطی با اُفت ولتاژ کم	۱۹
۶-۳- پارامترها و معیارهای ارزیابی رگولاتورهای خطی	۲۱
۱-۶-۳- اُفت ولتاژ	۲۱
۲-۶-۳- جریان حالت سکون	۲۲
۳-۶-۳- بازده توان و جریان	۲۲
۴-۶-۳- تنظیم خط و بار	۲۳
۵-۶-۳- پاسخ زمانی خط و بار	۲۴
۶-۶-۳- میزان حذف نویز ناشی از منبع تغذیه (PSR)	۲۴

- ۷-۳-۲۵..... انواع رگولاتورهای با اُفت ولتاژ کم
- ۷-۳-۲۶..... ۱- رگولاتورهای با اُفت ولتاژ کم آنالوگ (ALDO)
- ۷-۳-۲۷..... ۲- رگولاتورهای با اُفت ولتاژ کم دیجیتال (DLDO)
- ۷-۳-۲۸..... ۳- رگولاتورهای هیبریدی
- ۸-۳-۲۹..... مقایسه انواع رگولاتورهای با اُفت ولتاژ کم
- ۹-۳-۳۰..... پارامترها و معیارهای ارزیابی مدارهای مرجع ولتاژ
- ۹-۳-۳۰..... ۱- حساسیت خط (LS)
- ۹-۳-۳۱..... ۲- ضریب دمایی (TC)
- ۹-۳-۳۱..... ۳- میزان حذف نویز ناشی از منبع تغذیه (PSRR)

۳۲..... فصل چهارم

۳۲..... مروری بر کارهای انجام شده

- ۱-۴-۳۲..... تحلیل پایداری ساختار پایه رگولاتورهای با اُفت ولتاژ کم و پایداری سازی آن‌ها
- ۲-۴-۳۵..... ۲- رگولاتور ولتاژ کم توان و قابل کاشت روی پوست [۲۵]
- ۳-۴-۳۸..... ۳- رگولاتور ولتاژ کم توان با بهره زیاد جهت کاربردهای پزشکی [۳۰]
- ۴-۴-۳۹..... ۴- رگولاتور ولتاژ با بهبود پاسخ زمانی به کمک افزایش دینامیکی جریان بایاس [۳۲]
- ۵-۴-۴۲..... ۵- رگولاتور قابل کاشت پزشکی با بهبود پاسخ زمانی [۳۴]
- ۶-۴-۴۵..... ۶- کاهش جریان حالت سکون با استفاده از ترانزیستورهای قدرت تطبیق شونده [۳۵]
- ۷-۴-۴۷..... ۷- مروری بر مدارهای مرجع ولتاژ
- ۷-۴-۴۷..... ۱- مدار مرجع ولتاژ کم توان با استفاده از تکنیک جبران سازی فرایند [۳۶]
- ۷-۴-۵۰..... ۲- مدار مرجع ولتاژ کم توان با استفاده از ترانزیستورهای زیر آستانه [۳۷]
- ۷-۴-۵۱..... ۳- مدار مرجع ولتاژ کم توان خودتنظیم برای بهبود تنظیم خط [۳۸]
- ۷-۴-۵۲..... ۱- نحوه بهبود حساسیت خط (LS)

۵۴..... فصل پنجم

۵۴..... ارائه واحد مدیریت توان پیشنهادی جهت کاربرد پزشکی

- ۱-۵-۵۶..... ۱- بررسی چالش‌های یک رگولاتور متداول
- ۲-۵-۵۸..... ۲- ساختار کلی رگولاتور کم توان پیشنهادی جهت کاربرد پزشکی
- ۳-۵-۵۹..... ۳- مدار رگولاتور پیشنهادی
- ۳-۵-۶۱..... ۱- بررسی پایداری حلقه جریان
- ۳-۵-۶۶..... ۲- بررسی پایداری حلقه ولتاژ
- ۳-۵-۶۷..... ۳- تنظیم بار
- ۳-۵-۶۸..... ۴- تنظیم خط و PSR
- ۴-۵-۶۹..... ۴- مدار مرجع ولتاژ استفاده شده در LDO
- ۴-۵-۷۲..... ۱- محاسبه حساسیت خط مدار مرجع ولتاژ استفاده شده در LDO
- ۴-۵-۷۴..... ۲- محاسبه PSRR مدار مرجع ولتاژ استفاده شده در LDO

فصل ششم	۷۷
نتایج شبیه‌سازی‌ها، نتیجه‌گیری و پیشنهادها	۷۷
۱-۶ پاسخ فرکانسی حلقه باز مدار رگولاتور	۷۷
۲-۶ پاسخ حالت پایدار	۸۰
۱-۲-۶ نتایج شبیه‌سازی تنظیم بار	۸۰
۲-۲-۶ نتایج شبیه‌سازی تنظیم خط	۸۲
۳-۲-۶ نتایج شبیه‌سازی جریان حالت سکون	۸۴
۳-۶ پاسخ حالت گذرا	۸۵
۴-۶ پاسخ فرکانس بالا	۸۷
۵-۶ شبیه‌سازی راه‌اندازی مدار LDO	۹۱
۶-۶ نتایج شبیه‌سازی مدار مرجع ولتاژ	۹۲
۷-۶ مقایسه نتایج	۹۸
۸-۶ نتیجه‌گیری	۱۰۰
۹-۶ ارائه پیشنهادها	۱۰۱
Abstract	۱۰۶

فهرست شکل‌ها

صفحه

شکل (۱-۲): الف) ساختار الکتروود با نقاط تحریک مختلف و ب) ساختار حلزونی گوش [۶].....	۶
شکل (۲-۲): ساختار بلوکی سیستم کاشت حلزون گوش [۸].....	۷
شکل (۳-۲): اجزای مختلف یک سیستم کاشت حلزون شنوایی و نحوه قرارگیری آنها در گوش [۹].....	۸
شکل (۴-۲): بلوک دیاگرام کلی ریز سامانه حلزون شنوایی با هدایت استخوان (BGCI) [۳].....	۹
شکل (۵-۲): ساختار کلی سیستم انتقال توان و تبادل داده دوطرفه به صورت بیسیم [۳].....	۱۱
شکل (۱-۳): اجزای واحد مدیریت توان در سیستم انتقال بی سیم [۱۱].....	۱۳
شکل (۲-۳): ساختار کلی رگولاتورهای ولتاژ خطی [۱۴].....	۱۶
شکل (۳-۳): ساختارهای مختلف مدار عبور جریان [۱۴].....	۱۷
شکل (۴-۳): ساختار ساده یک رگولاتور خطی با آفت ولتاژ کم [۱۳].....	۲۰
شکل (۵-۳): مسیرهای مختلف انتقال نویز منبع تغذیه به خروجی [۲۱].....	۲۵
شکل (۶-۳): PSR ناشی از چهار مسیر مختلف [۲۱].....	۲۵
شکل (۷-۳): ساختار سه طبقه معمول رگولاتور ALDO [۲۲].....	۲۷
شکل (۸-۳): مدار رگولاتور دیجیتال [۱۴].....	۲۸
شکل (۱-۴): ساختار پایه LDO به همراه عناصر پارازیتی [۲۳].....	۳۳
شکل (۲-۴): بلوک دیاگرام سیستم ضبط اطلاعات مغز به صورت بی سیم [۲۵].....	۳۶
شکل (۳-۴): الف) ساختار مدار رگولاتور مورد استفاده در مقاله و ب) شماتیک مداری طبقه اول [۲۵].....	۳۸
شکل (۴-۴): ساختار رگولاتور پیشنهادی با استفاده از دو سلول هدایت انتقالی تفاضلی در مقاله [۳۰].....	۳۹
شکل (۵-۴): ساختار پایه رگولاتور در روش افزایش دینامیکی جریان بایاس برای کاربرد پزشکی [۳۱].....	۴۰
شکل (۶-۴): الف) مدار آشکارساز تغییر ولتاژ و ب) آینه جریان معمولی [۳۲].....	۴۰
شکل (۷-۴): مدار افزایش جریان [۳۱].....	۴۱
شکل (۸-۴): ساختار مداری رگولاتور با روش افزایش دینامیکی جریان بایاس [۳۱].....	۴۱
شکل (۹-۴): بلوک دیاگرام رگولاتور هیبریدی [۳۲].....	۴۳
شکل (۱۰-۴): عملکرد مدار رگولاتور هیبریدی هنگام الف) فراجشش خروجی و ب) فرو جهش خروجی [۳۲].....	۴۴
شکل (۱۱-۴): ساختار کلی طراحی رگولاتور با ترانزیستورهای قدرت تطبیق شونده [۳۳].....	۴۵
شکل (۱۲-۴): ساختار رگولاتور با ترانزیستورهای قدرت تطبیق شونده [۳۳].....	۴۶
شکل (۱۳-۴): مدار مرجع ولتاژ کم توان و کم ولتاژ بدون جبران سازی فرایند [۳۴].....	۴۸
شکل (۱۴-۴): مدار مرجع ولتاژ کم توان با استفاده از جبران سازی فرایند [۳۴].....	۴۹
شکل (۱۵-۴): مدار مرجع ولتاژ پیشنهادی در مقاله [۳۵].....	۵۱
شکل (۱۶-۴): مدار مرجع ولتاژ خودتنظیم پیشنهادی در [۳۶].....	۵۲
شکل (۱-۵): بلوک دیاگرام کلی سیستم انتقال توان پیشنهادی برای ریز سامانه حلزون شنوایی.....	۵۵
شکل (۲-۵): ساختار رگولاتور با تقویت کننده معمولی [۵].....	۵۷
شکل (۳-۵): تغییرات آفت ولتاژ رگولاتور بر حسب عرض ترانزیستور عبوری [۵].....	۵۸

- شکل (۴-۵): بلوک دیاگرام ساختار رگولاتور پیشنهادی. ۵۹
- شکل (۵-۵): مدار رگولاتور پیشنهادی بدون مدار بایاس پویا. ۶۰
- شکل (۶-۵): مدار بایاس پویا. ۶۱
- شکل (۷-۵): مدار معادل سیگنال کوچک حلقه جریانی. ۶۲
- شکل (۸-۵): مدار معادل قسمت جبران ساز و محاسبه صفر و قطب آن. ۶۲
- شکل (۹-۵): مدار معادل سیگنال کوچک حلقه ولتاژی. ۶۷
- شکل (۱۰-۵): مدار معادل LDO سه طبقه برای محاسبه مقاومت خروجی. ۶۸
- شکل (۱۱-۵): الف) ساختار اولیه مدار مرجع ولتاژ و ب) مدار مرجع ولتاژ دو ترانزیستوری و ج) مدار پیشنهادی در مقاله [۴۰]. ۷۰
- شکل (۱۲-۵): مدار ولتاژ مرجع پیشنهادی برای استفاده در رگولاتور. ۷۲
- شکل (۱۳-۵): مدار معادل ac مدار مرجع ولتاژ الف) دو ترانزیستوری و ب) پیشنهادی. ۷۶
- شکل (۱-۶): پاسخ فرکانسی حلقه باز بازخورد جریان. ۷۹
- شکل (۲-۶): پاسخ فرکانسی حلقه باز بازخورد ولتاژ. ۷۹
- شکل (۳-۶): تنظیم بار رگولاتور پیشنهادی در گوشه‌های مختلف. ۸۱
- شکل (۴-۶): شبیه‌سازی نحوه تغییرات ولتاژ خروجی بر حسب ولتاژ ورودی در گوشه‌های مختلف. ۸۲
- شکل (۵-۶): تنظیم خط رگولاتور پیشنهادی به‌ازای جریان کم (صفر میلی آمپر). ۸۳
- شکل (۶-۶): تنظیم خط رگولاتور پیشنهادی به‌ازای جریان زیاد (یک میلی آمپر). ۸۳
- شکل (۷-۶): جریان حالت سکون رگولاتور پیشنهادی به‌ازای تغییرات ولتاژ ورودی. ۸۴
- شکل (۸-۶): پاسخ حالت گذرای رگولاتور پیشنهادی به‌ازای تغییرات جریان بار. ۸۵
- شکل (۹-۶): مقایسه پاسخ حالت گذرای رگولاتور پیشنهادی و حالت متداول به‌ازای تغییرات جریان بار. ۸۶
- شکل (۱۰-۶): پاسخ حالت گذرای رگولاتور پیشنهادی به‌ازای تغییرات ولتاژ ورودی. ۸۶
- شکل (۱۱-۶): پاسخ حالت گذرای رگولاتور متداول به‌ازای تغییرات ولتاژ ورودی. ۸۷
- شکل (۱۲-۶): PSR شبیه‌سازی شده برای رگولاتور پیشنهادی و متداول به‌ازای جریان ۱ میلی آمپر. ۸۸
- شکل (۱۳-۶): PSR شبیه‌سازی شده برای رگولاتور پیشنهادی به‌ازای جریان صفر میلی آمپر. ۸۹
- شکل (۱۴-۶): PSR شبیه‌سازی شده برای رگولاتور پیشنهادی به‌ازای جریان ۱ میلی آمپر. ۸۹
- شکل (۱۵-۶): شبیه‌سازی PSR مدار رگولاتور در حوزه زمان. ۹۱
- شکل (۱۶-۶): شبیه‌سازی راه‌اندازی مدار رگولاتور. ۹۱
- شکل (۱۷-۶): تغییرات ولتاژ خروجی نسبت به دما در گوشه‌های مختلف. ۹۳
- شکل (۱۸-۶): شبیه‌سازی ولتاژ خروجی بر حسب تغییرات ولتاژ ورودی در گوشه‌های مختلف. ۹۴
- شکل (۱۹-۶): شبیه‌سازی PSR مدار ولتاژ مرجع در گوشه‌های مختلف. ۹۵
- شکل (۲۰-۶): لی اوت مدار مرجع شکاف باند با ولتاژ خروجی ۰/۶ ولت. ۹۶
- شکل (۲۱-۶): لی اوت کلی مدار LDO به همراه مدار مرجع شکاف باند. ۹۶
- شکل (۲۲-۶): نتیجه شبیه‌سازی بعد از لی اوت مدار مرجع شکاف باند. ۹۷
- شکل (۲۳-۶): نتیجه شبیه‌سازی بعد از لی اوت مدار LDO. ۹۷

فهرست جدول‌ها

صفحه

جدول (۱-۳): مقایسه بین انواع رگولاتورها [۱۳].	۱۶
جدول (۲-۳): مقایسه ساختارهای مختلف مدار عبور دهنده جریان [۱۷].	۱۸
جدول (۳-۳): مقایسه انواع رگولاتورهای با آفت ولتاژ کم [۱۴].	۲۹
جدول (۱-۶): اندازه المان‌های استفاده شده در رگولاتور پیشنهادی.	۷۸
جدول (۲-۶): نتایج حاصل از شبیه‌سازی پاسخ فرکانسی به‌ازای دو حالت بی‌باری و بار کامل.	۸۰
جدول (۳-۶): نتایج حاصل از شبیه‌سازی تنظیم بار در گوشه‌های مختلف.	۸۱
جدول (۴-۶): نتایج حاصل از شبیه‌سازی تنظیم خط در گوشه‌های مختلف.	۸۴
جدول (۵-۶): نتایج شبیه‌سازی پاسخ گذرای رگولاتور پیشنهادی و متداول به‌ازای تغییر جریان بار.	۸۷
جدول (۶-۶): نتایج حاصل از شبیه‌سازی PSR رگولاتور پیشنهادی و متداول در گوشه‌های مختلف.	۹۰
جدول (۷-۶): اندازه المان‌های استفاده شده در مدار مرجع استفاده شده در رگولاتور.	۹۳
جدول (۸-۶): نتایج حاصل از شبیه‌سازی مدار مرجع ولتاژ در گوشه‌های مختلف.	۹۵
جدول (۹-۶): مقایسه عملکرد مدار رگولاتور ارائه شده در این تحقیق با برخی از مقالات اخیر.	۹۹
جدول (۱۰-۶): مقایسه عملکرد مدار مرجع ولتاژ ارائه شده در این تحقیق با برخی از مقالات اخیر.	۱۰۰

واژه‌نامه

Cochlear implant microsystem	ریز سامانه کاشت حلزون شنوایی
Power management unit	واحد مدیریت توان
Central processing unit (CPU)	واحد پردازنده مرکزی
Digital signal processing (DSP)	پردازشگر دیجیتال صدا
Stimulation circuit	مدار تحریک
Rectifier	یکسوکننده
Low dropout regulator (LDO)	رگولاتورهای با افت ولتاژ پایین
Bandgap voltage reference	مرجع ولتاژ شکاف باند
Charge pump	پمپ شارژ
Quiescent current	جریان حالت سکون
Decoder	رمزگشا
Bone guided cochlear implant (BGCI)	کاشت حلزونی با هدایت استخوان
Quality factor	ضریب کیفیت
System on chip (SOC)	سیستم یکپارچه
Fully implantable cochlear implant (FICI)	کاشت کامل حلزون
Programmable Output Power Amplifier	تقویت کننده توان با خروجی قابل کنترل
Modulator	مدولاتور
Binary Phase Shift Keying (BPSK)	کلیدزنی شیفت فاز
Load Shift Keying	کلیدزنی تغییر بار
Self-biased	خود تطبیق
Stacked Transistor	ترانزیستورهای انباشته شده
Switching regulators	رگولاتورهای سوئیچ شونده
linear regulators	رگولاتورهای خطی
Error amplifier	تقویت کننده خطا
Source follower	دنبال کننده سورس
System on chip (SOC)	سیستم یکپارچه
Slew rate	نرخ تغییرات

Static metrics	مشخصات استاتیکی
Dropout voltage	اُفت ولتاژ
Line regulation	تنظیم خط
Load regulation	تنظیم بار
Dynamic metrics	مشخصات پویا
Line transient response	پاسخ زمانی خط
Load transient response	پاسخ زمانی بار
Power supply rejection (PSR)	میزان حذف ریپل منبع تغذیه
Power efficiency	بازده توان
current efficiency	بازده جریان
Loop gain	بهره حلقه
Analog-Assisted digital regulator	رگولاتور دیجیتال به همراه آنالوگ
Process, Voltage, Temperature (PVT)	فرایند، ولتاژ تغذیه، دما
Part per million (ppm)	یک در میلیون
Pole splitting	جداسازی قطب‌ها
Cortical implant	کاشت روی پوست
Power conversion chain (PCC)	زنجیره انتقال توان
Subthreshold	زیر آستانه
Adaptive compensation network	شبکه جبران‌سازی انطباقی
Implantable for brain cortical recording	ضبط سیگنال‌های قشر مغزی
Phase locked loop	حلقه قفل فاز
Process compenstation	جبران‌سازی فرایند
Slope factor	ضریب شیب
Line sensitivity (LS)	حساسیت خط
Temperature coefficient (TC)	ضریب دمایی
Complementary To Absolute Temperature (CTAT)	مکمل با تغییرات دما
Proportional to absolute temperature (PTAT)	متناسب با تغییرات دما

Self regulating	خودتنظیم
Leakage current	جریان نشتی
Voice Activity Detection (VAD)	آشکارساز فعالیت صوتی
Current Feedback Control Loop (CFCL)	تقویت کننده عملیاتی با فیدبک جریان
Dynamic biasing	بایاس پویا
Adaptive Miller Compensation (AMC)	تنظیم انطباقی میلر
Start-up	راه انداز
Figure of merit	معیار شایستگی

مراجع

- [1] H. A. Yiğit, H. Uluşan, M. Koç, M. B. Yüksel, S. Chamanian and H. Külâh, "Single Supply PWM Fully Implantable Cochlear Implant Interface Circuit With Active Charge Balancing," *IEEE Access*, vol. 9, pp. 52642-52653, 2021.
- [2] J. Georgiou and C. Toumazou, "A 126-/spl mu/W cochlear chip for a totally implantable system," *IEEE Journal of Solid-State Circuits*, vol. 40, no. 2, pp. 430-443, Feb. 2005.
- [3] X. -H. Qian et al., "Design and In Vivo Verification of a CMOS Bone-Guided Cochlear Implant Microsystem," *IEEE Transactions on Biomedical Engineering*, vol. 66, no. 11, pp. 3156-3167, Nov. 2019.
- [4] X. L. Tan, S. S. Chong, P. K. Chan and U. Dasgupta, "A LDO Regulator With Weighted Current Feedback Technique for 0.47 nF–10 nF Capacitive Load," *IEEE Journal of Solid-State Circuits*, vol. 49, no. 11, pp. 2658-2672, Nov. 2014.
- [5] T. Y. Man, P. K. T. Mok and M. Chan, "A High Slew-Rate Push–Pull Output Amplifier for Low-Quiescent Current Low-Dropout Regulators With Transient-Response Improvement," *IEEE Transactions on Circuits and Systems II: Express Briefs*, vol. 54, no. 9, pp. 755-759, Sept. 2007.
- [6] Wilson BS, Dorman MF. "Cochlear implants: current designs and future possibilities." *J Rehabil Res Dev*, Vol. 45, no. 5, pp. 695-730, 2008.
- [7] Zeng FG. "Challenges in Improving Cochlear Implant Performance and Accessibility," *IEEE Trans Biomed Eng*, pp. 1662-1664 ,Aug . 2017.
- [8] Zeng FG, Rebscher S, Harrison W, Sun X, Feng H., "Cochlear implants: system design, integration, and evaluation," *IEEE Rev Biomed Eng*. Nov. 2008.
- [9] M. Yip, R. Jin, H. H. Nakajima, K. M. Stankovic and A. P. Chandrakasan, "A Fully-Implantable Cochlear Implant SoC With Piezoelectric Middle-Ear Sensor and Arbitrary Waveform Neural Stimulation," *IEEE Journal of Solid-State Circuits*, vol. 50, no. 1, pp. 214-229, Jan. 2015.
- [10] Qian, X.H., et al. "A bone-guided cochlear implant CMOS microsystem preserving acoustic hearing," *Symposium on VLSI Circuits*. 2017.
- [11] D. Li, Y. Zhou, U. R. Tida, Z. Liu and X. Zou, "An Energy-Efficient LDO for Biomedical Implantable Devices," *IEEE 3rd International Conference on Circuits and Systems (ICCS)*, Chengdu, China, 2021.
- [12] R.W.E.a.D Maksimovic, *Fundamentals of power electronics*. : Norwell, MA: Kluwer, pp. 256-278, 2001.
- [13] F. U. Ahmed, Z. T. Sandhie, L. Ali and M. H. Chowdhury, "A Brief Overview of On-Chip Voltage Regulation in High-Performance and High-Density Integrated Circuits," *IEEE Access*, vol. 9, pp. 813-826, 2021.
- [14] C.S.M.o.T Staff, *Linear and Switching Voltage Regulator Fundamentals*. National Semiconductor: Power Management Applications.
- [15] Akram, M.A., I.C. Hwang, and S. Ha, "Architectural Advancement of Digital Low-Dropout Regulators." *IEEE Access*, vol. 8, pp. 137838-137855, 2020.

- [16] K. Li, C. Yang, T. Guo and Y. Zheng, "A Multi-Loop Slew-Rate-Enhanced NMOS LDO Handling 1-A-Load-Current Step With Fast Transient for 5G Applications," *IEEE Journal of Solid-State Circuits*, vol. 55, no. 11, pp. 3076-3086, Nov. 2020.
- [17] R. J. Milliken "A Capacitor-less low drop-out voltage regulator with fast transient response," *Master's thesis*, Texas A&M University, Dallas, 2005.
- [18] N. Liu and D. Chen, "A Transient-Enhanced Output-Capacitorless LDO With Fast Local Loop and Overshoot Detection," *IEEE Transactions on Circuits and Systems I: Regular Papers*, vol. 67, no. 10, pp. 3422-3432, Oct. 2020.
- [19] C. K. Chava and J. Silva-Martinez, "A frequency compensation scheme for LDO voltage regulators," *IEEE Transactions on Circuits and Systems I: Regular Papers*, vol. 51, no. 6, pp. 1041-1050, June 2004.
- [20] Ka Nang Leung and P. K. T. Mok, "A capacitor-free CMOS low-dropout regulator with damping-factor-control frequency compensation," *IEEE Journal of Solid-State Circuits*, vol. 38, no. 10, pp. 1691-1702, Oct. 2003.
- [21] M. El-Nozahi, A. Amer, J. Torres, K. Entesari and E. Sanchez-Sinencio, "High PSR Low Drop-Out Regulator With Feed-Forward Ripple Cancellation Technique," *IEEE Journal of Solid-State Circuits*, vol. 45, no. 3, pp. 565-577, March 2010.
- [22] J. Silva-Martinez, X. Liu and D. Zhou, "Recent Advances on Linear Low-Dropout Regulators," *IEEE Transactions on Circuits and Systems II: Express Briefs*, vol. 68, no. 2, pp. 568-573, Feb. 2021.
- [23] R. J. Milliken, J. Silva-Martinez and E. Sanchez-Sinencio, "Full On-Chip CMOS Low-Dropout Voltage Regulator," *IEEE Transactions on Circuits and Systems I: Regular Papers*, vol. 54, no. 9, pp. 1879-1890, Sept. 2007.
- [24] M. Al-Shyoukh, H. Lee and R. Perez, "A Transient-Enhanced Low-Quiescent Current Low-Dropout Regulator With Buffer Impedance Attenuation," *IEEE Journal of Solid-State Circuits*, vol. 42, no. 8, pp. 1732-1742, Aug. 2007.
- [25] Majidzadeh, V., et al., "A fully on-chip LDO voltage regulator with 37 dB PSRR at 1 MHz for remotely powered biomedical implants." *Analog Integrated Circuits and Signal Processing*, vol. 67, no. 2, pp. 157-168, 2011.
- [26] K. D. WISE, D. J. ANDERSON, J. F. HETKE, D. R. KIPKE and K. NAJAFI, "Wireless implantable microsystems: high-density electronic interfaces to the nervous system," *Proceedings of the IEEE*, vol. 92, no. 1, pp. 76-97, Jan. 2004.
- [27] "IEEE Standard for Safety Levels with Respect to Human Exposure to Radio Frequency Electromagnetic Fields, 3 kHz to 300 GHz," *IEEE Std C95.1-2005 (Revision of IEEE Std C95.1-1991)*, vol., no., pp.1-238, 19 April 2006.
- [28] Silay, K.M., C. Dehollain, and M. Declercq. "Numerical analysis of temperature elevation in the head due to power dissipation in a cortical implant." *30th Annual International Conference of the IEEE Engineering in Medicine and Biology Society*. 2008.
- [29] B. K. Ahuja, "An improved frequency compensation technique for CMOS operational amplifiers," *IEEE Journal of Solid-State Circuits*, vol. 18, no. 6, pp. 629-633, Dec. 1983.
- [30] M. Moradian Boanloo and M. Yavari, "A Low-Power High-Gain Low-Dropout Regulator for Implantable Biomedical Applications," *Circuits, Systems & Signal Processing*, vol. 40, no. 3, pp. 1041-1060, Mar. 2021.

- [31] M. Moradian Boanloo and M. Yavari, "A Push-Pull FVF Based LDO Voltage Regulator With Slew Rate Enhancement at the Gate of Power Transistor," *Microelectronics Journal*, vol. 122, no. 4, pp. 1-9, April 2022.
- [32] M. Ho and K. N. Leung, "Dynamic Bias-Current Boosting Technique for Ultralow-Power Low-Dropout Regulator in Biomedical Applications," *IEEE Transactions on Circuits and Systems II: Express Briefs*, vol. 58, no. 3, pp. 174-178, March 2011.
- [33] V. Baghbani Khezerlu, M. Yavari, and M. Mojarad, "A Low Power High-Precision Low-Dropout Regulator For Biomedical Implants," *30th Iranian Conference on Electrical Engineering (ICEE)*, Tehran, Iran, pp. 857-863, May 2022.
- [34] Y. -P. Lin and K. -T. Tang, "An Inductive Power and Data Telemetry Subsystem With Fast Transient Low Dropout Regulator for Biomedical Implants," *IEEE Transactions on Biomedical Circuits and Systems*, vol. 10, no. 2, pp. 435-444, April 2016.
- [35] Y. Jiang, D. Wang and P. K. Chan, "A Quiescent 407-nA Output-Capacitorless Low-Dropout Regulator With 0–100-mA Load Current Range," *IEEE Transactions on Very Large Scale Integration (VLSI) Systems*, vol. 27, no. 5, pp. 1093-1104, May 2019.
- [36] J. Wang, X. Sun and L. Cheng, "A Picowatt CMOS Voltage Reference Operating at 0.5-V Power Supply With Process and Temperature Compensation for Low-Power IoT Systems," *IEEE Transactions on Circuits and Systems II: Express Briefs*, vol. 70, no. 4, pp. 1336-1340, April 2023.
- [37] Fakharyan, I., M. Ehsanian, and H. Hayati, "A 0.9-V supply, 16.2 nW, fully MOSFET resistorless bandgap reference using sub-threshold operation," *Analog Integrated Circuits and Signal Processing*, vol. 103, no. 2, pp. 367-374, 2020.
- [38] J. Lin, L. Wang, C. Zhan and Y. Lu, "A 1-nW Ultra-Low Voltage Subthreshold CMOS Voltage Reference With 0.0154%/V Line Sensitivity," *IEEE Transactions on Circuits and Systems II: Express Briefs*, vol. 66, no. 10, pp. 1653-1657, Oct. 2019.
- [39] E. K. F. Lee, "A power efficient LDO-type wireless battery charger for biomedical implants based on direct charging from regulated rectifier current," *Proc. IEEE Int. Symp. Circuits Syst. (ISCAS)*, May 2018, pp. 1–4.
- [40] G. Wang, W. Liu, M. Sivaprakasam, and G. A. Kendir, "Design and analysis of an adaptive transcutaneous power telemetry for biomedical implants," *IEEE Trans. Circuits Syst. I, Reg. Papers*, vol. 52, no. 10, pp. 2109–2117, Oct. 2005.
- [41] C.-H. Cheng et al., "A fully integrated 16-channel closed-loop neuralprosthetic CMOS SoC with wireless power and bidirectional data telemetry for real-time efficient human epileptic seizure control," *IEEE J. Solid-State Circuits*, vol. 53, no. 11, pp. 3314–3326, Nov. 2018.
- [42] H. Aminzadeh and M. M. Valinezhad, "Picowatt 0.3-V MOS-only voltage reference based on a picoamp cascode current generator," *Integration*, vol. 87, pp. 284-292, July. 2022.
- [43] M. Seok, G. Kim, D. Blaauw and D. Sylvester, "A Portable 2-Transistor Picowatt Temperature-Compensated Voltage Reference Operating at 0.5 V," *IEEE Journal of Solid-State Circuits*, vol. 47, no. 10, pp. 2534-2545, Oct. 2012.
- [44] A. Nakhlestani, S. V. Kaveri, M. Radfar and A. Desai, "Low-Power Area-Efficient LDO With Loop-Gain and Bandwidth Enhancement Using Non-Dominant Pole Movement Technique for IoT Applications," *IEEE Transactions on Circuits and Systems II: Express Briefs*, vol. 68, no. 2, pp. 692-696, Feb. 2021.
- [45] F. Chen, Y. Lu and P. K. T. Mok, "A Fast-Transient 500-mA Digitally Assisted Analog LDO With 30- μ V/mA Load Regulation and 0.0073-ps FoM in 65-nm CMOS," *IEEE Journal of Solid-State Circuits*, vol. 56, no. 2, pp. 511-520, Feb. 2021.

- [46] X. Ma, Y. Lu and Q. Li, "A Fully Integrated LDO With 50-mV Dropout for Power Efficiency Optimization, " *IEEE Transactions on Circuits and Systems II: Express Briefs*, vol. 67, no. 4, pp. 725-729, April 2020.
- [47] C. Yang, K. Ye and M. Tan, "A 0.5-V Capless LDO With 30-dB PSRR at 10-kHz Using a Lightweight Local Generated Supply, " *IEEE Transactions on Circuits and Systems II: Express Briefs*, vol. 67, no. 10, pp. 1785-1789, Oct. 2020.
- [48] Z. Wang and S. Mirabbasi, "A 0.58-to-0.9-V Input 0.53-V Output 2.4- μ W Current-Feedback Low-Dropout Regulator With 99.8% Current Efficiency, " *IEEE Solid-State Circuits Letters*, vol. 3, pp. 1-4, 2020.
- [49] N. Adorni, S. Stanzione and A. Boni, "A 10-mA LDO With 16-nA IQ and Operating From 800-mV Supply, *IEEE Journal of Solid-State Circuits*, vol. 55, no. 2, pp. 404-413, Feb. 2020.
- [50] J. Tang, J. Lee and J. Roh, "Low-Power Fast-Transient Capacitor-Less LDO Regulator With High Slew-Rate Class-AB Amplifier, " *IEEE Transactions on Circuits and Systems II: Express Briefs*, vol. 66, no. 3, pp. 462-466, March 2019.
- [51] Desai, C., et al., "A 1.66 mV FOM Output Cap-Less LDO With Current-Reused Dynamic Biasing and 20 ns Settling Time. " *IEEE Solid-State Circuits Letters*, vol. 1, no. 2, pp. 50-53, 2018.
- [52] C. -Z. Shao, S. -C. Kuo and Y. -T. Liao, "A 1.8-nW, -73.5-dB PSRR, 0.2-ms Startup Time, CMOS Voltage Reference With Self-Biased Feedback and Capacitively Coupled Schemes, " *IEEE Journal of Solid-State Circuits*, vol. 56, no. 6, pp. 1795-1804, June 2021.
- [53] A. Parisi, A. Finocchiaro, G. Papotto and G. Palmisano, "Nano-Power CMOS Voltage Reference for RF-Powered Systems, " *IEEE Transactions on Circuits and Systems II: Express Briefs*, vol. 65, no. 10, pp. 1425-1429, Oct. 2018.
- [54] Y. Liu, C. Zhan, L. Wang, J. Tang and G. Wang, "A 0.4-V Wide Temperature Range All-MOSFET Subthreshold Voltage Reference With 0.027%/V Line Sensitivity, " *IEEE Transactions on Circuits and Systems II: Express Briefs*, vol. 65, no. 8, pp. 969-973, Aug. 2018.

Abstract

The main goal of this thesis is to design and simulate a power management unit in cochlear implant microsystem. The power management unit is one of the essential components of any electronic system, responsible for providing power supply voltage to various circuit parts. One of the sensitive applications of the power management unit is in medical systems, where unlike electronic circuits where we could add peripheral circuits like fans to the circuit in case of power increase, in this application, we are not allowed to generate any power, and sometimes high power generation can damage body tissues. Important components of the power management unit include a rectifier, a low-dropout voltage regulator (LDO), a bandgap voltage reference circuit, and a charge pump circuit. This thesis focuses on innovation in the regulator circuit. Other parts are considered ideal. In the proposed regulator circuit, in addition to using a voltage feedback loop, a current feedback loop is also used. This ensures that the output voltage returns rapidly to its initial state in case of sudden load changes. The current feedback loop is implemented by an amplifier, transforming the regulator circuit into a three-stage structure that requires frequency compensation. In this structure, by using Adaptive Miller Compensation (AMC) method, we won't have instability issues when the load increases. Additionally, by selecting appropriate dimensions and gain of the second stage, we can achieve good Power Supply Rejection Ratio (PSR) and proper line regulation. To increase the time response, a dynamic biasing method is used, which increases the rate of change in the passing transistor gate. The proposed regulator circuit has an output of 1.8V for the stimulation circuit, a PSR of -71 dB, a quiescent current of 2 μ A, a line regulation of 0.2%, and a settling time of 200 ns. The bandgap voltage reference circuit used in this structure is constructed with only 6 MOSFET transistors and does not require a startup circuit. The output of this circuit, which is essentially the regulator reference voltage, is 0.6V. It also has a line sensitivity of 0.15%, a temperature coefficient of 41.49, and a PSR of -63 dB at a frequency of 1 kHz.

Key Words: Cochlear implant microsystem, power management unit, low-drop voltage regulators (LDO), voltage reference, quiescent current, line regulation, PSR.



**Amirkabir University of Technology
(Tehran Polytechnic)**

Department of Electrical and Engineering

**MSc Thesis
(Electronics – Integrated Circuits)**

**Design of Power Management Circuit in Cochlear
Implant Microsystem**

**By
Nima Dehghan**

**Supervisor
Dr. Mohammad Yavari**

Spring 2023