



Amirkabir University of Technology
(Tehran Polytechnic)
Department of Electrical Engineering

A dissertation submitted in partial fulfilment of
the requirements for the degree of

Masters of Science

Design and Simulation of a Wide Tuning Range
Voltage Controlled Oscillator for Cognitive Radios

By:
Najmeh Hajamini

Under Supervision of:
Dr. Mohammad Yavari

February 2013



دانشگاه صنعتی امیرکبیر

(پلی تکنیک تهران)

دانشکده مهندسی برق

پایان نامه کارشناسی ارشد

(گرایش الکترونیک)

طراحی و شبیه سازی یک نوسان ساز کنترل شونده با ولتاژ با قابلیت محدوده تنظیم وسیع برای رادیوهای شناختگر

نگارش:

نجمه حاج امینی

استاد راهنما:

دکتر محمد یآوری

بهمن ۱۳۹۱

بِسْمِ اللَّهِ الرَّحْمَنِ الرَّحِيمِ

به پاس تعبیر عظیم و انسانی شان از کلمه اثار و از خودگذشتگی،

به پاس عاطفه سرشار و گرمای امیدبخش وجودشان که در این سردترین روزگار ان بهترین پشتیبان است،

به پاس قلب های بزرگشان که فریاد رس است و سرگردانی و ترس در پناهشان به شجاعت می گراید،

و به پاس محبت های بی دریغشان که هرگز فروکش نمی کند،

تقدیم به پدر و مادر عزیزم

تشکر و قدردانی

سپاس خداوندی راست که سخوران از ستودن او عاجزند و حسابگران از شمارش نعمت های او ناتوان و تلاشگران از ادای حق او درمانده اند. خدایی را که انکار ژرف اندیش، ذات او را درک نمی کنند و دست غواصان دریای علوم به او نخواهد رسید.

(نبج البلاغه / خطبه ۱)

بدون شک تکمیل این پایان نامه بدون یاری بسیاری از همرازان، برای من میسر نبود. این بخش سپاس نامه ای کوچک است برای کسانی که مراد این مسیر از حمایت خود بهره مند گردند.

در ابتدا بر خود لازم می دانم از استاد ارجمند جناب آقای دکتر محمد یوری تشکر کنم. راهنمایی های ارزشمند ایشان همواره راهنمای مشکلات من در تدوین این پایان نامه بوده است. همچنین از اساتید محترم جناب آقای دکتر محمود کمره ای و دکتر عبدالعلی عبدی پور که داور این پایان نامه را پذیرفتند سپاسگزارم.

از استاد گرامی جناب آقای دکتر سعید سعیدی که در این تحقیق، راهنمایی های ارزنده ای ارائه نمودند تشکر فراوان دارم. از راهنمایی ها و کمک های دوستان خوبم در آزمایشگاه مدارهای مجتمع دانشگاه صنعتی امیرکبیر به خصوص جناب آقای مهندس توحید موسی زاده که مراد بیشتر در این تحقیق یاری نمودند کمال تشکر و قدردانی را دارم و برای تمام این عزیزان آرزوی موفقیت دارم.

در ادامه می خواهم تشکر ویژه ای از خانواده ام داشته باشم. از پدر و مادر عزیزم که در تمام عرصه های زندگی یار و یاور بی چشم داشت برای من بوده اند بی نهایت سپاسگزارم. بدون حمایت آنان این تحقیق هیچ گاه به ثمر نمی رسید. از خواهران عزیزم که

همواره مشوق من و مایه دلگرمیم هستند، بسیار متشکرم.

در نهایت از تساد و شیره توسعه فناوری نانو و مرکز تحقیقات مناجرات ایران، به دلیل حمایت مالی در انجام این پایان نامه

پاسنکزارم و پیشرفت روز افزون این مراکز را آرزو مندوم.

چکیده

امروزه برای اختصاص باند فرکانسی به کاربران جدید محدودیت‌هایی وجود دارد، چرا که بخش وسیعی از طیف فرکانسی توسط کاربران قبلی اشغال شده است و تنها محدوده‌ی کوچکی از آن به کاربر خاصی اختصاص نیافته است. برای رفع این مشکل رادیوهای شناختگر معرفی شده‌اند. استفاده از رادیوهای شناختگر در یک گیرنده به معنای توانایی گیرنده در یافتن بخش بدون استفاده‌ی طیف فرکانسی است تا بتواند در غیاب کاربر اصلی، از آن بخش طیف استفاده کند. مدارهای طراحی شده برای این رادیوها باید توانایی پوشش محدوده‌ی 10 GHz-50 MHz را داشته باشند. یکی از بخش‌های اصلی این رادیوها تولید فرکانس در این محدوده است. روشن است که یک نوسان‌ساز به تنهایی قابلیت تولید فرکانس در این محدوده‌ی وسیع را ندارد. بنابراین طراحی ساختارهای سنتزکننده‌ی فرکانس از مهمترین نیازهای سیستم‌های رادیوی شناختگر است.

در این پایان‌نامه ساختار سنتزکننده‌ی فرکانس جدیدی با استفاده از یک سلف ارائه شده است که قابلیت تولید فرکانس در محدوده‌ی 10 GHz-1.75 GHz برای کاربرد رادیوی شناختگر را دارا می‌باشد. این ساختار از یک مدار Class-C LC-VCO به عنوان هسته‌ی اصلی استفاده می‌کند که بازه‌ی فرکانسی 10.5 GHz-7 را پوشش می‌دهد. یک مدار نوسان‌ساز حلقوی قفل شده با تزریق سیگنال (ILRO) دو طبقه برای تولید سیگنال متعامد از خروجی تفاضلی VCO پیشنهاد شده است. در این پایان‌نامه دو مدار تقسیم‌کننده‌ی فرکانسی قفل شده با تزریق سیگنال (ILFD) جدید پیشنهاد شده‌اند که به ترتیب توانایی تقسیم بر ۴ و ۸ و تقسیم بر ۲ و ۳ و ۴ را دارا می‌باشند. این مدارات در عین توان مصرفی پایین، سادگی ساختار و فراهم کردن خروجی متعامد، محدوده‌ی قفل شدن وسیعی را فراهم می‌کنند. از مدار تقسیم‌کننده‌ی دوم در ساختار سنتزکننده‌ی فرکانس پیشنهادی استفاده شده است. در نهایت از مدار ILRO دیگری برای دریافت سیگنال از Tail مدار تقسیم‌کننده بر ۳ و تبدیل آن به سیگنال متعامد برای استفاده در ساختار سنتزکننده‌ی فرکانس استفاده شده است. طراحی تمام این مدارها در تکنولوژی 90 nm CMOS به کمک نرم‌افزار Cadence Spectre RF صورت گرفته است. نتایج شبیه‌سازی این ساختار محدوده‌ی نویز فاز 109.1 dBc/Hz تا 127.2 dBc/Hz را در آفست فرکانسی 1 MHz نشان می‌دهد. همچنین توان مصرفی ساختار حدود 26 mW می‌باشد. مدارهای ارائه شده و ساختار سنتزکننده‌ی پیشنهادی با بهترین و به‌روزترین ساختارها مقایسه شده‌اند و نشان داده شده است که مدارات پیشنهادی از ضرایب شایستگی خوبی برخوردار هستند.

کلمات کلیدی: رادیوی شناختگر، نوسان‌ساز کنترل شونده با ولتاژ، نوسان‌ساز کلاس C، Injection-Locking، تقسیم‌کننده بر ۲، تقسیم‌کننده بر ۳، تقسیم‌کننده بر ۴.

فهرست مطالب

فهرست شکل‌ها.....	د
فهرست جداول.....	ح
واژه‌نامه	ط

فصل اول: مقدمه

۱-۱- انگیزه.....	۱
۲-۱- طرح ارائه شده در این پایان‌نامه.....	۲
۳-۱- ساختار پایان‌نامه.....	۴

فصل دوم: معرفی رادیوی شناختگر، نوسان‌ساز و

تکنیک Injection-Locking

۱-۲- رادیوی شناختگر.....	۵
۲-۲- نوسان‌ساز.....	۶
۱-۲-۲- ساختار کلی نوسان‌ساز.....	۶
۲-۲-۲- انواع نوسان‌سازها.....	۸
۳-۲-۲- پارامترهای موثر در کارایی یک نوسان‌ساز.....	۸
۳-۲- تکنیک Injection Locking.....	۱۰
۱-۳-۲- نوسان‌ساز حلقوی قفل شده با تزریق سیگنال (ILRO).....	۱۱

فصل سوم: مروری بر ساختارهای موجود

۱-۳- مقدمه.....	۱۶
۲-۳- استفاده از QVCO و تقسیم‌کننده میلر.....	۱۶
۳-۳- استفاده از LC-VCO تفاضلی، تقسیم‌کننده‌ی فلیپ فلاپ و ILRO.....	۱۹
۴-۳- استفاده از LC-VCO تفاضلی، تقسیم‌کننده‌ی فلیپ فلاپ و میکسر.....	۲۱
۵-۳- استفاده از LC-VCO تفاضلی و RILFD.....	۲۴

- ۳-۶- ساختار VCO کلاس C ۲۶
- ۳-۶-۱- مقایسه‌ی نوسان‌ساز کلاس C و اتصال ضربدری ۳۰

فصل چهارم: ساختارهای پیشنهادی

- ۴-۱- مقدمه ۳۲
- ۴-۲- ساختار سنتزکننده‌ی فرکانس پیشنهادی برای کاربرد رادیوی شناختگر ۳۲
- ۴-۳- مدار RILFD تقسیم‌کننده بر ۴ و ۸ دارای LR وسیع ۳۴
- ۴-۳-۱- مدار RILFD دو طبقه با بار مقاومت منفی ۳۵
- ۴-۳-۲- توپولوژی به اشتراک گذاشتن Tail دو طبقه ۳۷
- ۴-۳-۳- تزریق سیگنال با استفاده از ترانزیستور گیت مشترک ۳۹
- ۴-۴- مدار RILFD تقسیم‌کننده بر ۲، ۳ و ۴ دارای LR وسیع ۴۰
- ۴-۴-۱- مدار RILFD تقسیم‌کننده بر ۳ ۴۰
- ۴-۴-۲- مدار RILFD تقسیم‌کننده بر ۴ ۴۴
- ۴-۴-۳- مدار RILFD تقسیم‌کننده بر ۲ ۴۵
- ۴-۴-۴- رابطه‌ی LR مدار ILFD پیشنهادی تقسیم‌کننده بر ۲، ۳ و ۴ ۴۶
- ۴-۵- VCO کلاس C استفاده شده در ساختار پیشنهادی ۴۹
- ۴-۵-۱- استفاده از بانک خازنی سوئیچ شونده برای افزایش گستره‌ی تنظیم ۵۰
- ۴-۵-۲- کنترل دامنه‌ی خروجی نوسان‌ساز ۵۴
- ۴-۶- مدار ILRO(1) استفاده شده برای ایجاد سیگنال متعامد از خروجی VCO ۵۷
- ۴-۷- مدار تقسیم‌کننده بر ۲ ۶۱
- ۴-۸- مدار ILRO(2) ۶۲

فصل پنجم: نتایج شبیه‌سازی، نتیجه‌گیری و

ارائه پیشنهادات

- ۵-۱- مقدمه ۶۶
- ۵-۲- مدار RILFD تقسیم‌کننده بر ۴ و ۸ دارای LR وسیع ۶۶

۶۹.....	۳-۵- مدار RILFD تقسیم کننده بر ۴
۷۱.....	۴-۵- مدار RILFD تقسیم کننده بر ۳
۷۵.....	۵-۵- مدار تقسیم کننده بر ۲
۷۵.....	۶-۵- مدار (1) ILRO استفاده شده برای ایجاد سیگنال متعامد از خروجی VCO
۷۷.....	۷-۵- مدار (2) ILRO
۷۸.....	۸-۵- مدار نوسان ساز کلاس C
۸۲.....	۹-۵- نتایج شبیه سازی ساختار کامل پیشنهادی
۸۷.....	۱۰-۵- نتیجه گیری
۸۸.....	۱۱-۵- ارائه ی پیشنهادات
۸۹.....	پیوست الف
۹۱.....	مراجع

فهرست شکل‌ها

عنوان شکل	صفحه
شکل (۱-۲): نمودار تخصیص فرکانس NTIA [2].....	۶
شکل (۲-۲): نمودار میزان استفاده از باند فرکانسی 0-6GHz در یک منطقه شهری [3].....	۶
شکل (۳-۲): سیستم فیدبک نوسان‌ساز.....	۷
شکل (۴-۲): شبکه انتخاب‌کننده فرکانس نوسان [7].....	۷
شکل (۵-۲): نوسان‌ساز با تزریق سیگنال ورودی (الف) حالت Pulling (ب) حالت Locking [9].....	۱۰
شکل (۶-۲): بلوک دیاگرام مدار ILFD متداول [10].....	۱۱
شکل (۷-۲): نوسان‌ساز حلقوی N -طبقه (الف) مدل ساده، (ب) شیف‌ت فاز در بار و نمودار فازی جریان [11].....	۱۲
شکل (۸-۲): نوسان‌ساز حلقوی با تزریق سیگنال به یک طبقه (الف) مدل ساده، (ب) شیف‌ت فاز در بار و نمودار فازی جریان [11].....	۱۴
شکل (۹-۲): (الف) مدل ساده‌ی نوسان‌ساز حلقوی سه طبقه و نمودارهای فاز جریان در سه حالت، (ب) تزریق سیگنال به یک طبقه، (ج) تزریق چندگانه برای $f_{inj} > f_{osc}$ و (د) تزریق چندگانه برای $f_{inj} < f_{osc}$ [11].....	۱۵
شکل (۱-۳): (الف) ساختار کامل سنتزکننده فرکانس، (ب) بازه‌ی فرکانسی پوشانده شده در خروجی [1].....	۱۶
شکل (۲-۳): (الف) ساختار QVCO دارای تزویج متقابل، (ب) نمای سلف‌های QVCO و بافر [1].....	۱۷
شکل (۳-۳): (الف) ساختار $\div 3$ ، (ب) ساختار $\div 5$ [1].....	۱۸
شکل (۴-۳): میکسر SSB استفاده شده در تقسیم‌کننده‌ها [12].....	۱۹
شکل (۵-۳): بلوک دیاگرام کلی ساختار ارائه شده برای کاربرد رادیوی شناختگر [13].....	۱۹
شکل (۶-۳): مدار LC-VCO و بافر آن [13].....	۲۰
شکل (۷-۳): ساختار استفاده شده برای تولید سیگنال متعامد در بازه‌ی 5-10 GHz [13].....	۲۰
شکل (۸-۳): توپولوژی و شکل موج خروجی مدار $\div 3$ [13].....	۲۱
شکل (۹-۳): شماتیک مدار ILRO [13].....	۲۱
شکل (۱۰-۳): طرح فرکانسی ساختار ارائه شده در [15].....	۲۲
شکل (۱۱-۳): ساختار VCO باند وسیع پیشنهادی [15].....	۲۲
شکل (۱۲-۳): (الف) مدار میکسر و (ب) مدار VGC [15].....	۲۳
شکل (۱۳-۳): (الف) بلوک دیاگرام و (ب) طرح فرکانسی ساختار ارائه شده در [16].....	۲۵
شکل (۱۴-۳): شماتیک LC-VCO استفاده شده در ساختار سنتزکننده‌ی فرکانس [16].....	۲۶
شکل (۱۵-۳): شماتیک مدار ILFD ارائه شده در [16].....	۲۶

- شکل (۳-۱۶): تنظیم زمان تزریق سیگنال در ILFD ارائه شده در [16] ۲۷
- شکل (۳-۱۷): ساختار نوسان ساز کلیپتر تفاضلی [19] ۲۸
- شکل (۳-۱۸): نویز فاز محاسبه شده (خط تو پر) و شبیه سازی شده (نقطه چین) در آفست 3 MHz
برای نوسان ساز استاندارد و اصلاح شده ی کلیپتر [19] ۲۸
- شکل (۳-۱۹): (الف) ساختار اصلاح شده ی نوسان ساز کلیپتر و (ب) نوسان ساز کلاس C [19] ۲۹
- شکل (۳-۲۰): مدارهای نهایی ارائه شده در [19] برای نوسان ساز کلاس C، استفاده از (الف) فیلتر
پایین گذر RC و (ب) ترانسفورمر متقارن با سر وسط، برای بایاس گیت ترانزیستورها ۲۹
- شکل (۳-۲۱): شکل موج جریان در (الف) نوسان ساز اتصال ضربدری، (ب) نوسان ساز کلاس C
[19] ۳۰
- شکل (۳-۲۲): شکل موج های جریان و ولتاژ نقاط مختلف نوسان ساز کلاس C [19] ۳۱
- شکل (۴-۱): ساختار پیشنهادی سنتز کننده ی فرکانس برای تولید سیگنال متعامد در بازه ی 10-1.75
GHz ۳۳
- شکل (۴-۲): طرح فرکانسی ساختار سنتز کننده ی فرکانس پیشنهادی ۳۳
- شکل (۴-۳): مدار RILFD تقسیم کننده بر ۴ و ۸ پیشنهادی ۳۴
- شکل (۴-۴): مدل خطی نوسان ساز حلقوی دو طبقه [20] ۳۵
- شکل (۴-۵): مدل خطی نوسان ساز حلقوی دو طبقه با (الف) فیدبک مثبت و (ب) مقاومت منفی
معادل [20] ۳۶
- شکل (۴-۶): بررسی تغییرات شرایط نوسان در رابطه ی (۴-۸) برای مقادیر مختلف $G_m(I)$ و A [20]
..... ۳۷
- شکل (۴-۷): شکل موج ورودی متعامد در فرکانس $3f$ و خروجی متعامد با فرکانس f ۴۱
- شکل (۴-۸): مدار پیشنهادی تقسیم کننده بر ۳ ۴۲
- شکل (۴-۹): شکل موج های مدار پیشنهادی تقسیم کننده بر ۳ ۴۴
- شکل (۴-۱۰): شکل موج ورودی تفاضلی در فرکانس $4f$ و خروجی متعامد با فرکانس f ۴۴
- شکل (۴-۱۱): مدار پیشنهادی تقسیم کننده بر ۴ ۴۵
- شکل (۴-۱۲): شکل موج های مدار پیشنهادی تقسیم کننده بر ۴ ۴۵
- شکل (۴-۱۳): شکل موج ورودی تفاضلی در فرکانس $2f$ و خروجی متعامد با فرکانس f ۴۶
- شکل (۴-۱۴): مدار پیشنهادی تقسیم کننده بر ۲ ۴۷
- شکل (۴-۱۵): (الف) ساختار مداری سلول تاخیر و (ب) مدل رفتاری ساده ی آن [25] ۴۷
- شکل (۴-۱۶): تقریب زدن سیگنال تزریقی ۴۸
- شکل (۴-۱۷): مدار VCO کلاس C استفاده شده در ساختار پیشنهادی به همراه بافر ۵۰
- شکل (۴-۱۸): بانک خازنی به کار رفته در نوسان ساز کلاس C ۵۱
- شکل (۴-۱۹): ساختار بانک خازنی (الف) [28] و (ب) [27] ۵۲

- شکل (۴-۲۰): ساختار ورکتور A-MOS [29] ۵۳
- شکل (۴-۲۱): مشخصه‌ی مقدار خازن ورکتور بر حسب V_{gb} برای ورکتور A-MOS [31] ۵۳
- شکل (۴-۲۲): نمودار تغییرات ولتاژ DC در مبدل V_{tune} [13] ۵۴
- شکل (۴-۲۳): مشخصه‌ی خازن ورکتور و V_{sg} بر حسب V_{tune} در دو حالت تیون کردن ولتاژ [13] ۵۴
- شکل (۴-۲۴): (الف) تغییرات دامنه‌ی نوسان‌ساز بر حسب I_B و (ب) تغییرات نویز فاز بر حسب I_B ، در دو ناحیه‌ی محدود شونده توسط جریان و ولتاژ [28] ۵۶
- شکل (۴-۲۵): (الف) آینه جریان سوئیچ‌شونده برای کنترل دامنه‌ی نوسان [28] و (ب) مدار بهبود یافته توسط [27] ۵۶
- شکل (۴-۲۶): ساختار کامل LC-VCO استفاده شده در پایان‌نامه ۵۷
- شکل (۴-۲۷): (الف) استفاده از شبکه‌ی $RC-CR$ برای ایجاد 90° شیفت فاز، (ب) پاسخ فرکانسی شبکه [33] ۵۹
- شکل (۴-۲۸): مدار ILRO(1) ارائه شده برای تولید سیگنال متعامد از خروجی تفاضلی VCO: (الف) بلوک دیاگرام و (ب) شماتیک مداری یک طبقه از ساختار و طبقات سورس-مشترک برای انتقال سیگنال به مدار تقسیم‌کننده بر ۳ ۶۰
- شکل (۴-۲۹): مدار تقسیم‌کننده بر ۲ استفاده شده در ساختار سنتزکننده‌ی فرکانس پیشنهادی ۶۲
- شکل (۴-۳۰): بلوک دیاگرام نحوه‌ی عملکرد مدار ILFD تزریق مستقیم ۶۲
- شکل (۴-۳۱): شکل موج ولتاژ گیت زوج ترانزیستور و Tail [6] ۶۳
- شکل (۴-۳۲): (الف) دریافت سیگنال از Tail تقسیم‌کننده بر ۳ و (ب) مدار ILRO(2) شامل مدار ضرب‌کننده در ۲ و RILFD تقسیم‌کننده بر ۲ ۶۴
- شکل (۴-۳۳): مدل RILFD با تزریق سیگنال از گیت [39] ۶۵
- شکل (۵-۱): نمودار حساسیت مدار تقسیم‌کننده بر ۴ در سه حالت متفاوت ۶۷
- شکل (۵-۲): نمودار حساسیت مدارهای (الف) تقسیم‌کننده بر ۴ و (ب) تقسیم‌کننده بر ۸، به ازای مقادیر مختلف ولتاژ بایاس ۶۸
- شکل (۵-۳): نمودار حساسیت مدار تقسیم‌کننده بر ۴ به ازای مقادیر مختلف ولتاژ بایاس ۷۰
- شکل (۵-۴): نمودار حساسیت مدار تقسیم‌کننده بر ۳ در حالت تزریق سیگنال متعامد به ازای مقادیر مختلف ولتاژ بایاس ۷۳
- شکل (۵-۵): نمودار حساسیت مدار تقسیم‌کننده بر ۳ در حالت تزریق سیگنال تفاضلی به ازای مقادیر مختلف ولتاژ بایاس ۷۴
- شکل (۵-۶): شکل موج تک سر خروجی نوسان‌ساز ۸۰
- شکل (۵-۷): گستره‌ی فرکانسی نوسان‌ساز ۸۰
- شکل (۵-۸): نمودار نویز فاز در فرکانس 9 GHz در سه گوشه‌ی دما و تکنولوژی ۸۱

شکل (۵-۹): نویز فاز خروجی مدارهای (الف) ILRO(1)، (ب) تقسیم‌کننده بر ۲، (پ) تقسیم‌کننده
 بر ۳، (ت) تقسیم‌کننده بر ۴ و (ث) ILRO(2)، در فرکانس 9 GHz در مقایسه با نویز فاز
 VCO..... ۸۳ و ۸۴
 شکل (۵-۱۰): نویز فاز خروجی مدارهای ساختار سنتزکننده‌ی فرکانس پیشنهادی در فرکانس 9
 GHz و در گوشه دما و تکنولوژی SS, 85 °C ۸۵
 شکل (۵-۱۱): نویز فاز خروجی مدارهای ساختار سنتزکننده‌ی فرکانس پیشنهادی در فرکانس 9
 GHz و در گوشه دما و تکنولوژی FF, -40 °C ۸۵
 شکل (۵-۱۲): نمودار تغییرات نویز فاز در بازه‌ی فرکانسی 1.75-10 GHz در سه گوشه‌ی دما و
 تکنولوژی ۸۶

فهرست جداول

عنوان جدول	صفحه
جدول (۱-۵): ابعاد ترانزیستورهای مدار شکل (۳-۴).....	۶۷
جدول (۲-۵): نتایج شبیه‌سازی مدار تقسیم‌کننده بر ۴ و ۸ در سه گوشه‌ی دما و تکنولوژی.....	۶۹
جدول (۳-۵): ابعاد ترانزیستورهای مدار شکل (۴-۱۱).....	۶۹
جدول (۴-۵): نتایج شبیه‌سازی مدار تقسیم‌کننده بر ۴ در سه گوشه‌ی دما و تکنولوژی.....	۷۰
جدول (۵-۵): مقایسه‌ی مشخصات مدارهای RILFD پیشنهادی با تعدادی از بهترین مدارهای RILFD.....	۷۱
جدول (۶-۵): ابعاد ترانزیستورهای مدار شکل (۴-۸).....	۷۲
جدول (۷-۵): نتایج شبیه‌سازی مدار تقسیم‌کننده بر ۳ در سه گوشه‌ی دما و تکنولوژی.....	۷۳
جدول (۸-۵): مقایسه‌ی مشخصات مدار RILFD تقسیم‌کننده بر ۳ پیشنهادی با تعدادی از بهترین مدارهای RILFD.....	۷۴
جدول (۹-۵): ابعاد ترانزیستورهای مدار شکل (۴-۲۹).....	۷۵
جدول (۱۰-۵): نتایج شبیه‌سازی مدار تقسیم‌کننده بر ۲ در سه گوشه‌ی دما و تکنولوژی.....	۷۵
جدول (۱۱-۵): ابعاد ترانزیستورهای مدار شکل (۴-۲۸-ب).....	۷۶
جدول (۱۲-۵): نتایج شبیه‌سازی مدار (1) ILRO در سه گوشه‌ی دما و تکنولوژی.....	۷۷
جدول (۱۳-۵): ابعاد ترانزیستورهای مدار شکل (۴-۳۲).....	۷۷
جدول (۱۴-۵): نتایج شبیه‌سازی مدار (2) ILRO در سه گوشه‌ی دما و تکنولوژی.....	۷۸
جدول (۱۵-۵): ابعاد ترانزیستورهای مدار شکل (۴-۱۷).....	۷۸
جدول (۱۶-۵): ابعاد ترانزیستورهای مدار شکل (۴-۱۸).....	۷۹
جدول (۱۷-۵): ابعاد سایر اجزای مدار شکل (۴-۱۸).....	۷۹
جدول (۱۸-۵): ابعاد ترانزیستورهای مدار شکل (۴-۲۵-ب).....	۷۹
جدول (۱۹-۵): نتایج شبیه‌سازی مدار نوسان‌ساز در سه گوشه‌ی دما و تکنولوژی.....	۸۱
جدول (۲۰-۵): مقایسه‌ی مشخصات ساختار پیشنهادی با تعدادی از بهترین ساختارهای ارائه شده.....	۸۷

واژه نامه

الف

اداره ملی ارتباطات رادیویی و اطلاعات National Telecommunications and Information
Administration (NTIA)

ب

باند کناری یک طرفه..... Single Side Band (SSB)

ت

تابع حساسیت ضربه Impulse Sensitivity Factor (ISF)
تا شدن Folding
تبدیلات فرکانسی بالا و پایین Frequency up/down Conversion
تبدیل مستقیم Direct Conversion
تخلیه Depletion
ترکیب کننده‌ی بهره متغیر Variable Gain Combiner (VGC)
ترکیب کردن هارمونیک‌های پایین Subharmonic Mixing
تزریق Inject
تزریق مستقیم Direct Injection
تقسیم کننده‌ی فرکانس قفل شده با تزریق سیگنال Injection Locked Frequency Divider (ILFD)
تقسیم کننده‌ی فرکانس قفل شده با تزریق سیگنال بر پایه‌ی نوسان ساز حلقوی
Ring oscillator based ILFD (RILFD)
تقسیم کننده‌ی میلر Miller Divider
تنظیم غیر دقیق Coarse Tuning
تنظیم دقیق Fine Tuning
توابع ترکیب کننده Multiplexing Function

ح

حالت گذار Transition

ط

ر

Cognitive Radios (CRs) رادیوهای شناختگر
Software Defined Radios (SDRs) رادیوهای نرم‌افزاری
Differetial Tuning Scheme روش تیون کردن تفاضلی
Singe-Ended Tuning Scheme روش تیون کردن تک سر

ز

Zero Crossing زمان گذر از صفر
Subthreshold زیر ترشلد

س

Frequency Synthesizer سنتزکننده‌ی فرکانس
Duty Cycle سیکل کاری
Spur سیگنال ناخواسته

ش

Wireless Local Area Network (WLAN) شبکه‌ی محلی بی‌سیم
Barkhausen's Criteria شرایط بارکهاوزن

ض

Frequency Multiplier ضرب‌کننده‌ی فرکانس
Quality factor (Q) ضریب کیفیت

ف

Cut-off frequency فرکانس قطع
Metal-Insolator-Metal (MIM) فلز-عایق-فلز
Current-Mode Flip-Flop فلیپ فلاپ مد جریان
Low-Pass-Filter (LPF) فیلتر پایین‌گذر

ی

فیلترهای چند فازی Poly Phase Filters (PPFs)

ق

قفل شدن Lock

ک

کالیبراسیون Calibration

کسکید Cascade

کشیدن Pull

کمیته‌ی ارتباطات فدرال Federal Communication Committee (FCC)

کوپلاژ Coupling

گ

گستره‌ی تنظیم Tuning Range

ل

لاجیک مد جریان Current-Mode Logic (CML)

م

متعامد Quadrature

محدوده‌ی قفل شدن Lock Range (LR)

مدولاسیون نامتقارن Asymmetric Modulation

مرکز تحقیقات بی‌سیم دانشگاه برکلی Berkeley Wireless Research Center (BWRC)

میکسر تک بالانس Single-Balanced Mixer

ن

نوسان آزاد Free-Running (FR)

نوسان‌ساز اتصال ضربدری Cross-Coupled Oscillator

نوسان‌ساز حلقوی Ring Oscillator

نوسان‌ساز حلقوی قفل شده با تزریق سیگنال Injection Locked Ring Oscillator (ILRO)

ک

Injection Locked Oscillator (ILO)	نوسان ساز قفل شده با تزریق سیگنال
Voltage Controlled Oscillator (VCO)	نوسان ساز کنترل شونده با ولتاژ
Quadrature Voltage Controlled Oscillator	نوسان ساز کنترل شونده با ولتاژ با خروجی متعامد
	(QVCO)
Local Oscillator (LO)	نوسان ساز محلی
Resonator Based Oscillators	نوسان سازهای بر پایه تشدیدکننده
Phase Noise	نویز فاز

9

Reverse-biased diode varactor	ورکتور دیودی بایاس معکوس
Accumulation-mode MOS varactor (A-MOS)	ورکتورهای MOS مود انباشتگی
Inversion-mode MOS varactor (I-MOS)	ورکتورهای MOS مود وارونگی

5

Transconductance	هدایت انتقالی
------------------------	---------------

مراجع

- [1] B. Razavi, "Cognitive Radio Design Challenges and Techniques," *IEEE Journal of Solid-State Circuits*, vol. 45, no. 8, Aug. 2010.
- [2] NTIA, "US frequency allocation chart," 2003. Available online: <http://www.ntia.doc.gov/files/ntia/publications/2003-allochrt.pdf>.
- [3] R.W. Brodersen, A.Wolisz, D.Cabric, S. M. Mishra, D. Willkomm, 2004, White Paper: "CORVUS: A Cognitive Radio Approach for Usage of Virtual Unlicensed Spectrum", available online:<http://www.bwrc.eecs.berkeley.edu/MCMA>.
- [4] N. K. Hoven, *On the feasibility of cognitive radio*, M.Sc. Dissertation, Univ. of California, Berkeley, 2005.
- [5] FCC, "FCC 03-322," Dec. 2003. Available online: [http://hraunfoss.fcc.gov/edocs public/attachmatch/FCC-03-322A1.pdf](http://hraunfoss.fcc.gov/edocs/public/attachmatch/FCC-03-322A1.pdf).
- [6] B. Razavi, *Design of Integrated Circuits for Optical Communications*, McGraw-Hill, 2002.
- [7] B. Razavi, *RF Microelectronics*, Prentice-Hall, 1998.
- [8] B. Razavi, "A study of phase noise in CMOS oscillators," *IEEE J. Solid-State Circuits*, vol. 31, no 3, pp. 331-343, Mar. 1996.
- [9] A. Mirzaei, M. Heidari, R. Bagheri, and A. Abidi, "Multi-phase injection widens lock range of ring-oscillator-based frequency dividers," *IEEE Journal of Solid-State Circuits*, vol. 43, no. 3, pp. 656-671, Mar. 2008.
- [10] A. Musa, K. Okada, and A. Matsuzawa, "A 20GHz ILFD with Locking Range of 31% for Divide-by-4 and 15% for Divide-by-8 Using Progressive Mixing," *IEEE Asian Solid-State Circuits Conference (A-SSCC)*, Jeju, Korea, pp.85-88, Nov. 2011.
- [11] J. C. Chien and L. H. Lu, "Analysis and design of wideband injection locked ring oscillators with multiple-input injection," *IEEE Journal of Solid-State Circuits*, vol. 42, no. 9, pp. 1906-1915, Sep. 2007.
- [12] C.-C. Lin and C.-K. Wang, "A regenerative semi-dynamic frequency divider for mode-1 MB-OFDM UWB hopping carrier generation," *IEEE ISSCC Dig. Tech. Papers*, pp. 206-207. Feb. 2005.
- [13] J. Lu, N.Y .Wang, and M-C. F. Chang, "A Compact and Low Power 5-10 GHz Quadrature Local Oscillator for Cognitive Radio Applications," *IEEE Journal of Solid-State Circuits*, vol. 47, no. 5, pp. 1131-1140, May. 2012.
- [14] P. Kinget, R. Melville, D. Long, and V. Gopinathan, "An injection locking scheme for precision quadrature generation," *IEEE Journal of Solid-State Circuits*, vol. 37, no. 7, pp. 845-851, Jul. 2002.

- [15] Y. Ito, K. Okada, and K. Masu, "A Tunable Wideband Frequency Synthesizer Using LC-VCO and Mixer for Reconfigurable Radio Transceivers," *Jornal of Electrical and Computer Engineering*, Jun. 2011.
- [16] K. Okada, "Multi-standard CMOS Frequency Synthesizers for Cognitive Radios," *IEEE Midwest Symposium on Circuits and Systems (MWSCAS)*, pp. 1-4, Aug. 2011.
- [17] E. Klumperink, S. Gierkink, A. van der Wei, and B. Nauta, "Reducing MOSFET 1/f noise and power consumption by switched biasing," *IEEE Journal of Solid-State Circuits*, vol. 35, no. 7, pp. 994-1001, Jul. 2000.
- [18] A. Hajimiri and T. H. Lee, "A general theory of phase noise in electrical oscillators," *IEEE Journal of Solid-State Circuits*, vol. 33, no. 2, pp. 179-194, Feb. 1998.
- [19] A. Mazzanti and P. Andreani, "Class-C Harmonic CMOS VCOs, with a General Result on Phase Noise," *IEEE Journal of Solid-State Circuits*, vol. 43, pp. 2716-2728, Dec. 2008.
- [20] B. Fahs, W. Y. Ali-Ahmad, and P. Gamand, "A two-stage ring oscillator in 0.13-um CMOS for UWB impulse radio," *IEEE Trans. Microwave Theory and Techniques*, vol. 57, no. 5, pp. 1074-1082, May. 2009.
- [21] H. Tong, S. Cheng, A. I. Karsilayan, J. S. Martinez, "An Injection-Locked Frequency Divider With Multiple Highly Nonlinear Injection Stages and Large Division Ratios," *IEEE Trans. Circuits and Systems – II: Express Briefs*, vol. 54, no. 4, pp. 313, Apr. 2007.
- [22] X. P. Yu, M. A. Do, J. Ma, W. M. Lim, K. S. Yeo, and X. L. Yan, "Sub-1 V Low Power Wide Range Injection-Locked Frequency Divider," *IEEE Microwave and Wireless Component Letters*, vol. 17, no. 7, pp. 528 - 530, Jul. 2007.
- [23] X. Zhang, X. Zhou, and A. S. Daryoush, "A Theoretical and Experimental Study of the Noise Behavior of Subharmonically Injection Locked Local Oscillators," *IEEE Trans. Microwave Theory and Techniques*, vol. 40, no. 5, pp. 895-902, May. 1992.
- [24] S. Lee, S. Amakawa, N. Ishihara, and K. Masu, "2.4–10 GHz Low-Noise Injection-Locked Ring Voltage Controlled Oscillator in 90nm Complementary Metal Oxide Semiconductor," *Japanese Journal of Applied Physics*, Apr. 2011.
- [25] S. D. Toso, A. Bevilacqua, M. Tiebout, N. D. Dalt, A. Gerosa, and A. Neviani, "An Integrated Divide-by-Two Direct Injection-Locking Frequency Divider for Bands S Through Ku," *IEEE T. Microwave Theory and Techniques*, vol. 58, no. 7, pp. 1686-1695, Jul. 2010.
- [26] A. Kral, F. Behbahani, and A. Abidi, "RF-CMOS oscillators with switched tuning," *IEEE Custom Integrated Circuits Conference*, pp. 555-558, May. 1998.
- [27] F. Ataei, *Design and Simulation of a Wide Tuning Range Voltage Controlled Oscillator in 90nm CMOS Technology*, M.Sc. Dissertation, Amirkabir Univ. of Technology, Tehran, 2011.
- [28] A. D. Berny, A. M. Niknejad, and R. G. Meyer, "A 1.8-GHz LC VCO with 1.3-GHz tuning range and digital amplitude calibration," *IEEE Journal of Solid-State Circuits*, vol. 40, pp. 909-917, Apr. 2005.
- [29] P. Andreani, "A comparison between two 1.8 GHz CMOS VCO's tuned by different varactors," *European Solid-State-Circuits Conference*, pp. 380-383, Sep. 1998.
- [30] T. Soorapanth, C. P. Yue, D. R. Shaeffer, T. H. Lee, and S. S. Wong, "Analysis and optimization of accumulation-mode varactor for RF ICs," *VLSI Circuits symposium. Digest of Technical Papers*, pp. 32-33, Jun. 1998.
- [31] UMC Co., "UMC 90nm RFCMOS 2.5V N+/Nwell MIS varactor SPICE Model," Datasheet, Mar. 2007.
- [32] D. B. Leeson, "A Simple model of feedback oscillator noise spectrum," *Proc. IEEE*, pp. 329-330, 1966.

-
- [33] B. Razavi, *RF Microelectronics*, second edition, Prentice-Hall, 2012.
- [34] C. Li and J. Lin, "A 1–9 GHz Linear- Wide-Tuning-Range Quadrature Ring Oscillator in 130 nm CMOS for Non-Contact Vital Sign Radar Application," *IEEE Microwave and wireless components Letters*, vol. 20, no. 1, pp. 34-36, Jan. 2010.
- [35] M. Tiebout, "A CMOS Direct Injection-Locked Oscillator Topology as High-Frequency Low-Power Frequency Divider," *IEEE Journal of Solid-State Circuits*, vol. 39, no. 7, pp. 1170-1174, Jul. 2004.
- [36] Y. L. Yeh, H. Y. Chang, K. Chen, and S. H. Wu, "An Innovative Injection-Locked Frequency Divider with Transformer Transconductance-Boosted Technique," *Asia Pacific Microwave Conference Proceedings*, Dec. 2010.
- [37] S. Y. Lee, M. F. Huang, and C. J. Kuo, "Analysis and implementation of a CMOS even harmonic mixer with current reuse for heterodyne/direct conversion receivers," *IEEE Trans. Circuits Syst. I, Reg. Papers*, vol. 52, no. 9, pp. 1741–1751, Sep. 2005.
- [38] S. Y. Lee, L. H. Wang and Y. H. Lin, "A CMOS Quadrature VCO With Subharmonic and Injection-Locked Techniques," *IEEE Trans. Circuits and Systems – II: Express Briefs*, vol. 57, no. 11, pp. 843-847, Nov. 2010.
- [39] R. J. Betancourt-Zamora, S. Verma and T. H. Lee, "1-GHz and 2.8-GHz CMOS Injection-locked Ring Oscillator Prescalers," *Symposium on VLSI Circuits Dig.*, pp.47-50, Jun. 2001.
- [40] Y. H. Kuo, J. H. Tsai, H. Y. Chang, and T. W. Huang, "Design and Analysis of a 77.3% Locking-Range Divide-by-4 Frequency Divider," *IEEE Trans. Microwave Theory and Techniques*, vol. 59, no. 10, pp. 2477-2485, Oct. 2011.
- [41] C. C. Chen, C. H. Wang, B. J. Huang, H. W. Tsao, and H. Wang, "A 24-GHz divide-by-4 injection-locked frequency divider in 0.13- μ m CMOS technology," *IEEE Asian Solid-State Circuit Conference (A-SSCC) Proceedings*, pp. 340-343, Jeju Island, Korea, Nov. 2007.
- [42] S. Cheng, H. Tong, J. S. Martinez and A. I. Karsilayan "A Fully Differential Low-Power Divide-by-8 Injection-Locked Frequency Divider Up to 18 GHz," *IEEE J. Solid-State Circuits*, pp.583-591, Mar. 2007.
- [43] M. Acar, D. Leenaerts, and B. Nauta, "A wide-band CMOS injection locked frequency divider," *IEEE Radio Frequency Integrated Circuits Symposium*, Digest of Papers, pp. 211–214 Jun. 2004.
- [44] S. L. Jang, Y. H. Chuang, S. H. Lee, and J. J. Chao, "Circuit techniques for CMOS divide-by-4 frequency divider," *IEEE Microwave and Wireless Component Letters*, vol. 17, no. 3, pp. 217 - 219, Mar. 2007.
- [45] J. Lee, S. Park and S.H. Cho, "A 470-uW 5-GHz Digitally Controlled Injection-Locked Multi-Modulus Frequency Divider with an In-Phase Dual-Input Injection Scheme," *IEEE Transactions on VLSI Systems*, vol. 19, no. 1, pp. 61-70, Jan. 2011.
- [46] X. Yi, C. C. Boon, M. A. Do, K. S. Yeo, and W. M. Lim, "Design of Ring-Oscillator-Based Injection-Locked Frequency Dividers with Single-Phase Inputs," *IEEE Microwave and Wireless Components Letters*, vol. 21, no. 10, pp. 559-561, Oct. 2011.
- [47] S. Sim, D. W. Kim, and S. Hong, "A CMOS Direct Injection-Locked Frequency Divider with High Division Ratios," *IEEE Microwave and Wireless Components Letters*, vol. 19, no. 5, pp. 314-316, May. 2009.
- [48] Y. C. Lo, H. P. Chen, J. Silva-Martinez and S. Hoyos, "A 1.8V, Sub-mW, Over 100% Locking Range, Divide-by-3 and 7 Complementary-Injection-Locked 4 GHz Frequency Divider," *IEEE Custom Intergrated Circuits Conference (CICC)*, pp. 259-262, Sep. 2009.

-
- [49] S. Rong and H. C. Luong, "A 0.05-to-10 GHz 19-to-22 GHz and 38-to-44 GHz SDR frequency synthesizer in 0.13 μ m CMOS," in *Proc. IEEE ISSCC Dig. Technical Papers*, pp. 464–465, 2011.
- [50] P. Nuzzo, K. Vengattaramanem, M. Ingels, V. Giannini, M. Steyaert, and J. Craninckx, "A 0.1–5 GHz dual-VCO software-defined $\Sigma\Delta$ frequency synthesizer in 45 nm digital CMOS," in *Proc. IEEE RFIC Symp. Dig.*, pp. 321–324 Jun. 2009.
- [51] D. Guermandi, P. Tortori, E. Franchi, and A. Gnudi, "A 0.83–2.5-GHz continuously tunable quadrature VCO," *IEEE Journal of Solid-State Circuits*, vol. 40, no. 12, pp. 2620–2627, Dec. 2005.

ABSTRACT

Nowadays, there are limitations for assigning frequency bands to the new users. Because, a wide range of the frequency spectrum is occupied by the former users and only a small range is vacant. The cognitive radios are introduced to solve this problem. Using of the cognitive radio in a receiver means the ability of the receiver to find the unused part of the spectrum and use it in the absence of the primary users. The circuits which are designed for this purpose must cover the frequency range of 50 MHz-10 GHz. One of the main parts of these radios is producing the frequency in this range. Clearly, using one oscillator can not prepare this wide frequency range. Therefore, designing a frequency synthesizer is one of the most important cognitive radio circuit requirements. This thesis presents a single LC-tank quadrature local oscillator (LO) that covers the frequency range of 1.75-10 GHz for cognitive radio applications. To accomplish such purpose, a frequency extension circuit is proposed. A class-C LC-VCO is utilized to provide 7-10.5 GHz as the main core of the structure. Subsequently, a 2-stage injection locked ring oscillator (ILRO) creates quadrature signal from the differential LC-VCO's output. Two new injection locked frequency dividers (ILFD) are proposed and used for division ratios of 4 and 8 and division ratios of 2, 3 and 4, respectively. These circuits which are designed based on two stage ring oscillators, present low power consumption, simple structure and quadrature output, while providing wide locking range. The second ILFD is utilized in the proposed frequency synthesizer. By injecting the tail signals of the divider-by-3 circuit to another ILRO, we achieve a divided-by-1.5 quadrature signal. The proposed circuit is designed in a 90 nm CMOS technology by using Cadence Spectre RF Simulator. Simulation results show that it exhibits a phase noise of -109.1 to -127.2 dBc/Hz at 1 MHz offset across the entire 1.75-10 GHz band while consuming around 26 mW.

Keywords: Class-C, Cognitive radio, Divide-by-2, Divide-by-3, Divide-by-4, Injection-Locking, ILFD, ILRO, VCO.



Amirkabir University of Technology
(Tehran Polytechnic)
Department of Electrical Engineering

A dissertation submitted in partial fulfilment of
the requirements for the degree of

Masters of Science

Design and Simulation of a Wide Tuning Range
Voltage Controlled Oscillator for Cognitive Radios

By:
Najmeh Hajamini

Under Supervision of:
Dr. Mohammad Yavari

February 2013