



**Amirkabir University of Technology
(Tehran Polytechnic)**

Electrical and Electronics Engineering Department

**BSc Thesis
Electronic Field**

Architectural Improvement of Operational Amplifiers for Neural Recording

**By
Mohammad-Amin Mohtasham-Nia**

**Supervisor
Dr. Mohammad Yavari**

September 2021



دانشگاه صنعتی امیرکبیر
(پلی تکنیک تهران)
دانشکده مهندسی برق

پایان نامه کارشناسی
گرایش الکترونیک

بهبود ساختاری تقویت کننده های عملیاتی برای ثبت سیگنال عصبی

نگارش
محمد امین محتشم نیا

استاد راهنما
دکتر محمد یآوری

شهریور ۱۴۰۰



اینجانب محمدامین محتشم نیا متعهد می‌شوم که مطالب مندرج در این پایان نامه حاصل کار پژوهشی اینجانب تحت نظارت و راهنمایی اساتید دانشگاه صنعتی امیرکبیر بوده و به دستاوردهای دیگران که در این پژوهش از آنها استفاده شده است مطابق مقررات و روال متعارف ارجاع و در فهرست منابع و مآخذ ذکر گردیده است. این پایان نامه قبلاً برای احراز هیچ مدرک هم‌سطح یا بالاتر ارائه نگردیده است.

در صورت اثبات تخلف در هر زمان، مدرک تحصیلی صادر شده توسط دانشگاه از درجه اعتبار ساقط بوده و دانشگاه حق پیگیری قانونی خواهد داشت.

کلیه نتایج و حقوق حاصل از این پایان نامه متعلق به دانشگاه صنعتی امیرکبیر می‌باشد. هرگونه استفاده از نتایج علمی و عملی، واگذاری اطلاعات به دیگران یا چاپ و تکثیر، نسخه‌برداری، ترجمه و اقتباس از این پایان نامه بدون موافقت کتبی دانشگاه صنعتی امیرکبیر ممنوع است. نقل مطالب با ذکر مآخذ بلامانع است.

محمدامین محتشم نیا

تقدیم به:

خدایی که آفرید،

و به کسانی که عشقشان را در وجودم دمید،

خانواده‌ام

که در سختی‌ها و دشواری‌های زندگی

همواره یآوری دل‌سوز و فداکار و پشتیبانی محکم و مطمئن

برایم بوده‌اند.

تقدیر و تشکر:

با تشکر از تمامی کسانی که در انجام این کار، اینجانب را راهنمایی و کمک کرده‌اند، علی‌الخصوص دکتر محمد یآوری، که با دقت و دل‌سوزی، روند پیشرفت این اثر را بررسی و دنبال می‌نمودند و نقاط ضعف و قوت آن را متذکر می‌شدند و این کار بدون پشتیبانی و زحمات ایشان میسر نبود.

چکیده

با پیشرفت‌های اخیر میکروالکترونیک، تراشه‌های قابل کاشت در بدن انسان نقش مهمی را در فعالیت‌های پزشکی ایفا می‌کنند که این مهم نیازمند کاهش قابل ملاحظه‌ای در توان مصرفی و مساحت تراشه است. هدف اصلی در این پروژه، معرفی یک تقویت‌کننده‌ی تمام تفاضلی مبتنی بر فیدبک خازنی است که در آن از یک تقویت‌کننده عملیاتی تلسکوپیک^۱ بهبودیافته استفاده شده است. این بهبود عملکردی، ناشی از به کارگیری تکنیک چند مسیرسازی سیگنال و استفاده از فیدبک مثبت محلی در برخی از مسیرهای مدار است که بهبود ویژگی‌های تقویت‌کننده مانند بهره‌ی ولتاژ فرکانس پایین، فرکانس بهره‌ی واحد و نویز ارجاعی به ورودی می‌شود که البته افزایش بهره‌ی ولتاژ، خود بهبود خطینگی تقویت‌کننده‌ی حلقه بسته را در پی دارد.

سپس پارامترهای تقویت‌کننده‌ی حلقه باز و فیدبک دار پیشنهادی به صورت تحلیلی محاسبه شده و میزان بهبود عملکرد آن به صورت کمی به دست آمده است، و بعد آن مدار، با تکنولوژی ۱۸۰ نانومتر CMOS در نرم افزار اچ اسپایس^۲ شبیه سازی شده تا از صحت محاسبات اطمینان لازم و کافی حاصل شود و در نهایت نتایج به دست آمده با نتایج گزارش شده در کارهای پیشین در این حوزه مقایسه می‌شود.

واژه‌های کلیدی:

تقویت‌کننده‌ی CMOS، کم نویز، کم توان، ثبت سیگنال عصبی، تقویت‌کننده‌ی کسکود تلسکوپیک.

^۱ Telescopic Cascode Operational Transconductance Amplifier (TC OTA)

^۲ Hspice

۱- فصل اول مقدمه.....	۱
۲- فصل دوم ساختار تقویت کننده‌ی عصبی.....	۴
۱-۲- مروری بر کارهای پیشین.....	۴
۱-۱-۲- تقویت کننده‌های حلقه باز.....	۴
۲-۱-۲- تقویت کننده‌های چاپر.....	۵
۳-۱-۲- تقویت کننده‌های فیدبک خازنی.....	۶
۲-۲- مشخصات تقویت کننده‌ی فیدبک خازنی.....	۷
۱-۲-۲- تابع تبدیل تقویت کننده.....	۷
۲-۲-۲- امپدانس ورودی.....	۸
۳-۲-۲- نویز ارجاعی به ورودی.....	۹
۳-۲- روش های بهبود تقویت کننده ها.....	۱۰
۱-۳-۲- تقسیم ترانزیستورهای ورودی.....	۱۱
۲-۳-۲- چند مسیره سازی سیگنال و استفاده از فیدبک مثبت.....	۱۱
۳-۳-۲- تباہیدن سورس در آینه های جریان.....	۱۲
۳- فصل سوم تقویت کننده‌ی تلسکوپیک پیشنهادی.....	۱۴
۱-۳- ترارسانایی سیگنال کوچک.....	۱۶
۲-۳- پاسخ فرکانسی.....	۱۸
۳-۳- نرخ چرخش خروجی.....	۱۸
۴-۳- نویز ارجاعی به ورودی.....	۲۰
۱-۴-۳- نویز گرمایی.....	۲۰
۲-۴-۳- نویز فلیکر.....	۲۱
۵-۳- مقایسه‌ی تقویت کننده‌ی پیشنهادی با ساختار متداول.....	۲۱
۱-۵-۳- بهره‌ی ولتاژ سیگنال کوچک.....	۲۲
۲-۵-۳- نرخ چرخش خروجی.....	۲۳
۳-۵-۳- نویز ارجاعی به ورودی.....	۲۳
۴- فصل چهارم طراحی و شبیه سازی تقویت کننده‌ی عصبی.....	۲۵
۱-۴- تعیین ساختار کلی و اجزای آن.....	۲۶
۲-۴- طراحی تقویت کننده.....	۲۷
۳-۴- نتایج شبیه سازی تقویت کننده‌ی تلسکوپیک پیشنهادی.....	۳۰
۱-۳-۴- مشخصه‌ی فرکانسی ترارسانایی.....	۳۰
۲-۳-۴- نویز ارجاعی به ورودی.....	۳۱

۳۳	 ۳-۳-۴ نرخ چرخش خروجی
۳۳	 ۴-۳-۴ خطینگی و THD
۳۵	 ۵-۳-۴ توان مصرفی استاتیک
۳۵	 ۶-۳-۴ سطح ولتاژ مد مشترک خروجی
۳۷	 ۴-۴ نتایج شبیه سازی تقویت کننده ی عصبی
۳۸	 ۱-۴-۴ پاسخ فرکانسی بهره ی ولتاژ
۳۹	 ۲-۴-۴ نویز ارجاعی به ورودی
۴۱	 ۳-۴-۴ پایداری
۴۱	 ۴-۴-۴ نسبت رد حالت مشترک (CMRR) و تغذیه (PSRR)
۴۴	 ۵-۴-۴ خطینگی و تخریب هارمونیک اصلی
۴۵	 ۶-۴-۴ امپدانس ورودی
۵۰	 ۵- فصل پنجم جمع بندی و پیشنهادات
۵۲	 6- مراجع

صفحه

فهرست شکل‌ها

- شکل (۱-۱): بلوک دیاگرام یک سیستم ضبط سیگنال عصبی [1]..... ۲
- شکل (۲-۱): محدوده‌ی فرکانسی و دامنه‌ی سیگنال‌های عصبی [2]..... ۳
- شکل (۱-۲): تقویت‌کننده‌ی مد جریانی با بهره‌ی قابل تنظیم [3]..... ۵
- شکل (۲-۲): ساختار تقویت‌کننده‌ی چاپر به همراه حلقه‌ی سرووی دی‌سی و فیدبک مثبت [7]..... ۶
- شکل (۳-۲): تقویت‌کننده‌ی عصبی فیدبک خازنی..... ۷
- شکل (۴-۲): نیم‌مدار تقویت‌کننده‌ی شکل (۳-۲)..... ۷
- شکل (۵-۲): نیم‌مدار تقویت‌کننده‌ی شکل (۳-۲) برای محاسبه‌ی امپدانس ورودی..... ۸
- شکل (۶-۲): مدل الکتریکی الکتروود غیر ایده‌آل..... ۹
- شکل (۷-۲): نیم‌مدار تقویت‌کننده با در نظر گرفتن منابع نویز..... ۹
- شکل (۸-۲): اپامپ با ترانزیستورهای ورودی تقسیم‌شده [4]..... ۱۱
- شکل (۹-۲): تقویت‌کننده‌ی بهبودیافته‌ی چند مسیره و دارای شبکه فیدبک مثبت [16]..... ۱۲
- شکل (۱۰-۲): تقویت‌کننده‌ی کسکود تاشده‌ی چند مسیره با سورس تباهیده [14]..... ۱۳
- شکل (۱-۳): ساختار تقویت‌کننده‌ی تلسکوپیک پیشنهادی (PRTC)..... ۱۵
- شکل (۲-۳): نیم‌مدار تقویت‌کننده‌ی شکل (۱-۳)..... ۱۶
- شکل (۳-۳): وضعیت جریان‌های مدار بعد از اعمال سیگنال بزرگ..... ۱۹
- شکل (۴-۳): مدار تقویت‌کننده‌ی تلسکوپیک متداول (CTC)..... ۲۲
- شکل (۱-۴): تقویت‌کننده‌ی فیدبک خازنی با شبه‌مقاومت..... ۲۵
- شکل (۲-۴): شبه‌مقاومت به کار رفته در شبکه‌ی فیدبک تقویت‌کننده‌ی عصبی..... ۲۶
- شکل (۳-۴): ولتاژ dc گره‌های مختلف تقویت‌کننده‌ی پیشنهادی..... ۲۸
- شکل (۴-۴): مدار بایاس تقویت‌کننده‌ی تلسکوپیک..... ۲۸
- شکل (۵-۴): پاسخ فرکانسی بهره‌ی ولتاژ تقویت‌کننده‌ی پیشنهادی و متداول..... ۳۱
- شکل (۶-۴): توان نویز ورودی تقویت‌کننده‌ی پیشنهادی و مرسوم..... ۳۲
- شکل (۷-۴): چگالی نویز حرارتی و سوسویی در ساختار پیشنهادی..... ۳۲
- شکل (۸-۴): مدار لازم برای اندازه‌گیری نرخ چرخش خروجی..... ۳۳
- شکل (۹-۴): ورودی و خروجی تقویت‌کننده‌ها در ساختار فیدبک‌دار با ضریب فیدبک ۰/۰۱..... ۳۴
- شکل (۱۰-۴): تبدیل فوریه سیگنال خروجی با ورودی ۱۰ میلی‌ولت و فرکانس ۱ کیلوهرتز..... ۳۴
- شکل (۱۱-۴): سطح ولتاژ مد مشترک ورودی و خروجی در تقویت‌کننده‌ی پیشنهادی..... ۳۵
- شکل (۱۲-۴): شماتیک مدار تقویت‌کننده‌ی عصبی برای شبیه‌سازی..... ۳۷
- شکل (۱۳-۴): مشخصه‌ی بهره-فرکانس تقویت‌کننده‌ی عصبی در گوشه‌های فرایند..... ۳۸
- شکل (۱۴-۴): چگالی طیف توان تقویت‌کننده‌ی عصبی در گوشه‌ها و تغذیه‌های متفاوت..... ۳۹
- شکل (۱۵-۴): پاسخ پله‌ی تقویت‌کننده‌ی عصبی در شرایط متفاوت..... ۴۱

- شکل (۴-۱۶): PSRR و CMRR میانگین حاصل از شبیه‌سازی مونت کارلو..... ۴۲
- شکل (۴-۱۷): پراکندگی مقدار CMRR تقویت‌کننده در ۵۰ هرتز..... ۴۳
- شکل (۴-۱۸): پراکندگی مقدار PSRR تقویت‌کننده در ۵۰ هرتز..... ۴۳
- شکل (۴-۱۹): حداکثر سیگنال متقارن خروجی در گوشه‌ی TT..... ۴۴
- شکل (۴-۲۰): تبدیل فوری‌ی سیگنال خروجی به ازای ورودی با دامنه‌ی ۹ میلی‌ولت و فرکانس ۱ کیلوهرتز..... ۴۴
- شکل (۴-۲۱): امپدانس ورودی تقویت‌کننده‌ی عصبی در گوشه‌ها و شرایط متفاوت..... ۴۵

صفحه

فهرست جدول‌ها

جدول (۱-۲): مقایسه‌ی عملکرد آرایش‌های مختلف آپامپ [15].....	۱۰
جدول (۱-۴): ابعاد ترانزیستورها در تقویت‌کننده‌های طراحی شده.....	۲۹
جدول (۲-۴): ابعاد ترانزیستورهای مدار بایاس.....	۲۹
جدول (۳-۴): نتایج شبیه‌سازی تقویت‌کننده‌ی تلسکوپیک متداول و بهبودیافته.....	۳۶
جدول (۴-۴): ابعاد خازن‌های استفاده شده در تقویت‌کننده‌ی عصبی.....	۳۸
جدول (۵-۴): نتایج کامل شبیه‌سازی نویز تقویت‌کننده‌ی عصبی.....	۴۰
جدول (۶-۴): خلاصه‌ی نتایج شبیه‌سازی در گوشه‌های مختلف فرایند.....	۴۶
جدول (۷-۴): خلاصه‌ی نتایج شبیه‌سازی و مقایسه‌ی آن با کارهای قبلی انجام شده (بخش اول).....	۴۷
جدول (۸-۴): خلاصه‌ی نتایج شبیه‌سازی و مقایسه‌ی آن با کارهای قبلی (بخش دوم).....	۴۸
جدول (۹-۴): خلاصه‌ی نتایج شبیه‌سازی و مقایسه‌ی آن با کارهای قبلی (بخش سوم).....	۴۹

مراجع

- [1] L. Liu, Y. Zhang, Y. Song, Z. Zhu and Y. Yang, "A current-reuse dual-channel bio-signal amplifier for WBAN nodes," *Microelectronics J.*, vol. 70, pp. 52-62, 2017.
- [2] R. R. Harrison, "The Design of Integrated Circuits to Observe Brain Activity," *Proc. IEEE*, vol. 96, no. 7, pp. 1203 - 1216, 2008.
- [3] D. M. Das, A. Srivastava, A. Gupta, K. Barot and M. Shojaei-Baghini, "A Noise-power-area Optimized Novel Programmable Gain and Bandwidth Instrumentation Amplifier for Biomedical Applications," in *IEEE Int. Symp. Circuits Syst. (ISCAS)*, Mumbai, 2017.
- [4] R. Nagulapalli, K. Hayatleh, S. Barker, S. Zourob and N. Yassine, "An OTA gain enhancement technique for low power biomedical applications," *Analog Integr. Circuits Signal Process.*, vol. 95, pp. 387-394, 2018.
- [5] H. Chandrakumar and D. Markovic, "An 80-mVpp Linear-Input Range, 1.6-G Input Impedance, Low-Power Chopper Amplifier for Closed-Loop Neural Recording That Is Tolerant to 650-mV," *IEEE J. Solid-State circuits*, vol. 52, no. 11, pp. 2811-2827, 2017.
- [6] A. Samiei and H. Hashemi, "A Chopper Stabilized, Current Feedback, Neural Recording Amplifier," *IEEE Solid-State Circuits lett*, vol. 2, no. 3, pp. 17-20, 2019.
- [7] H. Chandrakumar and D. Markovic, "A High Dynamic-Range Neural Recording Chopper Amplifier for Simultaneous Neural Recording and Stimulation," *IEEE J. Solid-State Circuits*, vol. 52, no. 3, pp. 645-656, 2017.
- [8] D. Luo, M. Zhang and Z. Wang, "A Low-Noise Chopper Amplifier Designed for Multi-Channel Neural Signal Acquisition," *IEEE J. Solid-State Circuits*, vol. 54, no. 8, pp. 2255-2265, 2019.
- [9] F. Ansari and M. Yavari, "A High Input Impedance Fully-Differential Chopper Amplifier for Closed-Loop Neural Recording," in *28th Iranian Conference on Electrical Engineering (ICEE)*, Tabriz, 2020.

- [10] X. Zhang, J. Wang and Z. Zhu, "A low-power low-noise amplifier with fully self-biased feedback loop structure for neural recording," *Analog Integr. Circuits Signal Process*, vol. 99, p. 199–208, 2019.
- [11] M. Avoli, F. Centurelli, P. Monsurrò, G. Scotti and A. Trifiletti, "Low power DDA-based instrumentation amplifier for neural recording applications in 65 nm CMOS," *AEU - Int. J. Electronics Communications*, vol. 92, pp. 30-35, 2018.
- [12] R. Sanjay, V. Senthil Rajan and B. Venkataramani, "A low-power low-noise and high swing biopotential amplifier in 0.18 μm CMOS," *Analog Integr. Circuits Signal Process*, vol. 96, no. 3, pp. 565-576, 2018.
- [13] M. Sharma, A. T. Gardner, H. J. Strathman, D. J. Warren, J. Silver and R. M. Walker, "Acquisition of Neural Action Potentials Using Rapid Multiplexing Directly at the Electrodes," *Micromachines*, vol. 9, no. 10, p. 477, 2018.
- [14] S. R. Venishetty, S. Kumaravel and S. . A. Durai, "A power efficient low-noise source degenerated bio-potential amplifier," *Analog Integr. Circuits Signal Process.*, vol. 103, p. 291–301, 2020.
- [15] B. Razavi, *Design of analog CMOS integrated circuits*, Boston: McGraw-Hill, 2002.
- [16] M. Yavari and T. Moosazadeh, "A single-stage operational amplifier with enhanced transconductance and slew rate for switched-capacitor circuits," *Analog Integr. Circuits Signal Process.*, vol. 79, p. 589–598, 2014.
- [17] J. Zhang, H. Zhang, Q. Sun and R. Zhang, "A Low-Noise, Low-Power Amplifier With Current-Reused OTA for ECG Recordings," *IEEE Trans. Biomed. Circuits Syst.*, vol. 12, no. 3, pp. 700-708, 2018.
- [18] R. Muller, S. Gambini and J. M. Rabaey, "A 0.013 mm^2 5lw dc-coupled neural signal acquisition ic with 0.5V supply," *IEEE J. Solid-State Circuits*, vol. 47, no. 1, p. 232–243, 2012.
- [19] L. Shen, N. Lu and N. Sun, "A 1-V 0.25- μW Inverter Stacking Amplifier With 1.07 Noise Efficiency Factor With 1.07 Noise Efficiency Factor," *IEEE J. Solid-State Circuits*, vol. 53, no. 3, pp. 896-905, 2018.
- [20] N. T. Tasneem and I. Mahbub, "Design of A 52.5 dB Neural Amplifier with Noise-Power Trade-off," in *2019 IEEE 62nd Int. Midwest Symp. Circuits Syst. (MWSCAS)*, Dallas, USA, 2019.

- [21] F. Zhang, J. Holleman and B. P. Otis, "Design of ultra-low power biopotential amplifiers for biosignal acquisition applications," *IEEE Trans. Biomed. Circuits Syst.*, vol. 6, no. 4, pp. 344-355, 2012.
- [22] K. A. Ng and Y. P. Xu, "A Low-Power, High CMRR Neural Amplifier System Employing CMOS Inverter-Based OTAs With CMFB Through Supply Rails," *IEEE J. Solid-State Circuits*, vol. 51, no. 3, pp. 724-733, 2016.
- [23] H. Rezaee-Dehsorkh, N. Ravanshad, R. Lotfi, K. Mafinezhad and A. M. Sodagar, "Analysis and Design of Tunable Amplifiers for Implantable Neural Recording Applications," *IEEE J. Emerg. Sel. Topics Circuits Syst.*, vol. 1, no. 4, pp. 546-556, 2011.

Abstract

Recently, with the development of microelectronics, chip implants in the human body play an important role in medicine. This performance requires a reduction in power consumption and chip area of operational transconductance amplifier (OTA). In this paper, a fully differentially low-power low-noise amplifier with a novel Recycling Telescopic Cascode (RTC) OTA is presented. OTA enhancement is reached by using positive feedback cross-coupled transistors and results in considerable improvement in small signal performance such as DC gain and unity-gain bandwidth and noise performance. Also, this gain increment makes the linearity better in the closed loop structure. It is then simulated in a 0.18 μm CMOS process to verify effectiveness calculations of proposed amplifier.

Key Words: CMOS operational amplifiers, Low noise, Low power, Neural recording, Biomedical applications.



**Amirkabir University of Technology
(Tehran Polytechnic)**

Electrical and Electronics Engineering Department

**BSc Thesis
Electronic Field**

Architectural Improvement of Operational Amplifiers for Neural Recording

**By
Mohammad-Amin Mohtasham-Nia**

**Supervisor
Dr. Mohammad Yavari**

September 2021