Amirkabir University of Technology
(Tehran Polytechnic)

Electrical Engineering Department

BSc Thesis

Design of a Low-Quiescent-Current LDO Voltage Regulator for IoT Applications

By
Mohammad Amin Hadizade

Supervisor
Dr.Mohammad Yavari

September 2025

دانشگاه صنعتی امیرکبیر

(پلی تکنیک تهران)

دانشکده برق

پایان‌نامه کارشناسی

گرایش الکترونیک

موضوع پایان نامه:

طراحی رگولاتور ولتاژ LDO با جریان سکون پایین برای‌کاربردهای IOT

نگارش

محمدامین هادی‌زاده

استاد راهنما

دکتر محمد یاوری

شهریور ماه ۱۴۰۴

تقدیر و تشکر

سپاس و ستایش بی‌کران پروردگار یکتایی را سزاست که در تمام لحظات زندگی، توفیق اندیشیدن و تلاش کردن را به من ارزانی داشت و مرا در پیمودن مسیر علم و دانش یاری نمود.

در اینجا وظیفه‌ی خود می‌دانم از استاد گرانقدرم، جناب آقای دکتر یاوری، صمیمانه قدردانی نمایم. ایشان با راهنمایی‌های ارزشمند، صبر و حوصله‌ی مثال‌زدنی، و نگاه دقیق و موشکافانه‌شان، چراغ راه این پژوهش بودند و در هر مرحله، با حمایت علمی و اخلاقی، انگیزه و امید ادامه دادن را در من تقویت کردند.

همچنین از همه‌ی اساتید فرهیخته‌ی دانشکده که در طول دوران تحصیل، مشعل علم و معرفت را بر دستان خود فروزان داشتند و با انتقال دانش و تجربه، افق‌های تازه‌ای را پیش روی من گشودند، نهایت سپاس را دارم.

در پایان، از همه‌ی دوستان و هم‌کلاسی‌های خوبم که با همفکری، همراهی و دلگرمی‌هایشان، شیرینی این مسیر علمی را دوچندان کردند، قدردانی می‌کنم.

امیدوارم این تلاش کوچک بتواند قدمی هرچند ناچیز در راه اعتلای دانش و خدمت به جامعه علمی کشور باشد.

چکیده

در این پایان‌نامه طراحی و شبیه‌سازی یک تنظیم‌کننده ولتاژ خطی با توان مصرفی پایین ارائه شده است که هدف اصلی آن دستیابی به جریان سکون در سطح نانوآمپر و عملکرد پایدار در ولتاژ ورودی بسیار پایین می‌باشد. این ساختار به‌طور ویژه برای کاربردهایی همچون ادوات اینترنت اشیاء، حسگرهای بی‌سیم ، کاشت پزشکی و سامانه های برداشت انرژی توسعه یافته است؛ جایی که کاهش توان مصرفی در حالت آماده‌به‌کار، نقش کلیدی در افزایش طول عمر سیستم دارد.

در طراحی پیشنهادی، از تکنیک مدولاسیون بدنه بدون تقویت‌کننده اضافی استفاده شده تا ولتاژ آستانه ترانزیستور کاهش یافته و امکان کار در شرایط ولتاژ ورودی ۰/۶ولت فراهم گردد. همچنین با به‌کارگیری ترانزیستورهای توان تطبیقی توپولوژی مدار بسته به بار تغییر کرده و در نتیجه، ضمن حفظ پایداری، پاسخ گذرا بهبود یافته است.

نتایج شبیه‌سازی در محیط Cadence با تکنولوژی ۱۸۰ نانومتر نشان می‌دهد که LDO طراحی‌شده با وجود افت ولتاژ حدود ۱۰۰ میلی ولت، قادر است جریان سکونی در حد چند صد نانوآمپر را حفظ کند. عملکرد مدار از جنبه‌هایی نظیر تنظیم خط و بار، راندمان جریان، توانایی دفع نویز منبع تغذیه، پایداری حلقه و پاسخ گذرا بررسی شده و نتایج به‌دست‌آمده کارایی بالای طرح پیشنهادی را تأیید می‌کند.تنظیم خط حدود ۰/۴۸۷۹ میلی ولت بر ولت و تنظیم بار حدود ۰/۰۰۳۳ میلی ولت بر آمپر و PSR حدود ۶۱ دسی بل نشانگر همین کارایی بالا مدار است . این ویژگی‌ها نشان می‌دهد که ساختار طراحی‌شده می‌تواند به‌عنوان راهکاری مؤثر برای سامانه‌های یکپارچه و کم‌مصرف مورد استفاده قرار گیرد.

واژه‌های کلیدی :

جریان سکون بسیار پایین، تنظیم‌کننده خطی کم‌افت ولتاژ، برداشت انرژی، PSR، پاسخ گذرا

فهرست مطالب

صفحه

چکیده ..... أ

فصل اول مقدمه ۱

۱-۱- اهداف ۱

۱-۲- انگیزه ۳

۱-۳- ساختار پایان نامه ۴

فصل دوم مفاهیم اساسی رگولاتورهای ولتاژ ۶

۲-۱- مفهوم رگولاتور ولتاژ خطی ۶

۲-۲- پارامترهای مهم در ارزیابی رگولاتورهای ولتاژ ۸

۲-۲-۱- جریان سکون ۸

۲-۲-۲- افت ولتاژ ۹

۲-۲-۳- دفع نویز منبع تغذیه ۹

۲-۲-۴- حاشیه فاز و پایداری ۱۰

۲-۲-۵- پاسخ گذرا ۱۰

۲-۲-۶- تنظیم خط ۱۰

۲-۲-۷- تنظیم بار ۱۱

۲-۲-۸- عملکرد فرکانسی ۱۱

۲-۳- معیار شایستگی رگولاتورهای ولتاژ ۱۱

۲-۳-۱- معیار شایستگی مبتنی بر جریان سکون و پاسخ گذرا ۱۲

۲-۳-۲- معیار شایستگی شامل خازن خروجی ۱۲

۲-۳-۳- معیار شایستگی مبتنی بر PSR و جریان مصرفی ۱۲

۲-۳-۴- معیار شایستگی جامع ۱۳

فصل سوم ساختارهای مختلف رگولاتور خطی با جریان سکون پایین ۱۴

۳-۱- ساختار رگولاتور ولتاژ با جریان سکون کم برای سیستم های قابل حمل[۱۱] ۱۴

۳-۲- ساختار رگولاتور ولتاژ با جریان سکون کم و حالت فوق کم مصرف تطبیقی[۱] ۱۶

۳-۲-۱- میزان حذف ریپل منبع تغذیه ۱۷

۳-۲-۲- ولتاژ افت ۱۷

۳-۳- ساختار رگولاتور ولتاژ با پاسخ گذرای سریع[۵] ۱۸

۳-۳-۱- کاهش فراجهش و فروجهش ۲۰

۳-۳-۲- تحلیل پایداری ۲۱

۳-۴- ساختار رگولاتور ولتاژ با جریان سکون کم و PSR بالا در ۱مگاهرتز[۲] ۲۲

فصل چهارم ساختار رگولاتور طراحی شده ۲۵

۴-۱- تکنیک های مورد استفاده ۲۵

۴-۱-۱- مدولاسیون بدنه ۲۶

۴-۱-۲- بازیافت ولتاژ ۲۸

۴-۱-۳- ترانزیستور توان تطبیقی ۲۹

۴-۱ -۴- بافر بهره واحد ۳۱

۴-۱-۴-۱- استفاده از بافر به عنوان تولید کننده ولتاژ بدنه ۳۱

۴-۱-۴-۲- توپولوژی ساختار ترانزیستور توان تطبیقی و بافر واحد ۳۲

۴-۲- استراتژی استفاده شده ۳۳

۴-۳- تحلیل ساختار ۳۴

۴-۳-۱- بلوک تقویت کننده خطا ۳۵

۴-۳-۱-۱- مقایسه ولتاژ خروجی با مرجع ۳۵

۴-۳-۱-۲- تولید سیگنال تقویت شده ۳۵

۴-۳-۱-۳- حفظ پایداری حلقه ۳۵

۴-۳-۱-۴- تاثیر بر PSR و دقت ولتاژ خروجی ۳۶

۴-۴- چالش های طراحی ۳۶

۴-۵- طراحی بلوک تقویت کننده خطا ۳۷

۴-۵-۱- دستیابی به بهره مناسب ۳۸

۴-۵-۱-۱- بهره طبقه توان ۳۹

۴-۵-۱-۲- بهره طبقه تقویت کننده خطا ۳۹

۴-۵-۱-۳- بهره کل مدار ۴۰

۴-۶- جریان سکون پایین و پاسخ گذرا ۴۱

۴-۶-۱- طراحی مدار بایاس ۴۲

۴-۷- جبران سازی فرکانسی ۴۴

۴-۷-۱- خازن جبران ساز ۴۴

۴-۷-۲- مقاومت جبران ساز ۴۴

۴-۷-۳- خازن جبران ساز ۴۵

۴-۸- طراحی خازن و مقاومت جبران ساز ۴۵

۴-۹- حلقه فیدبک ۴۶

۴-۱۰- پیاده سازی رگولاتور پیشنهادی ۴۷

۴-۱۰-۱- آنالیز پایداری ۴۸
۴-۱۰-۲- مدل سیگنال کوچک مدار ۴۸
۴-۱۰-۳- تابع تبدیل ۴۹
۴-۱۰-۳-۱- ساختار دوطبقه ۴۹
۴-۱۰-۳-۲- ساختار سه طبقه ۵۱

فصل پنجم نتایج شبیه سازی ۵۲

۵-۱- نتایج شبیه سازی ساختار پیشنهادی ۵۲
۵-۱-۱- نتایج شبیه سازی ترانزیستورهای توان ۵۴
۵-۱-۲- نتایج شبیه سازی بهره و حاشیه فاز مدار در بار سبک ۵۶
۵-۱-۳- نتایج شبیه سازی بهره و حاشیه فاز مدار در بار سنگین ۵۹
۵-۱-۴- نتایج شبیه سازی جریان سکون مدار ۶۱
۵-۱-۵- نتایج شبیه سازی تنظیم خط و تنظیم بار ۶۳
۵-۱-۶- نتایج شبیه سازی دفع نویز منبع تغذیه ۶۵
۵-۱-۷- نتایج شبیه سازی پاسخ گذرا ۶۶
۵-۲- معیار شایستگی مدار ۶۶

فصل ششم جمع‌بندی و نتیجه‌گیری و پیشنهادات ۶۹

۶-۱- جمع بندی ۷۰
۶-۲- پیشنهادات ۷۱

منابع و مراجع ۷۳

Abstract ۷۵

فهرست اشکال

صفحه

شکل (۲-۱): ساختارکلی رگولاتور ولتاژ..... ۷
شکل (۳-۱): ساختار رگولاتور ولتاژ استفاده شده پایه..... ۱۵
شکل (۳-۲): ساختار رگولاتور ولتاژ با مسیر کمکی..... ۱۶
شکل (۳-۳): ساختار رگولاتور ولتاژ با ترانزیستور های توان بخش بندی شده..... ۱۹
شکل (۳-۴): ساختار رگولاتور ولتاژ با مسیر کمکی و بایاس تطبیقی..... ۲۳
شکل (۴-۱): طراحی رگولاتورسنتی با بایاس بدنه..... ۲۷
شکل (۴-۲): طراحی رگولاتور با بایاس بدنه به همراه مسیر کمکی..... ۲۸
شکل (۴-۳): طراحی رگولاتور با بایاس بدنه بدون مسیر کمکی..... ۲۸
شکل (۴-۴): طراحی رگولاتور با بایاس بدنه به روش بازیافت ولتاژ..... ۲۹
شکل (۴-۵): توپولوژی ترانزیستور توان در دو حالت کاری..... ۳۰
شکل (۴-۶): توپولوژی بافر بهره واحد به همراه ترانزیستورهای توان..... ۳۳
شکل (۴-۷): مدار تقویت کننده خطا..... ۳۸
شکل (۴-۸): طراحی مدار بایاس تطبیقی..... ۴۳
شکل (۴-۹): مدار رگولاتور ولتاز طراحی شده..... ۴۷
شکل (۴-۱۰): مدل سیگنال کوچک LDO..... ۴۸
شکل (۵-۱): جریان درین سورس ترانزیستور های توان..... ۵۶
شکل (۵-۲): بهره open loop رگولاتور در بار سبک..... ۵۷
شکل (۵-۳): بهره مدار تحت گوشه های دمایی مختلف در بار سبک..... ۵۸
شکل (۵-۴): حاشیه فاز رگولاتور پیشنهادی در بار سبک..... ۵۹
شکل (۵-۵): بهره open loop رگولاتور در بار سنگین..... ۶۰
شکل (۵-۶): بهره مدارتحت گوشه های دمایی مختلف در بار سنگین..... ۶۰
شکل (۵-۷): حاشیه فاز رگولاتور پیشنهادی در بار سنگین..... ۶۱
شکل (۵-۸): جریان سکون مصرفی تحت تغییرات بار..... ۶۲
شکل (۵-۹): تغییرات ولتاژ خروجی تحت تغییرات بار..... ۶۴
شکل (۵-۱۰): تعییرات ولتاژ خروجی تحت تغییرات ولتاژ ورودی..... ۶۵
شکل (۵-۱۱): دفع نویز منبع تغذیه(PSR)..... ۶۵
شکل (۵-۱۲): تغییرات ولتاژ خروجی با زمان با لبه های ۱نانوثانیه..... ۶۷
شکل (۵-۱۳): تغییرات ولتاژ خروجی با زمان با لبه های ۱میکروثانیه..... ۶۷

فهرست جداول

صفحه

جدول (۵-۱): اندازه ترانزیستورهای توان و ترانزیستور های بافر..... ۵۵
جدول (۵-۲): اندازه ترانزیستورهای تقویت کننده خطا..... ۵۵
جدول (۵-۳): اندازه المان های مدارباياس تطبیقی..... ۵۶
جدول (۵-۴): بهره مدار در گوشه های دمایی مختلف با بار سبک..... ۵۸
جدول (۵-۵): حاشیه فاز مدار در گوشه های دمایی مختلف با بار سبک..... ۵۹
جدول (۵-۶): بهره مدار در گوشه های دمایی مختلف با بار سنگین..... ۶۱
جدول (۵-۷): حاشیه فاز مدار در گوشه های دمایی مختلف با بار سنگین..... ۶۱
جدول (۵-۸): جریان سکون تحت تغییرات بار..... ۶۳
جدول (۵-۹): مقادیر شبیه سازی شده برای ساختار استفاده شده..... ۶۹

واژه نامه

اینترنت اشیاء	Internet of Things(IoT)
بازیافت ولتاژ	Voltage Reuse
بافر با بهره واحد	Unity-Gain Buffer
بدون نیاز به خازن خروجی بزرگ	Output Capacitor-LESS (OCL)
بدنه	Bulk
بهره	Gain
ترانزیستور عبوری	Pass Device
ترانزیستور عبوری اصلی	Pass FET
ترانزیستورهای توان تطبیقی	Adaptive Power Transistors (APT)
تقویت کننده خطا	Error Amplifier (EA)
تنظیم بار	Load Regulation
تنظیم خط	Line Regulation
تنظیم‌کننده خطی کم‌افت ولتاژ	Low Dropout (LDO) Linear Regulator
تولیدکننده ولتاژ بدنه	Body Generator
جبران ساز ردیاب صفر	Zero Tracking Compensation
دفع نویز منبع تغذیه	Power Supply Rejection (PSR)
زمان نشست	Settling Time
صفر ردیاب بار	Load-Tracking Zero

ضریب اثر بدنه	Bulk-effect coefficient
محدوده‌ی امن	Safe Operating Range
مدار کاهنده فراجهش	Overshoot Reduction Circuit (ORC)
مد فوق کم‌مصرف	ultra-low-power mode
مدولاسیون بدنه	Bulk Modulation
مسیر جانبی	auxiliary path
معیار شایستگی	Figure of Merit (FOM)
نیم‌صفحه راست	Right Half Plane (RHP)
نیم صفحه چپ	Left Half Plane (LHP)
نسبت زمان لبه	edge time ratio
واحدهای برداشت انرژی	Energy Harvesting

منابع و مراجع

[1] J. S. Kim, K. Javed, K. H. Min, and J. Roh, "A 13.5 nA quiescent current LDO with adaptive adaptive ultra-low-power mode for low-power IoT applications," *IEEE Trans. Circuits Syst. Exp. Briefs*, vol. 70, no. 9, pp. 3278–3282, Sept. 2023.

[2] T. Kim, B. Kim, and J. Roh, "A 54 nA quiescent current capless LDO with 39dB PSRR at 1 MHz using a load-tracking bandwidth extension technique," *IEEE Trans. Circuits Syst. II Exp. Briefs*, vol. 71, no. 3, pp. 1556–1560, Mar. 2023.

[3] Y. Zhang, Q. Ge, and Y. Zeng, "A 0.6 VIN 100 mV dropout capacitor-less LDO with 220 nA IQ for energy harvesting system," *Micromachines*, vol. 14, no. 5, p. 998, May 2023.

[4] H. Fan, L. Feng, X. Diao, X. Xie, C. Wang, G. Li, Q. Wei, F. Qiao, Q. Feng, and E. Bonizzoni, A fast transient LDO regulator featuring high PSRR over 100-kHz frequency range with adaptive dynamic biasing and current mode feed-forward amplifier," *IEEE Trans.Circuits Syst. II: Exp. Briefs*, vol. 71, no. 4, pp. 1764–1768, Apr. 2024.

[5] Y. Li, Z. Li, L. Qian, X. Wang, and Z. Zhu, "A low quiescent current fast transient LDO regulator with segmented pass transistors," *IEEE Trans. Circuits Syst. II:Exp.Briefs* , vol. 72, no. 1, pp. 13–17, Jan. 2024.

[6] V. Baghbani Khezerlu, M. Yavari, and M. Mojarad, "A low-power high-precision low-dropout regulator for biomedical implants," *Proc. Int. Conf. Electrical Engineering (ICEE)*, pp. 1–5, Jun. 2022.

[7] M. Moradian and M. Yavari, "A low-power high-gain low-dropout regulator for implantable biomedical applications," *Circuits, Systems, and Signal Processing*, vol. 40, pp. 5705–5723, 2021.

[8] M. Moradian and M. Yavari, "A push-pull FVF based LDO voltage regulator with slew rate enhancement at the gate of power transistor," *Microelectronics Journal*, vol. 122, pp. 105389 Feb.2022.

[9] J. Silva-Martinez, X. Liu, and D. Zhou, "Recent advances on linear low-dropout regulators," *IEEE Trans. Circuits Syst. II: Exp. Briefs*, vol. 68, no. 2, pp. 568–572, Feb. 2021.

[10] L. J. Du, Y. Yang, Y. Chen, G. Xie, and X. Cheng, "An ultra-low quiescent current CMOS low-dropout regulator with small output voltage variations," *Journal of Power and Energy Engineering, vol. 2, pp. 477–482, Apr. 2014.*

[11] M. M. El-Khatib, "Design of low quiescent current LDO voltage regulator for portable electronic devices," *Journal of Engineering Science and Military Technologies*, vol. 3, no. 2,

pp. 91–96, Sept. 2019.

[12] N. Zachos, V. Gogolou, and T. Noulis, “A fully integrated 1.8 V low-power LDO regulator with dynamic transient control for SoC applications,” *Electronics*, vol. 13, no. 23, p. 4734, Nov. 2024.

[13] Y. Zhang, J. Cai, J. Chen, and Y. Yin, “A 640 nA IQ output-capacitor-less low dropout (LDO) regulator with sub-threshold slew-rate enhancement for narrow band Internet of Things (NB-IoT) applications,” *Micromachines*, vol. 15, no. 8, p. 1019, Aug. 2024.

[14] Ó. Pereira-Rial, P. López, and J. M. Carrillo, “0.6-V VIN 7.0-nA IQ 0.75-mA IL CMOS capacitor-less LDO for low-voltage micro-energy-harvested supplies,” *IEEE Trans. Circuits Syst. I: Reg. Papers, vol. 69, no. 2, pp. 599–610, Feb. 2022.*

[15] K.-C. Woo and B.-D. Yang, “A 0.35 V 90 nA quiescent current output-capacitor-less NMOS low-dropout regulator using a coarse-fine charge-pump circuit,” *IEEE Trans. Circuits Syst. II: Exp. Briefs, vol. 67, no. 12, pp. 3118–3122, Dec. 2020.*

[16] Y. Engür and M. Shoaran, “A 0.21-ps FOM capacitor-less analog LDO with dual-range load current for biomedical applications,” *arXiv preprint arXiv:2310.18998*, Oct. 2023.

[17] N. Zachos, V. Gogolou, and T. Noulis, “A fully integrated 1.8 V low-power LDO regulator with dynamic transient control for SoC applications,” *Electronics*, vol. 13, no. 23, p. 4734, Nov. 2024.

Abstract

In this thesis, the design and simulation of an ultra-low-power low-dropout (LDO) linear regulator are presented, with the main objective of achieving nanoampere-level quiescent current and stable operation at very low supply voltages. The proposed structure is specifically developed for applications such as Internet of Things (IoT) devices, wireless sensors, biomedical implants, and energy harvesting systems, where reducing standby power consumption plays a crucial role in extending the system lifetime.

In the proposed design, a body modulation technique without employing an additional amplifier is utilized to reduce the transistor threshold voltage and enable operation under low supply conditions. Furthermore, by employing adaptive power transistors, the circuit topology dynamically switches between a two-stage and a three-stage structure depending on the load. As a result, stability is maintained while the transient response is significantly improved.

Simulation results in the Cadence environment demonstrate that the designed LDO, despite having a dropout voltage of approximately 100 mV, is capable of maintaining quiescent current in the range of a few hundred nanoamperes. The circuit performance has been evaluated in terms of line and load regulation, current efficiency, power supply rejection (PSR), loop stability, and transient response. The obtained results confirm the high efficiency of the proposed design. These features indicate that the presented structure can serve as an effective solution for integrated and low-power systems.

Keywords:
Ultra-low quiescent current, low-dropout linear regulator, energy harvesting, PSR, transient response

Amirkabir University of Technology
(Tehran Polytechnic)

Electrical Engineering Department

BSc Thesis

Design of a Low-Quiescent-Current LDO Voltage Regulator for IoT Applications

By
Mohammad Amin Hadizade

Supervisor
Dr.Mohammad Yavari

September 2025