

Amirkabir University of Technology  
(Tehran Polytechnic)  
Department of Electrical Engineering

A dissertation submitted in partial fulfilment of  
the requirements for the degree of

Master of Science

Design and simulation of high-linearity wideband LNAs  
in nano-meter CMOS technologies

By:

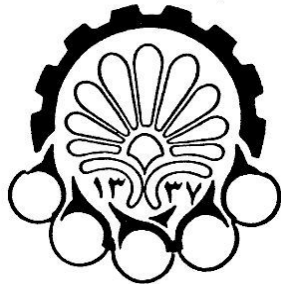
Mohammad Sadegh Mehrjoo

Under Supervision of:

Dr. Mohammad Yavari

Dr. Amirhossein Rezaei

June 2011



دانشگاه صنعتی امیرکبیر

(پلی تکنیک تهران)

دانشکده مهندسی برق

پایان نامه کارشناسی ارشد

(گرایش الکترونیک)

طراحی و شبیه سازی تقویت کننده های کم نویز (LNA) باند وسیع با دقت

خطی بالا در تکنولوژی های نانومتر CMOS

نگارش:

محمد صادق مهرجو

استاد راهنمای اول:

دکتر محمد یآوری

استاد راهنمای دوم:

دکتر امیرحسین رضائی

خرداد ماه ۱۳۹۰

بِسْمِ اللَّهِ الرَّحْمَنِ الرَّحِيمِ

تقدیم به

آنها که از گرانبهاترین دارایی خویش  
برای من گذشتند، از عمرشان...

پدر دلسوز

و

مادر مهربانم

## تشکر و قدردانی

در آغاز لازم می‌دانم که از زحمات بی‌دریغ پدر و مادر بزرگووارم قدردانی نمایم. حمایت ایشان همواره موجب دلگرمی من بود.

از زحمات استاد ارجمندم جناب آقای دکتر محمد یآوری تشکر می‌کنم. همچنین از دوستان عزیزم، آقای دکتر امیر نیک پیک و آقای مهندس امیر بابایی برای مشاوره‌های سودمندشان تشکر می‌نمایم.

در نهایت از کمیته نانو به دلیل حمایت مالی در انجام این پایان‌نامه سپاسگزارم.

## چکیده

در این پایان‌نامه یک تکنیک جدید برای بهبود عملکرد نویز تقویت کننده‌های کم‌نویز باند وسیع گیت مشترک ارائه شده است. در تقویت کننده‌های کم‌نویز گیت مشترک هدایت انتقالی ( $g_m$ ) ترانزیستور گیت مشترک به تطبیق ورودی محدود است. در نتیجه نویز حرارتی کانال ترانزیستور گیت مشترک موجب بالا بودن عدد نویز تقویت کننده می‌شود.

پایه روش پیشنهادی بر اساس اضافه کردن یک درجه آزادی با استفاده از فیدبک مثبت است. در این روش هدایت انتقالی ترانزیستور ورودی افزایش داده می‌شود و در نتیجه اثر نویز حرارتی کانال ترانزیستور کاهش می‌یابد. برای جبران کوچک شدن مقاومت ورودی از فیدبک مثبت استفاده می‌شود. روش مورد نظر محدود به ساختارهای تفاضلی نیست و در ساختارهای تک سر<sup>۱</sup> هم قابل پیاده‌سازی است.

ویژگی بارز این تکنیک عدد نویز<sup>۲</sup> و توان مصرفی پایین آن است. عدد نویز این ساختار مشابه ساختارهای حذف نویز است، در حالی که توان مصرفی آن بسیار کمتر از ساختارهای حذف نویز است. چهار مدار بر اساس تکنیک پیشنهادی طراحی شده است. سه مدار اول برای کاربردهای UWB<sup>۳</sup> طراحی شده‌اند. مدار چهارم برای تلویزیون‌های دیجیتال باند وسیع طراحی شده است و در آن بر روی خطینگی مدار هم کار شده است.

کلمات کلیدی: تقویت کننده کم‌نویز، باند وسیع، فیدبک مثبت، کاهش نویز، حذف نویز، حذف اعوجاج، توان مصرفی پایین.

---

<sup>1</sup> Single Ended

<sup>2</sup> Noise Figure

<sup>3</sup> Ultra Wideband

## فهرست مطالب

فهرست شکل‌ها	ه
فهرست جداول	ز

### فصل اول: مقدمه

۱- مقدمه	۱
۱-۱- انگیزه	۱
۲-۱- هدف	۱
۳-۱- ساختار پایان‌نامه	۲

### فصل دوم: تقویت کننده‌های کم‌نویز

۲- تقویت کننده‌های کم‌نویز	۳
۱-۲- موقعیت تقویت کننده کم‌نویز در گیرنده‌های بی‌سیم	۳
۲-۲- پارامترهای سنجش عملکرد یک تقویت کننده کم‌نویز	۴
۱-۲-۲- تطبیق ورودی	۵
۲-۲-۲- تطبیق خروجی	۵
۳-۲-۲- بهره	۶
۴-۲-۲- نویز	۶
۵-۲-۲- خطینگی	۷
۶-۲-۲- فشردگی بهره	۱۰
۷-۲-۲- پهنای باند	۱۰
۸-۲-۲- توان مصرفی	۱۱
۳-۲- تقویت کننده‌های کم‌نویز UWB	۱۱
۱-۳-۲- ملاحظات طراحی UWB	۱۲

۱۲-۴- نتیجه‌گیری.....

### فصل سوم: روش‌های موجود بهبود نویز و خطینگی در تقویت‌کننده‌های کم‌نویز گیت مشترک

۱۳-۳- روش‌های موجود بهبود نویز و خطینگی در تقویت‌کننده‌های کم‌نویز گیت مشترک.....

۱۳-۱-۳- نویز غالب در ساختار گیت مشترک.....

۱۴-۲- حذف نویز.....

۱۵-۱-۲-۳- حذف نویز با ترانزیستور سورس مشترک.....

۱۵-۱-۲-۳- حذف نویز باند وسیع در تقویت‌کننده‌های کم‌نویز CMOS.....

۱۶-۲-۱-۲-۳- تقویت‌کننده‌های کم‌نویز باند وسیع با استفاده از حذف نویز حرارتی.....

۱۶-۳-۱-۲-۳- تقویت‌کننده کم‌نویز UWB با ولتاژ تغذیه و توان مصرفی پایین.....

۱۷-۲-۲-۳- حذف نویز با ترانس.....

۱۷-۱-۲-۲-۳- حذف نویز با ترانس در تقویت‌کننده کم‌نویز UWB.....

۱۸-۳- ایرادهای روش‌های حذف نویز موجود.....

۱۹-۴- بهبود خطینگی.....

۲۰-۱-۴-۳- حذف هارمونیک.....

۲۳-۲-۴-۳- بایاس بهینه.....

۲۵-۳-۴-۳- جمع آثار مشتقات.....

۲۷-۴-۴-۳- خطی‌سازی با ایجاد اعوجاج.....

۲۸-۵-۳- پیاده‌سازی روش‌های خطی‌سازی در مدارات حذف نویز.....

۲۹-۱-۵-۳- تقویت‌کننده کم‌نویز CMOS باند وسیع با حذف نویز و اعوجاج.....

۲۹-۲-۵-۳- تقویت‌کننده کم‌نویز باند وسیع با خروجی متوازن، حذف نویز و حذف اعوجاج.....

۳۱-۶-۳- نتیجه‌گیری.....

### فصل چهارم: تکنیک پیشنهادی بهبود نویز و خطینگی در تقویت‌کننده کم‌نویز گیت مشترک

۳۲-۴- تکنیک پیشنهادی بهبود نویز و خطینگی در تقویت‌کننده کم‌نویز گیت مشترک.....



۳۲	۱-۴- ایده اولیه .....
۳۲	۲-۴- فیدبک .....
۳۲	۱-۲-۴- فیدبک منفی سری .....
۳۳	۲-۲-۴- فیدبک مثبت موازی .....
۳۵	۳-۴- کاهش نویز در تقویت کننده‌های کم‌نویز UWB .....
۳۹	۴-۴- تقویت کننده بسیار کم‌نویز UWB با تکنیک کاهش نویز بهبود یافته .....
۴۱	۵-۴- کاهش نویز در کاربردهای UWB با استفاده از زوج nMOS-pMOS .....
۴۴	۶-۴- مدار پیاده‌سازی شده بر اساس تکنیک کاهش نویز در تکنولوژی ۱۸۰ نانومتر CMOS .....
۴۴	۱-۶-۴- تقویت کننده کم‌نویز گیت مشترک .....
۴۴	۲-۶-۴- تقویت کننده کم‌نویز پیشنهادی نهایی .....
۴۷	۷-۴- نتیجه‌گیری .....

### فصل پنجم: نتایج شبیه‌سازی، نتیجه‌گیری و پیشنهادات

۴۸	۵- نتایج شبیه‌سازی، نتیجه‌گیری و پیشنهادات .....
۴۹	۱-۵- تکنیک تطبیق ورودی برای کاهش نویز در تقویت کننده‌های کم‌نویز فراباند باند .....
۵۲	۲-۵- تقویت کننده بسیار کم‌نویز فراباند باند با استفاده از تکنیک کاهش نویز بهبود یافته .....
۵۴	۳-۵- تکنیک کاهش نویز در کاربردهای فراباند باند با استفاده از زوج nMOS-pMOS .....
۵۵	۴-۵- مدار پیاده‌سازی شده بر اساس تکنیک کاهش نویز در تکنولوژی ۱۸۰ نانومتر CMOS .....
۵۹	۵-۵- مقایسه‌ی عملکرد مدارهای طراحی شده با تقویت کننده‌های کم‌نویز پیشین .....
۶۱	۶-۵- نتیجه‌گیری .....
۶۲	۷-۵- ارائه‌ی پیشنهادات .....
۶۳	۶- مراجع .....

## فهرست شکل‌ها

- شکل (۱-۲): بلوک دیاگرام کلی یک گیرنده بی‌سیم [۱]..... ۴
- شکل (۲-۲): سیستم متشکل از  $m$  طبقه سری..... ۷
- شکل (۳-۲): آزمایش دو تون روی مداری که اعوجاج مرتبه سوم دارد [۱]..... ۸
- شکل (۱-۳): ساختار گیت مشترک [۴]..... ۱۳
- شکل (۲-۳): سیگنال اصلی و نویز در نقاط  $X$  و  $Y$  [۱۰]..... ۱۴
- شکل (۳-۳): ساختار مدار ارائه شده در مرجع [۱۰]..... ۱۵
- شکل (۴-۳): ساختار مدار ارائه شده در مرجع [۱۲]..... ۱۶
- شکل (۵-۳): ساختار مدار ارائه شده در مرجع [۱۳]..... ۱۷
- شکل (۶-۳): ساختار مدار ارائه شده در مرجع [۱۴]..... ۱۸
- شکل (۷-۳): حذف هارمونیک. الف) طبقه امیتر مشترک با سلف و خازن برای حذف هارمونیک پایین اعوجاج مرتبه دوم [۲۲] ب) طبقه گیت مشترک با سلف و خازن موازی برای حذف هارمونیک‌های بالا و پایین اعوجاج مرتبه دوم [۲۳]..... ۲۰
- شکل (۸-۳): محدوده فرکانسی سیگنال مطلوب و اختلال‌های اصلی [۲۴]..... ۲۱
- شکل (۹-۳): ایجاد فیلتر میان‌گذر برای حذف اختلال‌های اصلی بیرون باند [۲۴]..... ۲۱
- شکل (۱۰-۳): استفاده از فیدبک برای حذف سیگنال GSM [۲۴]..... ۲۲
- شکل (۱۱-۳): مشتق سوم جریان DC ترانزیستور نسبت به ولتاژ بایاس..... ۲۳
- شکل (۱۲-۳): تنظیم اتوماتیک ولتاژ گیت برای بایاس در Sweet Spot [۲۵]..... ۲۵
- شکل (۱۳-۳): پیاده‌سازی تکنیک جمع آثار مشتقات..... ۲۵
- شکل (۱۴-۳): مولفه مرتبه سوم ترانزیستورهای اصلی ( $g_{3A}$ ) و کمکی ( $g_{3B}$ ) و مجموع آن‌ها ( $g_3$ )..... ۲۶
- شکل (۱۵-۳): حذف اعوجاج با اتصال دیود. الف) مدار پیاده‌سازی شده ب) مدل مفهومی [۴]..... ۲۷
- شکل (۱۶-۳): تقویت کننده کم‌نویز باند وسیع با حذف نویز و اعوجاج [۳۲]..... ۲۹
- شکل (۱۷-۳): تقویت کننده کم‌نویز باند وسیع با خروجی متوازن، حذف نویز و حذف اعوجاج [۳۳]..... ۳۰
- شکل (۱-۴): ساختار گیت مشترک [۴]..... ۳۲
- شکل (۲-۴): ساختار گیت مشترک با فیدبک ولتاژ-ولتاژ (ولتاژ بایاس ترانزیستور نشان داده نشده است)..... ۳۳
- شکل (۳-۴): فیدبک مثبت..... ۳۴

- شکل (۴-۴): استفاده از فیدبک مثبت در تقویت کننده‌های کم‌نویز تفاضلی قابل تنظیم [۳۶]. ..... ۳۴
- شکل (۵-۴): ساختار پیشنهادی تک سر برای استفاده از فیدبک مثبت [۳۸]. ..... ۳۵
- شکل (۶-۴): الف) ساختار گیت مشترک. ب) ساختار حذف نویز [۳۹]. ..... ۳۸
- شکل (۷-۴): ساختار کاهش نویز بهبود یافته [۳۹]. ..... ۳۹
- شکل (۸-۴): ساختار کاهش نویز با زوج nMOS-pMOS [۴۰]. ..... ۴۱
- شکل (۹-۴): ساختار گیت مشترک کسکود [۴۰]. ..... ۴۲
- شکل (۱۰-۴): تقویت کننده کم‌نویز گیت مشترک. ..... ۴۳
- شکل (۱۱-۴): تقویت کننده کم‌نویز پیشنهادی. ..... ۴۴
- شکل (۱۲-۴): اعوجاج مرتبه دوم. ..... ۴۴
- شکل (۱۳-۴): مشتق مرتبه دوم و سوم جریان ترانزیستور فیدبک. ..... ۴۵
- شکل (۱۴-۴): جریان بایاس و هدایت انتقالی ترانزیستور فیدبک. ..... ۴۵
- شکل (۱-۵): مقاومت ورودی [۳۸]. ..... ۴۸
- شکل (۲-۵): بهره ولتاژ [۳۸]. ..... ۴۸
- شکل (۳-۵): تطبیق ورودی [۳۸]. ..... ۴۹
- شکل (۴-۵): عدد نویز [۳۸]. ..... ۴۹
- شکل (۵-۵): خطینگی [۳۸]. ..... ۵۰
- شکل (۶-۵): تطبیق ورودی [۴۰]. ..... ۵۱
- شکل (۷-۵): عدد نویز و بهره توان [۴۰]. ..... ۵۲
- شکل (۸-۵): پارامتر IIP3 در فرکانس ۵ گیگاهرتز [۴۰]. ..... ۵۲
- شکل (۹-۵): تغییرات مقاومت ورودی بر حسب  $g_{mF}$  [۴۱]. ..... ۵۳
- شکل (۱۰-۵): تطبیق ورودی [۴۱]. ..... ۵۴
- شکل (۱۱-۵): عدد نویز [۴۱]. ..... ۵۴
- شکل (۱۲-۵): تطبیق ورودی و بهره توان مدار پیشنهادی. ..... ۵۵
- شکل (۱۳-۵): عدد نویز ساختارهای گیت مشترک و مدار پیشنهادی. ..... ۵۶
- شکل (۱۴-۵): IIP2 و IIP3. ..... ۵۷

## فهرست جداول

- جدول (۱-۵): اندازه‌ی المان‌های مدار شکل (۵-۴)..... ۴۷
- جدول (۲-۵): اندازه‌ی المان‌های مدارهای شکل (۶-۴)..... ۴۸
- جدول (۳-۵): مقایسه نتایج شبیه‌سازی مدارهای قسمت ۴-۳..... ۵۰
- جدول (۴-۵): اندازه‌ی المان‌های مدار شکل (۷-۴)..... ۵۱
- جدول (۵-۵): نتایج شبیه‌سازی مدار قسمت ۴-۴..... ۵۲
- جدول (۶-۵): اندازه‌ی المان‌های مدارهای شکل (۸-۴) و شکل (۹-۴)..... ۵۳
- جدول (۷-۵): اندازه‌ی المان‌های مدارهای شکل (۱۰-۴) و شکل (۱۱-۴)..... ۵۶
- جدول (۸-۵): مقایسه خطینگی مدارهای پیشنهادی..... ۵۷
- جدول (۹-۵): مقایسه خطینگی مدار پیشنهادی در این بخش با مدار گیت مشترک..... ۵۷
- جدول (۱۰-۵): عملکرد مدارهای طراحی شده در گوشه‌ها و دماهای مختلف..... ۵۸
- جدول (۱۱-۵): مقایسه‌ی مدارهای طراحی شده در قسمت‌های ۴-۳ [۳۸-۳۹]، ۴-۴ [۴۰] و ۴-۵ [۴۱] با مدارهای فرایهن باند پیشین..... ۵۹
- جدول (۱۲-۵): مقایسه‌ی مدار طراحی شده در قسمت ۴-۶ با مدارهای باند وسیع پیشین..... ۶۰

## مراجع

- [1] B. Razavi, “*RF microelectronics*,” Prentice Hall, Upper Saddle River, New Jersey, 1998.
- [2] T. H. Lee, “*The design of CMOS radio-frequency integrated circuits*,” Cambridge University Press, second edition, 2004.
- [3] K.-H. Chen, J.-H. Lu, B.-J. Chen, and S.-I. Liu, “An ultra-wide-band 0.4–10-GHz LNA in 0.18- $\mu\text{m}$  CMOS,” *IEEE Trans. Circuits Syst. II: Exp. Briefs*, vol. 54, no. 3, pp. 217-221, Mar. 2007.
- [4] H. Zhang, X. Fan, and E. Sanchez, “A low-power, linearized, ultra-wideband LNA design technique,” *IEEE J. Solid-State Circuits*, vol. 44, no. 2, pp. 320-330, Feb. 2009.
- [5] FCC 02-048 “First Report and Order in the Matter of Revision of Part 15 of the Commission’s Rules Regarding Ultra-wideband Transmission Systems,” Feb.14, 2002.
- [6] DS-UWB Physical Layer Submission to 802.15 Task Group 3a, UWB Forum, July, 2004. [Online]. Available: [www.uwbforum.org](http://www.uwbforum.org).
- [7] A. Bevilacqua and A. M. Niknejad, “An ultrawideband CMOS low-noise amplifier for 3.1-10.6-GHz wireless receivers,” *IEEE J. Solid-State Circuits*, vol. 39, no. 12, pp. 2259-2268, Dec. 2004.
- [8] M. Chen and J. Lin, “A 0.1-20 GHz low-power self-biased resistive-feedback LNA in 90 nm digital CMOS,” *IEEE Microwave and Wireless Component Letters*, vol. 19, no. 5, pp. 323-325, May. 2009.
- [9] K. Moez and M. I. Elmasry, “A low-noise CMOS distributed amplifier for ultra-wide-band applications,” *IEEE Trans. Circuits Syst. II: Exp. Briefs*, vol. 55, no. 2, pp. 126-130, Feb. 2008.
- [10] C.-F. Liao and S.-I. Liu, “A broadband noise-canceling MOS LNA for 3.1–10.6-GHz UWB receiver,” *IEEE J. Solid-State Circuits*, vol. 42, no. 2, pp. 329–339, Feb. 2007.
- [11] R. P. Jindal, “Compact noise models for MOSFETs,” *IEEE Trans. Electron Devices*, vol. 53, no. 9, pp. 2051-2061, Sept. 2006.

- [12] F. Bruccoleri, E. A. M. Klumperink, and B. Nauta, "Wide-band CMOS low-noise amplifier exploiting thermal noise canceling," *IEEE J. Solid-State Circuits*, vol. 39, no. 2, pp. 275–282, Feb. 2004.
- [13] P. Simitsakis, Y. Papananos, and E.-S. Kytonaki, "Design of a low voltage-low power 3.1-10.6 GHz UWB RF front-end in a CMOS 65 nm technology," *IEEE Trans. Circuits Syst. II: Exp. Briefs*, vol. 57, no. 11, pp. 833-837, Nov. 2010.
- [14] T. Kihara, T. Matsuoka, and K. Taniguchi, "A 1.0 V, 2.5 mW, transformer noise-canceling UWB CMOS LNA," *IEEE Radio Frequency Integrated Circuits (RFIC) Symposium*, 2008, pp. 493-496.
- [15] H. Zhang, X. Fan, and E. Sanchez, "Linearization techniques for CMOS low noise amplifiers: a tutorial," *IEEE Trans. Circuits Syst. I*, vol. 58, no. 1, pp. 22-36, Jan. 2011.
- [16] E. Sánchez-Sinencio and J. Silva-Martinez, "CMOS transconductance amplifiers, architectures and active filters: A tutorial," *IEE Proc.–Circuits Devices Syst.*, vol. 147, no. 1, pp. 3–12, Feb. 2000.
- [17] V. Aparin, "State-of-the-art techniques for high linearity CMOS low noise amplifiers," *presented at the IEEE RFIC Symp. Workshop WSC*, Honolulu, HI, 2007.
- [18] W. Sansen, "Distortion in elementary transistor circuits," *IEEE Trans. Circuits Syst. II, Analog Digit. Signal Process*, vol. 46, no. 3, pp. 315–325, Mar. 1999.
- [19] B. Toole, C. Plett, and M. Cloutier, "RF circuit implications of moderate inversion enhanced linear region in MOSFETs," *IEEE Trans. Circuits Syst. I*, vol. 51, no. 2, pp. 319-328, Feb. 2004.
- [20] V. Aparin and C. Persico, "Effect of out-of-band terminations on intermodulation distortion in common-emitter circuits," in *IEEE MTT-S Int. Microwave Symp. Dig.*, Jun. 1999, vol. 3, pp. 977–980.
- [21] V. Aparin and L. E. Larson, "Linearization of monolithic LNAs using low-frequency low-impedance input termination," in *Proc. Eur. Solid-State Circuits Conf.*, pp. 137–140, Sep. 2003.
- [22] K. L. Fong, "High-frequency analysis of linearity improvement technique of common-emitter trans-conductance stage using a low-frequency trap network," *IEEE J. Solid-State Circuits*, vol. 35, no. 8, pp. 1249–1252, Aug. 2000.
- [23] T. W. Kim, B. Kim, and K. Lee, "Highly linear receiver front-end adopting MOSFET transconductance linearization by multiple gated transistors," *IEEE J. Solid-State Circuits*, vol. 39, no. 1, pp. 223–229, Jan. 2004.
- [24] C.-P. Liang, P.-Z. Rao, T.-J. Huang, and S.-J. Chung, "Analysis and design of two low-power ultra-wideband CMOS low-noise amplifier with out-band rejection," *IEEE Transaction on Microwave Theory and techniques*, vol. 58, no. 2, pp. 277-286, Feb. 2010.
- [25] V. Aparin, G. Brown, and L. E. Larson, "Linearization of CMOS LNAs via optimum gate biasing," in *Proc. IEEE Int. Circuits Syst. Symp.*, Vancouver, BC,

- Canada, May 2004, vol. 4, pp. 748–751.
- [26] D. Webster, J. Scott, and D. Haigh, “Control of circuit distortion by the derivative superposition,” *IEEE Microwave and Guided Wave Letters*, vol. 6, no. 3, pp. 123–125, Mar. 1996.
- [27] Y. S. Youn, J. H. Chang, K. J. Koh, Y. J. Lee, and H. K. Yu, “A 2 GHz 16 dBm IIP3 low noise amplifier in 0.25  $\mu\text{m}$  CMOS technology,” in *IEEE Int. Solid-State Circuits Conf. (ISSCC) Dig. Tech. Papers*, pp. 452–453, Feb. 2003.
- [28] C. Xin and E. Sánchez-Sinencio, “A linearization technique for RF low noise amplifier,” in *Proc. IEEE Int. Circuits Syst. Symp.*, Vancouver, BC, Canada, vol. IV, pp. 313–316, May 2004.
- [29] H. M. Geddada, J. W. Park, and J. Silva-Martinez, “Robust derivative superposition method for linearizing broadband LNAs,” *IEE Electron. Lett.*, vol. 45, no. 9, pp. 435–436, Apr. 2009.
- [30] B. Kim, J.-S. Ko, and K. Lee, “Highly linear CMOS RF MMIC amplifier using multiple gated transistors and its volterra series analysis,” in *IEEE MTT-S Int. Microwave Symp. Dig.*, May 2001, vol. 1, pp. 515–518.
- [31] T. W. Kim, “A common-gate amplifier with transconductance nonlinearity cancellation and its high-frequency analysis using the Volterra series,” *IEEE Trans. Microw. Theory Tech.*, vol. 57, no. 6, pp. 1461–1469, Jun. 2009.
- [32] W.-H. Chen, G. Liu, B. Zdravko, and A. M. Niknejad, “A highly linear broadband CMOS LNA employing noise and distortion cancellation,” *IEEE J. Solid-State Circuits*, vol. 43, no. 5, pp. 1164–1176, May 2008.
- [33] S. C. Blaakmeer, E. A. M. Klumperink, D. M. W. Leenaerts, and B. Nauta, “Wideband balun-LNA with simultaneous output balancing, noise-canceling and distortion-canceling,” *IEEE J. Solid-State Circuits*, vol. 43, no. 6, pp. 1341–1350, Jun. 2008.
- [34] P. Rossi, A. Liscidini, M. Brandolini, and F. Svelto, “A variable gain RF front-end, based on a voltage-voltage feedback LNA, for multistandard applications,” *IEEE J. Solid-State Circuits*, vol. 40, no. 3, pp. 690–697, Mar. 2005.
- [35] A. Liscidini, G. Martini, D. Mastantuni, and R. Castello, “Analysis and design of configurable LNAs in feedback common-gate topologies,” *IEEE Trans. Circuits Syst. II: Exp. Briefs*, vol. 55, no. 8, pp. 733–737, Aug. 2008.
- [36] A. Liscidini, M. Brandolini, D. Sanzogni, and R. Castello, “A 0.13  $\mu\text{m}$  CMOS front-end, for DCS 1800/UMTS/802.11b-g with multiband positive feedback low-noise amplifier,” *IEEE J. Solid-State Circuits*, vol. 41, no. 4, pp. 981–989, Apr. 2006.
- [37] G. Yao, B. Chi, C. Zhang, and Z. Wang, “A low-power monolithic reconfigurable direct-conversion receiver RF front-end for 802.11a/b/g applications,” *IEEE International Conf. on Solid-State and Integrated-Circuit Tech. (ICSICT)*, 2008.
- [38] M. S. Mehrjoo and M. Yavari, “A new input matching technique for ultra wideband LNAs,” *IEICE Electron. Express*, vol. 7, no. 18, pp. 1376–1381, Sep.

- 2010.
- [39] M. S. Mehrjoo and M. Yavari, "A low-power noise reduction technique for broadband CMOS low-noise amplifiers," in *Proc. IEEE International Conf. on Electronics, Circuits and Systems (ICECS)*, Athens, Greek, pp. 174-177, Dec. 2010.
- [40] M. S. Mehrjoo and M. Yavari, "A low power UWB very low noise amplifier using an improved noise reduction technique," in *Proc. IEEE International Symposium on Circuits and Systems (ISCAS)*, Rio de Janeiro, Brazil, pp. 277-280, May 2011.
- [41] M. S. Mehrjoo and M. Yavari, "Noise reduction technique for ultra wideband LNAs in low-power applications," *IEE Electron. Lett.*, to be submitted.
- [42] D. Im, I. Nam, H.-T. kim, and K. Lee, "A wideband CMOS low noise amplifier employing noise and IM2 distortion cancellation for digital TV tuner," *IEEE J. Solid-State Circuits*, vol. 44, no. 3, pp. 686–698, Mar. 2009.
- [43] Y.-H. Yu, Y.-S. Yang, and Y.-J. Emery Chen, "A compact wideband CMOS low noise amplifier with gain flatness enhancement," *IEEE J. Solid-State Circuits*, vol. 45, no. 3, pp. 502-509, Mar. 2010.
- [44] D. Im, I. Nam, H.-T. kim, and K. Lee, "A CMOS active feedback balun-LNA with high IIP2 for wideband digital TV receivers," *IEEE Transaction on Microwave Theory and Technique*, vol. 58, no. 12, pp. 3566–3579, Dec. 2010.
- [45] S. B. T. Wang, A. M. Niknejad, and R. W. Brodersen, "Design of a sub-mW 960-MHz UWB CMOS LNA," *IEEE J. Solid-State Circuits*, vol. 41, no. 11, pp. 2449–2456, Nov. 2006.
- [46] T. W. Kim, H. Muthali, S. Sengupta, K. Barnett, and J. Jaffee, "Multi-standard mobile broadcast receiver LNA with integrated selectivity and novel wideband impedance matching technique," *IEEE J. Solid-State Circuits*, vol. 44, no. 3, pp. 675–685, Mar. 2009.





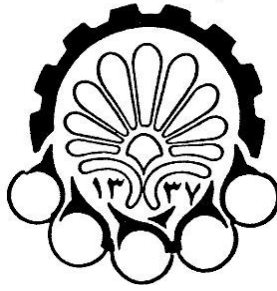
## **ABSTRACT**

A new technique to improve the noise performance in common gate wideband low noise amplifiers is presented. In common gate structure the transconductance is limited by input matching. Therefore, the contribution of channel thermal noise in noise figure is significant and the aforementioned structure suffers from high noise figure.

The proposed technique is based on positive feedback. The positive feedback results in a degree of freedom. In this technique, the thermal noise contribution is reduced by enhancing the transconductance of common gate transistor while the positive feedback compensates input impedance fall. The proposed technique can be used in both single-ended and differential structures.

Very low noise figure with low power consumption is the outstanding feature of proposed LNAs. The noise figure of presented technique is similar to noise canceling structures, while, its power consumption is considerably less than that of the noise canceling ones. Four LNAs are designed based on the proposed technique. The first three ones work in UWB frequency range and the last one is designed for digital video broadcasting. Two linearity improvement techniques are employed in the last LNA.

Keywords: Low noise amplifier (LNA), Ultra wideband (UWB), Positive feedback, Noise reduction and cancellation, Linearity and distortion cancellation.



Amirkabir University of Technology  
(Tehran Polytechnic)  
Department of Electrical Engineering

A dissertation submitted in partial fulfilment of  
the requirements for the degree of

Master of Science

Design and simulation of high-linearity wideband LNAs  
in nano-meter CMOS technologies

By:

Mohammad Sadegh Mehrjoo

Under Supervision of:

Dr. Mohammad Yavari

Dr. Amirhossein Rezaei

June 2011