

Amirkabir University of Technology
(Tehran Polytechnic)
Department of Electrical Engineering

A dissertation submitted in partial fulfilment of
the requirements for the degree of

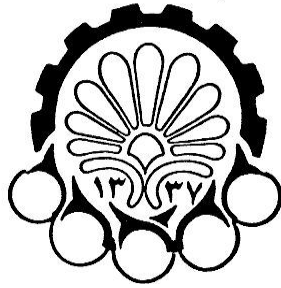
Master of Science

Linearization of Active Mixers in Zero-IF Receivers

By:
Mahdi Barati

Under Supervision of:
Dr. Mohammad Yavari

February 2011



دانشگاه صنعتی امیرکبیر

(پلی تکنیک تهران)

دانشکده مهندسی برق

پایان نامه کارشناسی ارشد

(گرایش الکترونیک)

خطی سازی میکسرهای فعال در گیرنده های Zero-IF

نگارش:

مهدی براتی

استاد راهنما:

دکتر محمد یآوری

اسفند 1389

بِسْمِ اللَّهِ الرَّحْمَنِ الرَّحِيمِ

تقدیم با عشق

و ای عشق...

بدر و مادرم

و پاک ترین و دوست داشتنی ترین نگاه...

خواهرزاده عزیزم

محمد مستن

تشکر و قدردانی

به لطف و یاری خداوند مهربان، این پایان‌نامه به سرانجام رسید. از راهنمایی‌ها و آموزش‌های استادم جناب آقای دکتر یاوری تشکر می‌کنم. صمیمانه از محمدرضا اشرف، یار عزیز و همیشه همراهم در خوابگاه، آزمایشگاه، در روزهای شادی و لحظات غم تشکر می‌کنم و همچنین قدردانی می‌کنم از آقایان توحید موسی‌زاده، حسین پاک‌نیت، مسعود توحیدیان، بهزاد زینلی، حبیب پارسافر و دوستان عزیزم در آزمایشگاه طراحی مدارات مجتمع دانشگاه صنعتی امیرکبیر و برای آن‌ها توفیق روز افزون را از خداوند منان خواستارم.

بالاترین مراتب قدردانی و ارادت را خدمت پدر و مادر و خواهر عزیزم که همیشه پشتوانه و هم‌فکر و همراه من بودند و جز موفقیت من نخواستند، دارم و از صمیم قلب برایشان آرزوی سعادت‌مندی می‌کنم.

در نهایت از کمیته نانو به دلیل حمایت مالی در انجام این پایان‌نامه سپاسگزارم و پیشرفت روز افزون این کمیته را خواهانم.

و در خاطر هست، که اگر نبودند شهیدان، نبود این آب و گل...

چکیده

استفاده از گیرنده‌های Zero-IF، به دلیل قابلیت فشرده‌سازی بالا و قیمت پایین، بدون تردید در سال‌های اخیر بیشترین نگاه را در کاربردهای تجاری استانداردهای مخابراتی به خود معطوف کرده است. بخش اعظم مشکلات این گیرنده‌ها، مربوط به میکسر پایین‌آورنده فرکانس به کار رفته در آن‌ها می‌باشد که این مشکلات شامل تولید عبارتهای غیرخطی انترمدولاسیون مرتبه دوم و سوم در میکسر، آفست DC و نویز می‌باشد. میکسرهای فعال از این جهت مورد توجه می‌باشند که اثر نویز طبقات بعدی خود را کاهش می‌دهند.

در این پایان‌نامه، تمرکز بر حداقل کردن مشکلات استفاده از میکسرها بوده است. با استفاده از روشی که در این جا معرفی شده است که بر پایه حذف جریان‌های مد مشترک می‌باشد، دو عبارت غیرخطی انترمدولاسیون مرتبه دوم و سوم تضعیف شده‌اند و از طرفی میکسر طراحی شده امکان تبدیل سیگنال تک‌سر را به تفاضلی، بدون نیاز به استفاده از بالون جهت تضعیف آفست DC آن، می‌دهد. در حقیقت میکسر معرفی شده می‌تواند به قسمی طراحی شود که در حین تبدیل سیگنال تک-سر به تفاضلی، آفست DC را تضعیف کند.

صحت محاسبات و تحلیل‌هایی که در این پایان‌نامه ارائه شده‌اند، با شبیه‌سازی محیط مداری و شبیه‌سازی پست-لی‌آوت تایید شده‌اند. طرح میکسر CMOS نهایی، در تکنولوژی‌های 180nm، 130nm و 90nm شبیه‌سازی شده و حداقل مقدار IIP2 که در این تکنولوژی‌ها دست یافته شده، به ترتیب 45.64dBm، 52.75dBm و 52.9dBm می‌باشد.

کلمات کلیدی: گیرنده Zero-IF، میکسر پایین‌آورنده فرکانس، انترمدولاسیون، حذف جریان

مد مشترک

فهرست مطالب

- 1-1- مقدمه 1
- 2- میکسرهای پایین‌آورنده فرکانس 5
- 1-2- ساختارهای مختلف استفاده از میکسر RF در بخش Front-End 7
- 2-2- مقایسه میکسرهای فعال و غیرفعال 9
- 3-2- سلول پایه گیلبرت 12
- 4-2- ملاحظات طراحی میکسر 14
- 2-4-2- بهره تبدیل 14
- 2-4-2- نویز 16
- 3-4-2- اعوجاج 18
- 3- مروری بر چند نمونه تکنیک خطی‌سازی در میکسرها 24
- 1-3- میکسر پایین‌آورنده فرکانس با IIP2 برابر 78dBm 25
- 3-1-1- طبقه هدایت انتقالی 25
- 3-1-2- زوج ترانزیستورهای سوئیچ 27
- 3-1-3- طرح کلی مدار و نتایج نهایی 28
- 2-3- میکسر با IIP2 بهبود یافته به روش کالیبراسیون 29
- 3-3- میکسر با IIP3 بیشتر از 10dBm با استفاده از تکنیک حذف IM3 32
- 4- روش جدید ارائه شده حذف جریان‌های مد مشترک 35
- 1-4- ایده حذف عبارت مد مشترک در تمام فرکانس‌ها 35
- 2-4- پیاده‌سازی مداری و تحلیل چگونگی حذف عبارت مد مشترک 36
- 3-4- تحلیل سیگنال کوچک برای محاسبه بهره مدار حذف کننده CM 38
- 4-4- تضعیف جریان انترمدولاسیون مرتبه سوم 39

- 40 5-4- رفع مشکل اثر بارگذاری مدار ارائه شده
- 41 6-4- محاسبه دستی نویز مدار حذف کننده CM
- 43 7-4- طرح نهایی و نتایج
- 48 5- طراحی مداری میکسر پیشنهاد شده
- 48 5-1- مشخصات میکسر طراحی شده
- 49 5-2- طراحی مداری میکسر مطلوب
- 56 5-3- به دست آوردن پارامترهای طراحی
- 56 5-3-1- نقش بهره تبدیل در تعیین پارامترها
- 57 5-3-2- نقش نویز در تعیین پارامترها
- 60 5-3-3- نقش معیارهای خطی بودن IIP2 و IIP3 در تعیین پارامترهای طراحی
- 61 5-4- رسم لی آوت میکسر طراحی شده
- 64 6- نتایج شبیه‌سازی، نتیجه‌گیری و پیشنهادات
- 64 6-1- نتایج شبیه‌سازی
- 75 6-2- نتیجه‌گیری
- 76 6-3- پیشنهادات برای روند ادامه کار
- 79 7- مراجع

فهرست شکل‌ها

- شکل (1-1): ساختار متداول مورد استفاده در گیرنده‌های سوپر هتروداین 2
- شکل (2-1): ساختار متداول گیرنده‌های Zero-IF 2
- شکل (1-2): ساختارهای مختلف RF Front-End در DCR 8
- شکل (2-2): میکسر غیرفعال 10
- شکل (3-2): میکسر فعال 10
- شکل (4-2): شمای ساده یک نمونه سلول گیلبرت با استفاده از ماسفت 13
- شکل (5-2): مدل عملی سلول گیلبرت 13
- شکل (6-2): NF بر حسب فرکانس در میکسرهای پایین‌آورنده فرکانس 19
- شکل (7-2): رابطه بین سیگنال مطلوب و اعوجاج مرتبه N ام 20
- شکل (8-2): انترمدولاسیون مرتبه سوم در میکسر 21
- شکل (9-2): انترمدولاسیون مرتبه دوم در میکسر DCR 22
- شکل (10-2): نمایش تصویری P_{-1dB} در ورودی 23
- شکل (1-3): طرح طبقه هدایت انتقالی ورودی 26
- شکل (2-3): تغییرات $IIP2$ بر حسب جریان بایاس 27
- شکل (3-3): شکل طرح مورد نظر برای افزایش $IIP2$ در حالت ورودی تک‌سر 28
- شکل (4-3): راه حل مورد نظر برای افزایش $IIP2$ در بالانس دوطرفه 28
- شکل (5-3): طرح نهایی میکسر مورد نظر 29
- شکل (6-3): نمودار بلوکی تکنیک تنظیم $IP2$ 30
- شکل (7-3): میکسر تنظیم شده مفروض 31
- شکل (8-3): تکنیک مورد نظر حذف $IM3$ 33
- شکل (9-3): میکسر حذف کننده $IM3$ به همراه طبقه بهره خطی شده 34
- شکل (1-4): طبقه بهره یک میکسر تفاضلی ساده 36
- شکل (2-4): طرح اولیه میکسر حذف کننده بخش CM در کلیه فرکانس‌ها 37
- شکل (3-4): مدار معادل سیگنال کوچک 38
- شکل (4-4): نمودار g_m' و g_m'' بر حسب تغییرات ولتاژ V_{gs} 40
- شکل (5-4): طرح توصیف کننده چگونگی حذف g_m'' 40

- شکل (6-4): مدار حذف کننده جریان های مد مشترک اصلاح شده..... 41
- شکل (7-4): مدار در نظر گرفته شده برای محاسبه نویز Mq_2 42
- شکل (8-4): مدار در نظر گرفته شده برای محاسبه نویز Mq_4 43
- شکل (9-4): طرح نهایی مدار حذف کننده CM..... 44
- شکل (10-4): نتیجه شبیه سازی مونت کارلو برای یک سلول گیلبرت ساده..... 46
- شکل (11-4): نتیجه شبیه سازی مونت کارلو پس از اعمال ایده حذف جریان CM..... 46
- شکل (12-4): مقایسه بهره تبدیل در سلول گیلبرت ساده و در طرح حذف جریان های CM..... 47
- شکل (13-4): مقایسه DSB NF در میکسر ساده و در طرح حذف جریان های CM..... 47
- شکل (1-5): طرح اولیه میکسر مطلوب..... 49
- شکل (2-5): طرح میکسر مورد نظر به همراه فیلتر میان گذر..... 50
- شکل (3-5): مدار میکسر به همراه فیلتر میان گذر و منابع جریان Current Bleeding..... 52
- شکل (4-5): مدار میکسر به همراه فیلتر میان گذر اصلاح شده و منابع جریان Current Bleeding..... 53
- شکل (5-5): اعمال روش CMFB به مدار میکسر طراحی شده..... 54
- شکل (6-5): تقویت کننده عملیاتی دو طبقه مورد استفاده برای CMFB..... 54
- شکل (7-5): روش Source Degeneration در طراحی میکسر در تکنولوژی 90 نانومتر..... 55
- شکل (8-5): مدار بایاس مورد استفاده برای مدار میکسر..... 55
- شکل (9-5): شکل لی آوت میکسر طراحی شده..... 63
- شکل (1-6): خروجی میکسر در تحلیل پاسخ گذرای سینوسی در فرکانس 2.4GHz..... 65
- شکل (2-6): خروجی میکسر در تحلیل پاسخ گذرای سینوسی در فرکانس 5GHz..... 66
- شکل (3-6): پاسخ نویز میکسر طراحی شده در فرکانس 2.4GHz..... 66
- شکل (4-6): پاسخ نویز میکسر طراحی شده در فرکانس 5GHz..... 67
- شکل (5-6): مقادیر شبیه سازی شده IIP_2 و IIP_3 با استفاده از تحلیل HB در فرکانس 2.4GHz..... 67
- شکل (6-6): مقادیر شبیه سازی شده IIP_2 و IIP_3 با استفاده از تحلیل HB در فرکانس 5GHz..... 67
- شکل (7-6): شکل موج خروجی تحلیل گذرای میکسر طراحی شده در تکنولوژی 130 نانومتر..... 69
- شکل (8-6): نویز خروجی میکسر طراحی شده در تکنولوژی 130 نانومتر..... 69
- شکل (9-6): مقادیر شبیه سازی شده IIP_2 و IIP_3 با استفاده از تحلیل HB در فرکانس 2.4GHz..... 69
- شکل (10-6): شکل موج خروجی تحلیل گذرای میکسر طراحی شده در تکنولوژی 180 نانومتر..... 71

- شکل (6-11): نویز خروجی میکسر طراحی شده در تکنولوژی 180 نانومتر..... 71
- شکل (6-12): نمودار تحلیل مونته کارلو برای محاسبه IIP2 در تکنولوژی 180 نانومتر..... 71
- شکل (6-13): مقادیر شبیه‌سازی شده برای IIP3 با استفاده از تحلیل HB در فرکانس 2.4GHz..... 72
- شکل (6-14): نمودار تحلیل مونته کارلو برای IIP2 در مدار خروجی شبیه‌سازی پست لی‌آوت..... 73
- شکل (6-15): مدار پیشنهادی برای پیاده‌سازی طرح باتیستا بر روی میکسرهای فعال..... 78

فهرست جداول

- جدول (1-2): مقایسه میکسر فعال و غیرفعال. 11
- جدول (1-3): نتایج اندازه‌گیری شده. 29
- جدول (2-3): خلاصه نتایج اندازه‌گیری شده. 34
- جدول (1-4): انحراف از معیار استاندارد برای منحنی گوسی عدم تطبیق ترانزیستورهای MOS..... 44
- جدول (2-4): مقادیر اجزاء مدار طراحی شده. 45
- جدول (3-4): نتایج حاصل از شبیه‌سازی. 46
- جدول (1-5): مشخصات مورد نظر برای طراحی میکسر. 49
- جدول (2-5): نتایج حاصل از شبیه‌سازی. 50
- جدول (1-6): مقادیر اجزای طراحی شده در تکنولوژی 90 نانومتر. 65
- جدول (2-6): نتایج حاصل از شبیه‌سازی در تکنولوژی 90 نانومتر. 65
- جدول (3-6): مقادیر ترانزیستورهای طراحی شده در تکنولوژی 130 نانومتر و فرکانس 2.4GHz. 68
- جدول (4-6): نتایج حاصل از شبیه‌سازی در تکنولوژی 130 نانومتر. 68
- جدول (5-6): مقادیر اجزای طراحی شده در تکنولوژی 180 نانومتر و فرکانس 2.4GHz. 70
- جدول (6-6): نتایج حاصل از شبیه‌سازی در تکنولوژی 180 نانومتر. 70
- جدول (7-6): نتایج حاصل از شبیه‌سازی فایل خروجی لی‌آوت. 72
- جدول (8-6): نتایج حاصل از شبیه‌سازی گوشه‌های دمایی و سرعت. 73
- جدول (9-6): مقایسه میکسرهای طراحی شده با چند نمونه از کارهای معتبر دیگر. 74

مراجع

- [1] S. Rose, *A CMOS Sub-harmonic Mixer for WCDMA*, Ph.D. Dissertation, Univ. of California, Berkeley, 2002
- [2] M. Terrovitis and R. G. Meyer, "Intermodulation distortion in current commutating CMOS mixers," *IEEE J. Solid-State Circuits*, vol. 35, no.10, pp. 1461–1473, Oct. 2000.
- [3] I. Elahi, K. Muhammad, and P. T. Balsara, "IIP2 and DC offsets in the presence of leakage at LO frequency," *IEEE Trans. Circuits Syst. II, Exp. Briefs*, vol. 53, no. 8, pp. 647–651, Aug. 2006.
- [4] H. Darabi and A. A. Abidi, "Noise in RF-CMOS mixers: A simple physical model," *IEEE J. Solid-State Circuits*, vol. 35, no. 1, pp. 15–25, Jan. 2000.
- [5] S. Lee, M. Huang, and C.-J. Kuo, "Analysis and implementation of a CMOS even harmonic mixer with current reuse for hetrodyne and direct-conversion receivers," *IEEE Trans. Circuits Syst. I, Reg. Papers*, vol. 52, no. 4, pp. 1741–1751, Sep. 2005.
- [6] E. A. M. Klumperink, Simon M. Louwsma, G. J. M. Wienk, and B. Nauta, "A CMOS Switched Transconductor Mixer," *IEEE J. Solid-State Circuits*, vol. 39, no. 8, Aug. 2004.
- [7] W.-C. Huang, C.-M. Hsu, C.-M. Lee, H.-Y. Huang and C.-H. Luo, "Dual Band LNA/Mixer Using Conjugate Matching for Implantable Biotelemetry," *IEEE International Symp. Circuits and Syst.*, pp. 1764-1767, May 2008.
- [8] S. C. Blaakmeer, E. A. M. Klumperink, D. M. W. Leenaerts, and B. Nauta, "A wideband balun LNA I/Q-mixer combination in 65 nm CMOS," *IEEE ISSCC Dig. Tech. Papers*, pp. 326–327, Feb. 2008.
- [9] K. Dufrêne, Z. Boos, and R. Weigel, "Digital Adaptive IIP2 Calibration Scheme for CMOS Downconversion Mixers," *IEEE J. Solid-State Circuits*, vol. 43, no. 11, Nov. 2008.

- [10] M.-W. Hwang, G.-H. Cho, S.-Y. Yoo, J.-C. Lee, S.-M. Ock, S.-K. Min, S.-H. Beck, K. Lim, S. Han, and J. Lee, "A high IIP2 direct-conversion receiver using even-harmonic reduction technique for cellular CDMA/ PCS/GPS applications," *IEEE Trans. Circuits Syst. I, Reg. Papers*, vol. 55, no. 9, pp. 2934–2943, Oct. 2008.
- [11] K. Dufrene, Z. Boos, and R. Weigel, "Digital adaptive IIP2 calibration scheme for CMOS downconversion mixers," *IEEE J. Solid-State Circuits*, vol. 43, no. 11, pp. 2434–2445, Nov. 2008.
- [12] K. Kivekäs, *Design and Characterization of Downconversion Mixers and the On-Chip Calibration Techniques for Monolithic Direct Conversion Radio Receivers*, PhD Dissertation, Helsinki University of Technology, 2002.
- [13] H. Pretl, W. Schelmbauer, B. Adler, L. Maurer, J. Fenk, and R. Weigel, "A SiGe-bipolar down-conversion mixer for a UMTS zero-IF receiver," in *Proc. IEEE Bipolar/BiCMOS Technol. Meeting, Minneapolis, MN*, pp. 40–43, Sept. 2000.
- [14] H. Pretl, W. Schelmbauer, L. Maurer, H. Westmayr, R. Weigel, B.-U. Klepser, J. Fenk, "A WCDMA Zero-IF Front-End for UMTS in a 75 GHz SiGe BiCMOS Technology," *IEEE RFIC Symp. Digest of Papers*. 2001, pp. 9-12.
- [15] M. Voltti, T. Koivisto, E. Tiiliharju, "Comparison of active and passive mixers," *18th European Conf. Circuit Theory and Design, ECCTD*, pp.890-893, 2007.
- [16] B. Gilbert, "A Precise Four-Quadrant Multiplier with Subnanosecond Response," *IEEE J. Solid-State Circuits*, vol. SC-3, pp. 365-373, Dec. 1968.
- [17] L. A. MacEachern and T. Manku, "A charge-injection method for Gilbert cell biasing," *IEEE Canadian conf. on Electrical and computer Engineering*, pp. 365-368, May 1998.
- [18] M.-W. Hwang, G.-H. Cho, S.-Y. Yoo, J.-C. Lee, S.-M. Ock, S.-K. Min, S.-H. Beck, K. Lim, S. Han, and J. Lee, "A high IIP2 direct-conversion receiver using even-harmonic reduction technique for cellular CDMA/ PCS/GPS applications," *IEEE Trans. Circuits Syst. I, Reg. Papers*, vol. 55, no. 9, pp. 2934–2943, Oct. 2008.
- [19] K. L. Fong, *Design and Optimization Techniques for Monolithic RF Downconversion Mixers*, PhD Dissertation, University of California, Berkeley, 1997.
- [20] M. Brandolini, P. Rossi, D. Sanzogni, and F. Svelto, "A +78 dBm IIP2 CMOS Direct Downconversion Mixer for Fully Integrated UMTS Receivers," *IEEE J. Solid-State Circuits*, vol. 41, no. 3, March 2006.
- [21] M. B. Vahidfar, and O. Shoaie, "A New IIP2 Enhancement Technique for CMOS Down-Converter Mixers," *IEEE Trans. Circuits and Syst. II: Exp Briefs*, vol. 54, no. 12, Dec. 2007.
- [22] D. Manstretta, M. Brandolini, and F. Svelto, "Second-order intermodulation mechanisms in CMOS downconverters," *IEEE J. Solid-State Circuits*, vol. 38, no. 3, March 2003.
- [23] S. Otaka, "A +10 dBm IIP3 SiGe mixer with IM3 cancellation technique," *IEEE J. Solid-State Circuits*, vol. 39, no. 12, Dec 2004.
- [24] T. W. Kim, B. Kim, and K. Lee, "Highly linear RF CMOS amplifier and mixer adopting MOSFET transconductance linearization by multiple gated transistors," *IEEE Radio Frequency Integrated Circuits Symposium*, pp. 107–110, Jun. 2003.

- [25] M. J. M. Pelgrom, A. C. J. Duinmaijer, and A. P. G. Welbers, "Matching properties of MOS transistors," *IEEE J. Solid-State Circuits*, vol. 24, pp. 1433–1440, May 1989.
- [26] M. B. Vahidfar, and O. Shoaie "A High IIP2 Mixer Enhanced by a New Calibration Technique for Zero-IF Receivers," *IEEE Trans. Circuits and Syst. II: Exp. Briefs*, vol. 55, no. 3, March 2008.
- [27] J. Jiang; D. M. Holburn, "Design and analysis of a low-power highly linear mixer," *European Conf. Circuit Theory and Design, Digital Object Identifier: 10.1109/ECCTD*, 5275084, pp. 675-678, 2009.
- [28] Y. Xiao, "IEEE 802.11n: enhancements for higher throughput in wireless LANs," *IEEE Wireless Commun.*, vol. 12, no. 6, Dec. 2005.
- [29] M. Yavari, "RFIC Class Notes," *Amirkabir univ. tech.* , autumn, 2009
- [30] M. T. Terrovitis and R. G. Meyer, "Noise in current-commutating CMOS mixers," *IEEE J. Solid-State Circuits*, vol. 34, pp. 772–783, Jun. 1999.
- [31] S.-G. Lee and J.-K. Choi "Current-reuse bleeding mixer," *Electron. Lett.*, vol. 36, no. 8, pp. 696–697, Apr. 2000.
- [32] F.-C. Chang, P.-C. Huang, S.-F. Chao, and H. Wang, "A low power folded mixer for UWB system applications in 0.18- μ m CMOS technology," *IEEE Microwave. Wireless Compon. Lett.*, vol. 17, no. 5, pp. 367–369, May 2007.
- [33] A. Amer, E. Hegazi, and H. F. Ragaie, "A 90-nm wideband merged CMOS LNA and mixer exploiting noise cancellation," *IEEE J. Solid-State Circuits*, vol. 42, pp. 323–328, Feb. 2007.
- [34] S. Lee, J. Bergervoet, K. S. Harish, D. Leenaerts, R. Roovers, R. van de Beek, and G. van der Weide, "A broadband receive chain in 65 nm CMOS," in *IEEE ISSCC Dig. Tech. Papers*, Feb. 2007, pp. 418–612.
- [35] S. Blaakmeer, E. Klumperink, D. Leenaerts, and B. Nauta, "The blixer, a wideband balun-LNA-I/Q-mixer topology," *IEEE J. Solid-State Circuits*, vol. 43, no. 12, pp. 2706–2715, Dec. 2008.
- [36] F. Mahmoudi; C.A.T. Salama, "8GHz, 1V, High Linearity, Low Power CMOS Active Mixer", *IEEE Radio Frequency Integrated Circuits Symposium*, pp 401-404, 2004.
- [37] M. Brandolini, M. Sosio, F. Svelto, "A 750mV fully integrated direct conversion receiver front-end for GSM in 90nm CMOS," *JSSCC* 42 (6) (2007) 1310–1317.
- [38] K. Choi, D.-H. Shin, Y.-C. P., "A 1.2-V, 5.8-mW, ultrawideband folded mixer in 0.13- μ m CMOS," *IEEE Radio Frequency Integrated Circuit Symposium* 2007, June 2007, pp. 489-492.
- [39] S. Rodriguez, A. Rusu, L.-R. Zheng, and M. Ismail, "Digital Calibration of Gain and Linearity in a CMOS RF Mixer," *IEEE International Symp. Circuits and Syst., ISCAS*, pp. 1288-1291, May 2008
- [40] Y. Koolivand, M. Yavari, O. Shoaie, A. Fotowat Ahmady, " Low Voltage Low Power Techniques in Design of Zero IF CMOS Receivers," *IEEE Conf. Electronics, Circuits and Systems*, pp. 13-16, 2009.
- [41] S. Chehrazi, A. Mirzaei, and A. A. Abidi, "Second-order intermodulation in current-commutating passive FET mixers," *IEEE Trans. Circuits Syst. I, Reg. Papers*, vol. 56, no. 12, pp. 2256–2568, Dec. 2009.

- [42] E. E. Bautista, B. Bastani, and J. Heck, "A high IIP2 downconversion mixer using dynamic matching," *IEEE J. Solid-State Circuits*, vol. 35, no. 12, pp. 1934–1941, Dec. 2000.

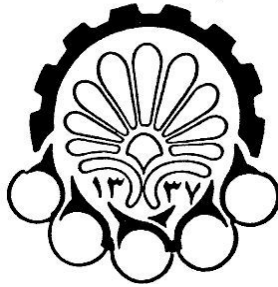
ABSTRACT

In recent years, utilizing of the zero-IF receivers have gained a lot of interest in commercial applications due to their high-integration capability and low cost. The main difficulty in using this type of receivers is utilizing of down-conversion mixers which result in second and third order intermodulations, noise and DC offset. Because of reducing the effect of the next stage's noise, active mixers have earned some interests.

In this thesis, the main concern is on reducing the difficulties of using mixers. By the method introduced here, which is based on common-mode current removal, the second and third order intermodulations are attenuated. Moreover, the generated DC offset in the process of converting single-path signal to a differential one, which was modified by a Balun in some other methods, is attenuated in circuitry. The numerical analysis of the introduced method is confirmed by the results of schematic simulation and post-layout simulations.

To verify the effectiveness of the proposed structure, HSPICE-RF circuitry and post layout simulations were performed on the proposed structure. Simulation results show that the proposed structure achieves a minimum of IIP2 of 45.64dBm, 52.75dBm and 52.9dBm, using 90,130 and 180 nm HSPICE-RF technology files, respectively.

Keywords: zero-IF receiver, down-conversion mixer, intermodulation, common-mode current removal.



Amirkabir University of Technology
(Tehran Polytechnic)
Department of Electrical Engineering

A dissertation submitted in partial fulfilment of
the requirements for the degree of

Master of Science

Linearization of Active Mixers in Zero-IF Receivers

By:
Mahdi Barati

Under Supervision of:
Dr. Mohammad Yavari

February 2011