

Amirkabir University of Technology  
(Tehran Polytechnic)  
Department of Electrical Engineering

A dissertation submitted in partial fulfilment of  
the requirements for the degree of

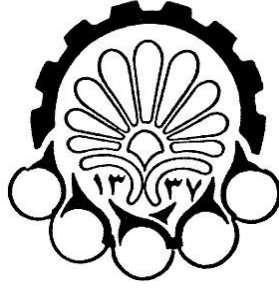
Master of Science

Design and Simulation of a Wide Tuning Range  
Voltage Controlled Oscillator in 90nm CMOS Technology

By:  
Fatemeh Ataei

Under Supervision of:  
Dr. Mohammad Yavari

February 2011



دانشگاه صنعتی امیرکبیر

(پلی تکنیک تهران)

دانشکده مهندسی برق

پایان نامه کارشناسی ارشد

(گرایش الکترونیک)

طراحی و شبیه‌سازی یک نوسان ساز کنترل شونده با ولتاژ با قابلیت

محدوده تنظیم وسیع در تکنولوژی ۹۰ نانومتری CMOS

نگارش:

فاطمه عطائی

استاد راهنما:

دکتر محمد یآوری

اسفند ۱۳۸۹

بِسْمِ اللَّهِ الرَّحْمَنِ الرَّحِيمِ

تقدیم به مادر دلسوز

پدر فداکار

و همسر مهربانم

## تشکر و قدردانی

اکنون که به یاری پروردگار نگارش این پایان نامه به اتمام رسیده است بر خود لازم می دانم تا از تمام عزیزانی که مرا در این راه مساعدت نموده اند صمیمانه تشکر نمایم.

در آغاز از زحمات استاد راهنمای محترم جناب آقای دکتر محمد یآوری که در انجام این پایان نامه مرا از راهنمایی های ارزشمند خویش بهره مند ساختند قدردانی می نمایم که اگر نقطه قوتی در این پایان نامه باشد بدون شک از راهنمایی ها و پیگیری های ایشان است. همچنین از اساتید محترم آقایان دکتر علی فتوت احمدی و دکتر حسن کاتوزیان که داوری این پایان نامه را پذیرفتند سپاسگزارم. از راهنمایی ها و کمک های دوستان خوبم جناب آقای مهندس امیر نیک پیک و سرکار خانم مهندس نجمه ابراهیمی و مهندس افسانه چهلهچراغی و دیگر دوستان در آزمایشگاه مدارهای مجتمع دانشگاه صنعتی امیرکبیر تشکر می کنم و برای تمام این عزیزان آرزوی موفقیت دارم.

از پدر و مادر مهربانم که همواره پشتیبانم بوده اند و در تمام مراحل زندگی مایه دلگرمی من، تشکر و قدردانی می کنم. از همسر عزیزم که در این مسیر همراه من بود قدردانی می کنم؛ بدون او پیمودن این مسیر برایم میسر نبود.

در نهایت از ستاد ویژه توسعه فناوری نانو به دلیل حمایت مالی در انجام این پایان نامه

سپاسگزارم و پیشرفت روز افزون این مرکز را آرزومندم.

## چکیده

رشد سریع در زمینه ارتباطات بی‌سیم، طراحان مدارات آنالوگ را ملزم به طراحی و ساخت مدارات بسیار متنوع در استانداردهای مختلف کرده است. طراحی دقیق نوسان‌سازها به عنوان یکی از مهمترین اجزای سازنده این مدارات نیز بسیار مورد توجه قرار گرفته است. در سال‌های اخیر طراحی نوسان‌سازهای باند وسیع از اهمیت بیشتری نیز برخوردار شده است.

در این پایان‌نامه ابتدا به معرفی نوسان‌سازها و بررسی ویژگی‌ها و مفاهیم پایه‌ای یک نوسان‌ساز پرداخته شده است. در ادامه ساختارهای متنوع نوسان‌سازهای کنترل‌شونده با ولتاژ LC معرفی شده است. سپس، تکنیک‌های متنوعی که برای ایجاد یک گستره تنظیم بالا تا به امروز معرفی شده‌اند بررسی و ویژگی‌های هر تکنیک مشخص شده است. در ادامه دو نوسان‌ساز باند وسیع پیشنهاد شده است. در ساختار اول، یک نوسان‌ساز Dual-Mode معرفی شده که این نوسان‌ساز، ساختار جدید کلاس C را در خود جای داده است. با اعمال تکنیک‌هایی برای کاهش توان مصرفی و افزایش باند فرکانسی به نوسان‌سازی دست پیدا کرده‌ایم که از نویز فاز پائین ساختار کلاس C برخوردار شده، یک گستره فرکانسی وسیع را پوشش داده و از توان مصرفی قابل قبولی نیز برخوردار است. در ساختار دوم پیش از ارائه روشی برای افزایش گستره فرکانسی، با اصلاح ساختار کلاس C به ساختاری دست پیدا کرده ایم که از سوئیچینگ بالاتری نسبت به کلاس C معمولی برخوردار است و این امر سبب شده تا ساختار پیشنهاد شده در این پایان‌نامه از نویز فاز پائین‌تری نسبت به کلاس C ساده برخوردار باشد. طراحی این نوسان‌سازها در دو تکنولوژی ۹۰ و ۱۸۰ نانومتر CMOS به کمک نرم افزارهای ADS و Cadence Spectre RF صورت گرفته است. نوسان‌ساز Dual-Mode در مود اول و دوم به ترتیب به نویز فاز ۱۲۳- و ۱۲۱dBc/Hz در آفست یک مگا هرتز، توان مصرفی ۶ و ۴/۵ میلی وات و گستره تنظیم ۷۲٪ برای کل نوسان‌ساز در تکنولوژی ۱۸۰ نانومتر رسیده است و نوسان‌ساز کلاس C سوئیچینگ بالا در دو تکنولوژی ۱۸۰ و ۹۰ نانومتر به ترتیب به نویز فاز ۱۲۶.۳- و ۱۱۷dBc/Hz در آفست یک مگا هرتز، توان مصرفی ۵ و ۱/۸ میلی وات و گستره تنظیم ۳۸٪ و ۴۱٪ دست یافته است. دو ساختار ارائه شده در این پایان‌نامه با تعداد زیادی از جدیدترین نوسان‌سازها مقایسه شده‌اند و از ضرایب شایستگی خوبی برخوردار می‌باشند.

کلمات کلیدی: نوسان‌ساز کنترل‌شونده با ولتاژ، کلاس C، نویز فاز، گستره تنظیم، کالیبراسیون

Key Words: Voltage controlled oscillator, Class-C, Phase noise, Tuning Range, Calibration

## فهرست مطالب

فهرست شکل‌ها	۵
فهرست جداول	ز

### فصل اول: مقدمه

۱-۱- انگیزه	۱
۲-۱- کارهای انجام شده	۲
۳-۱- ساختار پایان‌نامه	۲

### فصل دوم: معرفی نوسان‌ساز

۱-۱- ساختار کلی VCO	۴
۲-۲- پارامترهای مهم در کارایی VCO	۶
۱-۲-۲- گستره تنظیم	۶
۲-۲-۲- خطی بودن	۶
۳-۲-۲- تثبیت دامنه خروجی	۷
۴-۲-۲- تلفات توان	۷
۵-۲-۲- حذف اثر منبع تغذیه و مد مشترک	۷
۶-۲-۲- تمیزی سیگنال خروجی	۷
۷-۲-۲- نویز فاز	۷

### فصل سوم: مروری بر ساختارهای موجود

۱-۳- مقدمه	۱۳
۲-۳- بررسی و مقایسه ساختارهای متداول نوسان‌سازهای LC	۱۳
۱-۲-۳- نوسان‌ساز تزویج ضربدری	۱۳
۲-۲-۳- نوسان‌ساز کلپیتز	۱۷

- ۱۸-۳-۲-۳- نوسان ساز کلاس C.....
- ۲۱-۳-۳- نحوه عملکرد اسپلاتور کلاس C.....
- ۲۲-۴-۳- مقایسه نوسان ساز کلاس C و تزویج ضربدری.....
- ۲۴-۵-۳- سوئیچ خروجی نوسان ساز کلاس C.....
- ۲۴-۶-۳- روشهای مختلف ایجاد گستره تنظیم وسیع.....
- ۲۵-۱-۶-۳- استفاده از ورکتور.....
- ۲۵-۲-۶-۳- استفاده از خازنهای سویچ شونده.....
- ۲۶-۳-۶-۳- استفاده از سلفهای سویچ شونده.....
- ۲۶-۴-۶-۳- استفاده از ساختار ترانسفورماتوری.....
- ۲۷-۵-۶-۳- روش کنترل مغناطیسی.....
- ۲۸-۶-۶-۳- استفاده مجدد از دورهای یک سلف.....
- ۲۸-۷-۶-۳- استفاده از ترکیب تقسیم کنندههای ولتاژ، میکسرها و مالتی پلکسرها.....
- ۲۸-۸-۶-۳- استفاده از سلفهای فعال.....
- ۲۹-۹-۶-۳- استفاده از نوسان سازهایی با چندین مدار تانک و دارای چند مود کاری.....
- ۲۹-۷-۳- خازنهای ورکتور.....

### فصل چهارم: نوسان سازهای باند وسیع پیشنهادی

- ۳۴-۱-۴- مقدمه.....
- ۳۴-۲-۴- نوسان ساز کلاس C با دو مود کاری، دارای گستره تنظیم وسیع.....
- ۳۵-۳-۴- بکارگیری بانک خازنی سوئیچ شونده برای افزایش گستره تنظیم.....
- ۳۷-۴-۴- معادلات گستره فرکانسی ایجاد شده توسط بانک خازنی سوئیچ شونده.....
- ۴۰-۵-۴- استفاده از ساختار ترانسفورمری برای افزایش بیشتر گستره فرکانسی.....
- ۴۰-۱-۵-۴- ساختار کلی نوسان ساز Dual-Mode کلاس C.....



- ۴-۶- طراحی سلف‌های نوسان ساز ..... ۴۳
- ۴-۶-۱- ساختار Stack ..... ۴۴
- ۴-۶-۲- ساختار درهم تنیده شده ..... ۴۵
- ۴-۶-۳- ساختار هم مرکز ..... ۴۵
- ۴-۷- تعریف زیر لایه ..... ۴۷
- ۴-۸- بررسی درستی زیر لایه استفاده شده برای طراحی سلف ..... ۴۸
- ۴-۹- شیلد کردن ..... ۴۹
- ۴-۱۰- نکته‌های در خصوص ضریب کیفیت سلفهای تزویج شده ..... ۵۴
- ۴-۱۱- مدل II سلف ..... ۵۶
- ۴-۱۲- ضریب کیفیت مدار تانک ..... ۵۷
- ۴-۱۳- کالیبراسیون نوسان ساز (کنترل دامنه نوسان خروجی یک نوسان ساز) ..... ۵۸
- ۴-۱۴- مدار پیشنهادی برای کنترل دامنه نوسان خروجی ..... ۶۵
- ۴-۱۵- نوسانساز کلاس C سوئینگ بالا ..... ۶۷
- ۴-۱۶- سوئینگ خروجی در نوسانساز کلاس C پیشنهادی ..... ۶۹
- ۴-۱۷- مقایسه ساختار کلاس C پیشنهادی با ساختار کلاس C ساده ..... ۷۰
- ۴-۱۸- نوسان ساز پیشنهادی کلاس C سوئینگ بالا دارای گستره تنظیم وسیع ..... ۷۱
- ۴-۱۹- نتیجه گیری ..... ۷۳

### فصل پنجم: نتایج شبیه‌سازی، نتیجه گیری و ارائه پیشنهادات

- ۵-۱- مقدمه ..... ۷۵
- ۵-۲- طراحی نوسان ساز ..... ۷۵
- ۵-۲-۱- فرکانس نوسان ..... ۷۵
- ۵-۲-۲- ولتاژ تغذیه ..... ۷۶

- ۳-۲-۵- ابعاد ترانزیستورهای سوئیچ شونده ..... ۷۶
- ۴-۲-۵- خازنهای رزوناتور ..... ۷۷
- ۵-۲-۵- انتخاب ضرایب تزویج سلفها ..... ۷۸
- ۶-۲-۵- سلفها ..... ۷۸
- ۳-۵- نتایج شبیه سازی مدار اول ..... ۷۸
- ۴-۵- جانمایی مدار دوم ..... ۸۱
- ۵-۵- نتایج شبیه سازی مدار دوم ..... ۸۴
- ۶-۵- مقایسه نوسان‌سازهای پیشنهادی با سایر نوسان‌سازها ..... ۸۷
- ۷-۵- نتیجه گیری ..... ۹۰
- ۸-۵- ارائه‌ی پیشنهادات ..... ۹۰
- مراجع ..... ۹۲

## فهرست شکل‌ها

عنوان شکل	صفحه
شکل (۱-۲): سیستم فیدبک نوسان‌ساز.....	۴
شکل (۲-۲): شبکه انتخاب‌کننده فرکانس نوسان.....	۵
شکل (۳-۲): بلوک دیاگرام نوسان‌ساز هدایت انتقالی $G_m$ .....	۵
شکل (۲-۴): نحوه بدست آوردن نویز فاز.....	۹
شکل (۵-۲): نویز فاز در مسیر سیگنال.....	۱۰
شکل (۲-۶): تاثیر نویز فاز بر عملکرد اسیلاتور.....	۱۰
شکل (۲-۷): تغییرپذیر با زمان بودن نویز فاز توسط تزریق $\Delta V_n$ به اسیلاتور در زمان‌های مختلف.....	۱۱
شکل (۲-۸): منحنی نویز فاز بر حسب فرکانس.....	۱۲
شکل (۱-۳): (الف) نوسان‌ساز اتصال ضربدری و (ب) نوسان‌ساز اتصال ضربدری با خازن	۱۵
شکل (۲-۳): شکل موج جریان برای نوسان‌ساز اتصال ضربدری.....	۱۵
شکل (۳-۳): تکنیک فیلترینگ نویز.....	۱۶
شکل (۳-۴): دو تکنیک ارائه شده برای حذف نویز فیلکر.....	۱۷
شکل (۳-۵): (الف) ساختار نوسان‌ساز کلپیتز (ب) نوسان‌ساز کلپیتز تفاضلی بهبود یافته.....	۱۸
شکل (۳-۶): ساختار نوسان‌ساز کلپیتز تفاضلی.....	۱۹
شکل (۳-۷): (الف) نمودار نویز فاز نوسان‌سازهای کلپیتز و کلپیتز اصلاح شده و (ب) ساختار اصلاح شده نوسان‌ساز کلپیتز.....	۲۰
شکل (۳-۸): نوسان‌ساز کلاس C.....	۲۱
شکل (۳-۹): دو ساختار معرفی شده برای نوسان‌ساز کلاس C (الف) بایاس RC و (ب) بایاس	۲۱
ترانسفورمری.....	۲۱
شکل (۳-۱۰): شکل موج‌های جریان و ولتاژ نقاط مختلف نوسان‌ساز کلاس C.....	۲۲
شکل (۳-۱۱): نمودار جریان (الف) نوسان‌ساز کلاس C و (ب) نوسان‌ساز اتصال ضربدری.....	۲۳
شکل (۳-۱۲): نمودار جریان زمانی که ترانزیستورها وارد ناحیه تراپود عمیق می‌شوند.....	۲۳
شکل (۳-۱۳): استفاده از ورکتور برای افزایش گستره فرکانسی.....	۲۵
شکل (۳-۱۴): (الف) استفاده از خازن‌های سویچ شونده برای افزایش گستره فرکانسی و (ب) کاهش	۲۶
بهره نوسان‌ساز.....	۲۶

- شکل (۳-۱۵): استفاده از سلف‌های سویچ شونده برای افزایش گستره فرکانسی. ۲۶.....
- شکل (۳-۱۶): ساختار ترانسفورماتوری برای افزایش گستره فرکانسی ..... ۲۷.....
- شکل (۳-۱۷): کنترل مغناطیسی برای افزایش گستره فرکانسی در یک QVCO..... ۲۷.....
- شکل (۳-۱۸): استفاده مجدد از دور یک سلف برای افزایش گستره فرکانسی..... ۲۸.....
- شکل (۳-۱۹): استفاده از ترکیب تقسیم کننده‌های ولتاژ، میکسر و مالتی پلکسر برای افزایش گستره تنظیم..... ۲۸.....
- شکل (۳-۲۰): استفاده از سلف‌های فعال برای افزایش گستره تنظیم..... ۲۹.....
- شکل (۳-۲۱): نوسان ساز با دو مدار تانک و دو مود کاری..... ۳۰.....
- شکل (۳-۲۲): (الف) ورکتور A-MOS (ب) ورکتور I-MOS (ج) دیود ورکتور..... ۳۰.....
- شکل (۳-۲۳): مشخصه خازن PMOS برای حالتی پایه های که سورس، درین و بالک به یکدیگر متصل هستند..... ۳۱.....
- شکل (۳-۲۴): مسیر حامل‌ها برای خازن MOS در ناحیه وارونگی و مشخصه ورکتور I-MOS..... ۳۲.....
- شکل (۳-۲۵): ورکتور A-MOS و مشخصه ورکتور A-MOS..... ۳۲.....
- شکل (۴-۱): ساختار بایاس ترانسفورمری نوسان ساز کلاس C و بانک خازنی به کار رفته در آن..... ۳۵.....
- شکل (۴-۲): بکارگیری مقاومت بجای سوئیچ و اضافه کردن مقاومت و خازن به ورکتورها جهت حفظ تقارن گستره تنظیم..... ۳۷.....
- شکل (۴-۳): مدار تانک به همراه بانک خازنی و خازن‌های پارازیتی المان‌های مدار..... ۳۷.....
- شکل (۴-۴): منحنی‌های گستره تنظیم برای یک بانک خازنی  $n$  بیتی..... ۳۸.....
- شکل (۴-۵): نوسان ساز Dual-Mode کلاس C پیشنهادی..... ۴۰.....
- شکل (۴-۶): سلف‌های تزویج نشده و دامنه‌های نوسان آن..... ۴۱.....
- شکل (۴-۷): سلف‌های تزویج شده و دامنه‌های نوسان بر اساس کوچک و بزرگ بودن ضریب تزویج..... ۴۲.....
- شکل (۴-۸): دامنه‌های نوسان دو سلف تزویج شده..... ۴۳.....
- شکل (۴-۹): ساختار Stack دوسلف ..... ۴۴.....
- شکل (۴-۱۰): ساختار درهم تنیده شده..... ۴۵.....
- شکل (۴-۱۱): ساختار هم مرکز..... ۴۵.....
- شکل (۴-۱۲): برش عرضی لایه های موجود در تکنولوژی مورد استفاده..... ۴۸.....
- شکل (۴-۱۳): نمودار اندوکتانس و ضریب کیفیت تفاضلی دو سلف بررسی شده برای درستی زیر

- لایه.....۴۹
- شکل (۴-۱۴): شکل تقریبی سلف‌های تزویج شده بکار رفته در این نوسان ساز.....۴۹
- شکل (۴-۱۵): (الف) استفاده از شیلد زمین شده برای کاهش تلفات ناشی از کوپلینگ و (ب) جریان‌های گردابی ایجاد شده در زیر لایه به دلیل کوپلاژ سلف با زیر لایه.....۵۰
- شکل (۴-۱۶): ساختارهای مختلف شیلد (الف) نردبانی (ب) مش (ج) نعل اسبی .....۵۰
- شکل (۴-۱۷): ضریب کیفیت و اندوکتانس یک سلف با شیلد و بدون استفاده از شیلد.....۵۱
- شکل (۴-۱۸): نمای سه بعدی و نمای بالائی ترانسفورمر طراحی شده.....۵۲
- شکل (۴-۱۹): ضریب کیفیت سلف‌های تزویج نشده.....۵۳
- شکل (۴-۲۰): ضرایب تزویج بین سلف‌ها.....۵۳
- شکل (۴-۲۱): جهت جریان در یک مدار تانک با دو سلف تزویج شده در فرکانس‌های  $\omega_L$  و  $\omega_H$ .....۵۵
- شکل (۴-۲۲): ضریب کیفیت سلف‌های تزویج شده برای ایجاد ترانسفورماتور.....۵۵
- شکل (۴-۲۳): نحوه اتصال سرهای ترانسفورمر به مدار فعال.....۵۶
- شکل (۴-۲۴): مدل II برای سلف‌های تزویج شده بکار رفته در این نوسان ساز.....۵۶
- شکل (۴-۲۵): ضریب کیفیت مدار تانک در دو مود نوسان.....۵۸
- شکل (۴-۲۶): نوسان ساز در دو ناحیه محدود شونده توسط جریان و ولتاژ و نمودار نویز فاز در این دو ناحیه.....۵۹
- شکل (۴-۲۷): ساختار کلی مدار کالیبراسیون حلقه بسته.....۶۰
- شکل (۴-۲۸): ساختار مدار دنبال کننده پیک و نمودار خروجی بر حسب ورودی این مدار.....۶۱
- شکل (۴-۲۹): مشخصه غیر خطی یک دنبال کننده پیک.....۶۱
- شکل (۴-۳۰): زوج دیفرانسیلی به عنوان مدار مقایسه گر.....۶۲
- شکل (۴-۳۱): نوسان ساز و مدار کالیبراسیون حلقه بسته .....۶۳
- شکل (۴-۳۲): نقاط مشخص شده برای محاسبه تابع تبدیل نوسان ساز و مدار کالیبراسیون.....۶۳
- شکل (۴-۳۳): کالیبراسیون حلقه باز.....۶۵
- شکل (۴-۳۴): آینه جریان سوئیچ شونده جهت ثابت نگاه داشتن دامنه نوسان.....۶۶
- شکل (۴-۳۵): تغییر محل سوئیچ‌های منبع جریان از گیت به درین.....۶۷
- شکل (۴-۳۶): ساختار بایاس RC کلاس C.....۶۸
- شکل (۴-۳۷): نوسان ساز بایاس RC کلاس C با سوئیچ بالای پیشنهادی.....۶۹
- شکل (۴-۳۸): نمودار سوئیچ خروجی و نویز فاز ساختار بایاس RC کلاس C (الف) پیشنهادی

- ۷۲.....[19] (ب) ساختار
- ۷۳..... شکل (۴-۳۹): نوسان ساز کلاس C سوئیچینگ بالای ارائه شده در [70]
- ۷۳..... شکل (۴-۴۰): نوسان ساز کلاس C سوئیچینگ بالا به همراه بانک خازنی
- ۷۹..... شکل (۱-۵): سوئیچینگ خروجی در هر دو مود
- شکل (۲-۵): نویز فاز در گوشه‌های دمایی متفاوت (الف) مود اول در فرکانس 1.8GHz (ب) مود دوم
- ۸۰..... در فرکانس 2.5GHz
- ۸۱..... شکل (۳-۵): منحنی‌های تغییرات فرکانس بر حسب تغییر ولتاژ ورکتور
- ۸۳..... شکل (۴-۵): جانمایی نوسان ساز سوئیچینگ بالای کلاس C در تکنولوژی 0.18um
- ۸۴..... شکل (۵-۵): سوئیچینگ تک سر خروجی و گیت نوسان ساز سوئیچینگ بالای پیشنهادی 90nm
- شکل (۶-۵): نمودار نویز فاز در فرکانس مرکزی و گوشه‌های دمایی مختلف (الف) 0.18um و (ب)
- ۸۴..... 90nm
- ۸۶..... شکل (۷-۵): گستره فرکانسی نوسان ساز پیشنهادی (الف) 0.18um و (ب) 90nm
- ۸۶..... شکل (۸-۵): نمودار تغییر نویز فاز در طول بازه فرکانسی (الف) 0.18um و (ب) 90nm

## فهرست جداول

صفحه	عنوان جدول
۵۷.....	جدول (۴-۱): ابعاد المان‌های بکار رفته در مدل II شکل (۴-۲) در فرکانس 2.5GHz.....
۷۷.....	جدول (۵-۱): ابعاد ترانزیستورهای سوئیچ شونده $M_{1,2}$ در هر دو مود.....
۷۷.....	جدول (۵-۲): ابعاد خازن‌ها و سوئیچ‌های به کار رفته در بانک خازنی شکل (۴-۲).....
۷۸.....	جدول (۵-۳): ابعاد سلف‌های طراحی شده در محیط ADS Momentum.....
۷۸.....	جدول (۵-۴): اندوکتانس و ضریب کیفیت سلف‌های طراحی شده در ADS Momentum.....
۸۱.....	جدول (۵-۵): خلاصه عملکرد نوسان‌ساز در دو مود نوسان.....
۸۲.....	جدول (۵-۶): ابعاد المان‌های تشکیل دهنده نوسان‌ساز.....
۸۲.....	جدول (۵-۷): ابعاد المان‌های تشکیل دهنده بانک خازنی.....
۸۵.....	جدول (۵-۸): خلاصه عملکرد نوسان‌ساز.....
۸۹.....	جدول (۵-۹): مقایسه عملکرد نوسان‌سازهای پیشنهادی با به روزترین نوسان‌سازها.....

## مراجع

- [1] B. Razavi, *Design of Analog CMOS Integrated Circuits*, McGraw-Hill, 2001.
- [2] B. Razavi, *RF Microelectronics*, Prentice-Hall, 1998.
- [3] B. Razavi, "A study of phase noise in CMOS oscillators," *IEEE J. Solid-State Circuits*, vol. 31, no. 3, pp. 331-343, March 1996.
- [4] T. H. Lee, *The Design of CMOS Radio-Frequency Integrated Circuits*, Cambridge University Press, second edition, 2004.
- [5] J. Rael and A. Abidi, "Physical processes of phase noise in differential LC oscillators," *IEEE Custom Integrated Circuits Conference*, pp. 569-572, 2000.
- [6] B. Soltanian, H. Ainspan, W. Rhee, D. Friedman, and P. R. Kinget, "An ultra-compact differentially tuned 6-GHz CMOS LC-VCO with dynamic common-mode feedback," *IEEE J. Solid-State Circuits*, vol. 42, pp. 1635-1641, August 2007.
- [7] B. Soltanian and P. R. Kinget, "Tail Current-Shaping to Improve Phase Noise in LC Voltage-Controlled Oscillators," *IEEE J. Solid-State Circuits*, vol. 41, no. 8, pp. 1792-1802, August 2006.
- [8] A. Hajimiri and T. H. Lee, "A general theory of phase noise in electrical oscillators," *IEEE J. Solid-State Circuits*, vol. 33, pp. 179-194, February 1998.
- [9] A. Hajimiri and T. H. Lee, "Corrections to "A general theory of phase noise in electrical oscillators"," *IEEE J. Solid-State Circuits*, vol. 33, no. 6, pp. 928-928, June 1998.
- [10] D. Ham and A. Hajimiri, "Concepts and Methods in Optimization of Integrated LC VCOs," *IEEE J. Solid-State Circuits*, vol. 36, pp. 896-909, June 2001.
- [11] S. Levantino, C. Samori, A. Bonfanti, S. L. J. Gierkink, A. L. Lacaita, and V. Boccuzzi, "Frequency dependence on bias current in 5-GHz CMOS VCOs: Impact on tuning range and flicker noise upconversion," *IEEE J. Solid-State Circuits*, vol. 37, no. 8, pp. 1003-1011, August 2002.
- [12] P. Andreani and H. Sjoland, "Tail current noise suppression in RF CMOS VCOs," *IEEE J. Solid-State Circuits*, vol. 37, no. 3, pp. 342-348, March 2002.
- [13] E. Hegazi, H. Sjoland, and A. A. Abidi, "A filtering technique to lower LC oscillator phase noise," *IEEE J. Solid-State Circuits*, vol. 36, pp. 1921-1930, December 2001.
- [14] C.-H. Heng, A. Bansal, and S. J. Cheng, "Techniques for improving CMOS VCO performance," *IEEE International Symposium on Radio Frequency Integrated Circuits*, pp. 182-186, January 2009.



- [15] Y. Lin, K. H. To, J. S. Hamel, and W. M. Huang, "Fully integrated 5GHz CMOS VCOs with on chip low frequency feedback circuit for 1/f induced phase noise suppression," *European Solid-State-Circuits Conference*, pp. 551–554, September 2002.
- [16] A. Jerng and C. G. Sodini, "The Impact of Device Type and Sizing on Phase Noise Mechanisms," *IEEE J. Solid-State Circuits*, vol. 40, no. 2, pp. 360-369, February 2005.
- [17] A. Hajimiri and T. H. Lee, *The design of low noise oscillators*, N.Y, Kluwer Academic Publishers, 1999.
- [18] R. Aparicio and A. Hajimiri, "A noise-shifting differential Colpitts VCO," *IEEE J. Solid-State Circuits*, vol. 37, pp. 1728–1736, December 2001.
- [19] A. Mazzanti and P. Andreani, "Class-C harmonic CMOS VCOs, with a general result on phase noise," *IEEE J. Solid-State Circuits*, vol. 43, pp. 2716–2728, December 2008.
- [20] N. H. W. Fong, J. O. Plouchart, N. Zamdmer, D. Liu, L. Wagner, C. Plett, and N. G. Tarr, "Design of wide-band CMOS VCO for multiband wireless LAN applications," *IEEE J. Solid-State Circuits*, vol. 38, no. 8, pp. 1333–1342, August 2003.
- [21] P. Andreani and S. Mattisson, "On the Use of MOS Varactors in RF VCO's," *IEEE J. Solid-State Circuits*, vol. 35, no. 6, pp. 905–910, June 2000.
- [22] R. Castello, P. Erratico, S. Manzini, and F. Svelto, "A  $\pm 30\%$  tuning range varactor compatible with future scaled technologies," *VLSI Circuits Symposium. Digest of Technical Papers*, pp. 34–35, June 1998.
- [23] P. Andreani, "A comparison between two 1.8 GHz CMOS VCO's tuned by different varactors," *European Solid-State-Circuits Conference*, pp. 380–383, September 1998.
- [24] C.-W. Kim, K.-H. Koo, and S.-W. Yoon, "Fully-integrated wideband CMOS VCO with improved f–V linearity and low tuning sensitivity," *Electronics Letters*, vol. 46 no. 1, January 2010.
- [25] Y. Sun, X. Yu, W. Rhee, S. Ko, W. Choo, B-Ha Park, and Z. Wang, "Dual-Path LC VCO Design With Partitioned Coarse-Tuning Control in 65 nm CMOS," *IEEE Microwave and Wireless Components Letters*, vol. 20, no. 3, pp. 169-171, March 2010.
- [26] A. Kral, F. Behbahani, and A. A. Abidi, "RF-CMOS oscillators with switched tuning," *IEEE Custom Integrated Circuits Conference*, pp. 555–558, May 1998.
- [27] A. D. Berny, A. M. Niknejad, and R. G. Meyer, "A 1.8-GHz LC VCO with 1.3-GHz tuning range and digital amplitude calibration," *IEEE J. Solid-State Circuits*, vol. 40, pp. 909–917, April 2005.
- [28] J. Kim, J. Shin, S. Kim, and H. Shin, "A wideband CMOS LC VCO with linearized coarse tuning characteristics," *IEEE Trans. Circuits and Systems-II: Expr. Briefs*, vol. 55, no. 5, pp. 399–403, May 2008.
- [29] M. Demirkan, S. P. Bruss, and R. R. Spencer, "Design of Wide Tuning-Range CMOS VCOs Using Switched Coupled-Inductors," *IEEE J. Solid-State Circuits*, vol. 43, no. 5, pp.1156-1163, May 2008.

- [30] J. Steinkamp, F. Henkel, and P. Waldow, "Multimode wideband 130 nm CMOS WLAN and GSM/UMTS," *IEEE International Workshop on Radio-Frequency Integrated Technol.*, pp. 105–108, December 2005.
- [31] B. Catli and M. Hella, "A dual band, wide tuning range CMOS voltage controlled oscillator for multiband radio," *IEEE Radio Frequency Integrated Circuits Symposium Digest of Technical Papers*, pp. 595–598, June 2007.
- [32] A. Bevilacqua, F. P. Pavan, C. Sandner, A. Gerosa, and A. Neviani, "Transformer-based dual-mode voltage-controlled oscillators," *IEEE Trans. Circuits and Systems-II*, vol. 54, pp. 293–297, April 2007.
- [33] P. Ruippo, T.A. Lehtonen, and N.T. Tchamov, "An UMTS and GSM Low Phase Noise Inductively Tuned LC VCO," *IEEE Microwave and Wireless Components Letters*, vol. 20, no. 3, pp. 163–165, March 2010.
- [34] S-Ju Yun, H. D. Lee, K-Dong Kim, S-Gug Lee, and J-Kee Kwon, "A Wide-Tuning Dual-Band Transformer-Based Complementary VCO," *IEEE Microwave and Wireless Components Letters*, pp. 1–3, 2010.
- [35] G. Cusmai, M. Reposi, G. Albasini, A. Mazzanti, and F. Svelto, "A magnetically tuned quadrature oscillator," *IEEE J. Solid-State Circuits*, vol. 42, pp. 2870–2877, December 2007.
- [36] L. Geynet, E. De Foucauld, P. Vincent, and G. Jacquemod, "Fully-integrated multi-standard VCOs with switched LC tank and power controlled by body voltage in 130 nm CMOS/SOI," *IEEE Radio Frequency Integrated Circuits Symposium. Digest of Technical Papers*, June 2006.
- [37] J. Borremans, S. Bronckers, P. Wambacq, M. Kuijk, and J. Craninckx, "A single-inductor dual-band VCO in a 0.06 mm<sup>2</sup> 5.6 GHz multiband front-end in 90 nm digital CMOS," *IEEE International Solid-State Circuits Conference Digest of Technical Papers*, pp. 324–325, February 2008.
- [38] L. Hung, H. Hsieh, and Y. Liao, "A wide tuning-range CMOS VCO with a differential tunable active inductor," *IEEE Trans. Microwave Theory*, vol. 54, pp. 3462–3468, September 2006.
- [39] M. Fillaud and H. Barthélemy, "Design of a wide tuning range VCO using an active inductor," *Circuits and Systems and TAISA Conference*, pp. 13 – 16, June 2008.
- [40] A. Goel and H. Hashemi, "Frequency switching in dual-resonance oscillators," *IEEE J. Solid-State Circuits*, vol. 42, no. 3, pp. 571–582, March 2007.
- [41] Y. Seong-Mo and K. K. O, "Switched resonators and their applications in a dual-band monolithic CMOS LC-tuned VCO," *IEEE Trans. Microwave Theory*, vol. 54, no. 1, pp. 1705–1711, January 2006.
- [42] M. Kossel, T. Morf, J. Weiss, P. Buchmann, C. Menolfi, T. Toifl, and M. L. Schmatz, "LC PLL with 1.2-Octave locking range based on mutual-inductance switching in 45-nm SOI CMOS," *IEEE J. Solid-State Circuits*, vol. 44, no. 2, pp. 436–449, February 2009.
- [43] J. Steinkamp, F. Henkel, and P. Waldow, "Multimode wideband 130 nm CMOS WLAN and GSM/UMTS," *IEEE International Workshop on Radio-Frequency Integrated Technol.*, pp. 105–108, December 2005.

- [44] R. Gharpurey, H. Tien-Ling, and S. Venkatraman, "A single-tank dualband reconfigurable oscillator," *VLSI Circuits Symposium Digest of Technical Papers*, pp. 176–177, 2006.
- [45] N. T. Tchamov, S. S. Broussev, I. S. Uzunovand, and K. K. Rantala, "Dual-band LC VCO architecture with a fourth-order resonator," *IEEE Trans. Circuits and Systems-II: Expr. Briefs*, vol. 54, no. 3, pp. 277–281, March 2007.
- [46] D. Hauspie, P. Eun-Chul, and J. Craninckx, "Wideband VCO with simultaneous switching of frequency band, active core, and varactor size," *IEEE J. Solid-State Circuits*, vol. 42, no. 7, pp. 1472–1480, July 2007.
- [47] H. Hashemi, "Integrated Concurrent multi-band radios and multiple-antenna systems," Ph.D. dissertation, California, Pasadena, 2003.
- [48] Z. Safarian and H. Hashemi, "Wideband multi-mode CMOS VCO design using coupled inductors," *IEEE Trans. Circuits and Systems-I*, vol. 56, pp. 1830–1843, August 2009.
- [49] X. Hu, F. Huang, T. Li, and X. Tang, "A Dual-Band LC VCO Using a Switched Current Source for IMT-Advanced and UWB Applications," *International Symposium on Signals, Systems and Electronics*, 2010.
- [50] F. Xiangning, Z. Jun, Li Bin, Z. Weiwei, and C. Xiaoguang, "A Fully Integrated Differential Double Frequency Wide Tuning Range CMOS LC VCO for 2.4GHz IEEE802.15.4/ZigBee," *International Symposium on Signals, Systems and Electronics*, 2010.
- [51] P. Andreani, "A comparison between two 1.8 GHz CMOS VCO's tuned by different varactors," *European Solid-State-Circuits Conference*, pp. 380–383, September 1998.
- [52] T. I. Ahrens, A. Hajimiri, and T. H. Lee, "A 1.6 GHz 0.5mW CMOS LC low phase noise VCO using bond wire inductance," *1st International Workshop Design of Mixed-Mode Integrated Circuits and Applications*, pp. 69–71, July 1997.
- [53] T. I. Ahrens and T. H. Lee, "A 1.4 GHz 3mW CMOSLC lowphase noise VCO using tapped bond wire inductance," *International Symposium on Low-Power Electronics and Design*, pp. 16–19, August 1998.
- [54] T. Soorapanth, C. P. Yue, D. R. Shaeffer, T. H. Lee, and S. S. Wong, "Analysis and optimization of accumulation-mode varactor for RF ICs," *VLSI Circuits symposium. Digest of Technical Papers*, pp. 32–33, June 1998.
- [55] R. Castello, P. Erratico, S. Manzini, and F. Svelto, "A  $\pm 30\%$  tuning range varactor compatible with future scaled technologies," *VLSI Circuits symposium Digest of Technical Papers*, pp. 34–35, June 1998.
- [56] E. Hegazi and A. A. Abidi, "Varactor characteristics, oscillator tuning curves, and AM-FM conversion," *IEEE J. Solid-State Circuits*, vol. 38, no. 6, pp. 1033–1039, June 2003.
- [57] P. Rossi, A. Liscidini, M. Brandolini, and F. Svelto, "A Variable Gain RF Front-End, Based on a Voltage–Voltage Feedback LNA, for Multistandard Applications," *IEEE J. Solid-State Circuits*, vol. 40, pp. 690–697, March 2005.

- [58] A. Zolfaghari, A. Chan and B. Razavi, "Stacked Inductors and Transformers in CMOS Technology," *IEEE J. Solid-State Circuits*, vol. 36, no. 4, pp. 620-628, April 2001.
- [59] J. Kim and H. Kim, "CMOS symmetric trace differential stacked spiral inductor," *Electronics Letters*, vol. 46, no. 14, July 2010.
- [60] T. S. D. Cheung and J. R. Long, "Shielded Passive Devices for Silicon-Based Monolithic Microwave and Millimeter-Wave Integrated Circuits," *IEEE J. Solid-State Circuits*, vol. 41, no. 5, pp. 1183-1200, May 2006.
- [61] S-Mo Yim, T. Chen, and K.O.Kenneth, "The Effects of a Ground Shield on the Characteristics and Performance of Spiral Inductors," *IEEE J. Solid-State Circuits*, vol. 37, no. 2, pp. 237-244, February 2002.
- [62] H. Krishnaswamy and H. Hashemi, "Inductor- and transformer-based integrated RF oscillators: A comparative study," *IEEE Custom Integrated Circuits Conference*, pp. 381-384, September 2006.
- [63] M. Straayer, J. Cabanillas, and G. M. Rebeiz, "A low-noise transformer-based 1.7 GHz CMOS VCO," *IEEE International Solid-State Circuits Conference Digest of Technical Papers*, pp. 286-287, February 2002.
- [64] A. Tasi, J. R. Long and W. A. Serdijn, *Adaptive low-power circuits for wireless communications*, Netherlands, Springer, 2006.
- [65] D.B.Leeson, "A Simple model of feedback oscillator noise spectrum," *Proc. IEEE*, pp.329-330, 1966.
- [66] J.W.M. Rogers, D. Rahn, and C. Plett, "A study of digital and analog automatic-amplitude control circuitry for voltage-controlled oscillators," *IEEE J. Solid-State Circuits*, vol. 38, pp. 352-356, February 2003.
- [67] A. Zanchi, C. Samori, S. Levantino, and A. L. Lacaíta, "A 2-V 2.5-GHz 104-dBc/Hz at 100 kHz Fully Integrated VCO with Wide-Band Low-Noise Automatic Amplitude Control Loop," *IEEE J. Solid-State Circuits*, vol. 36, no. 4, pp. 611-619, April 2001.
- [68] S. Rami, W. Tuni, and W. R. Eisenstadt, "Millimeter Wave MOSFET Amplitude Detector," *Silicon Monolithic Integrated Circuits symposium in RF Systems*, pp. 84 - 87, January 2010.
- [69] A. Hajimiri and T. H. Lee, "Design issues in CMOS differential LC oscillators," *IEEE J. Solid-State Circuits*, vol. 34, no. 5, pp. 717-724, May 1999.
- [70] M.Tohidian, "A new Model for computing Phase Noise in oscillators and its Application," Master Dissertation, Tehran university, 2010.
- [71] J. Lee, "High-Speed Circuit Designs for Transmitters in Broadband Data Links," *IEEE J. Solid-State Circuits*, vol. 41, no. 5, pp. 1004-1015, May 2006.

## ABSTRACT

Thriving developments in the field of wireless communications has obliged the analog circuit designers to design and manufacture numerous circuits in different standards. Precise design of the oscillators, as nontrivial building blocks of these circuits, has been extensively considered in this respect and the design of broadband oscillators has also dragged more attention of the circuit designers. In this dissertation, firstly the oscillators are generally introduced, besides the description of the basic features and concepts of a typical oscillator. Furthermore, various structures of the LC voltage controlled oscillators are illustrated and the pros and cons of each structure are briefly explained. Subsequently, techniques which are widely reported up until now to create a wide tuning range VCO are described associated with the corresponding characteristics of each technique. Additionally, two different structures of wide tuning range oscillators are proposed in this approach. The first structure introduces a dual-band oscillator containing the new class-C structure inside which. Exploiting a number of techniques to simultaneously decrease the power consumption and broaden the frequency band, an oscillator has been achieved, which not only gains the low phase noise of class-C structure but also covers a wide frequency range associated with a reasonable power consumption. In the second structure, before proposing a technique to increase the frequency range, a structure has been attained by applying some amendments to the class-C structure to increase its swing. This leads to a lower phase noise in the current proposed design in comparison with that of class-C structure.

Designing the mentioned oscillators has been performed in 90 nm and 0.18  $\mu\text{m}$  CMOS technologies by means of the ADS and Cadence Spectre RF softwares. In the dual-mode oscillator the phase noise at 1 MHz offset for first and seconde mode is -123 and -121 dBc/Hz, respectively. The VCO power consumption is automatically adjusted from 6-4.5 mW achieving a quite wide 72% tuning range in 180nm CMOS technology. In high swing class-C oscillator the phase noise at 1 MHz offset for 180 and 90nm CMOS technology is -126.3 and -117 dBc/Hz, the VCO power consumption is 5-1.8 mW achieving a quite wide 38% and 41% tuning range, respectively. Both structures proposed in this dissertation have been compared with plenty of up-to-date oscillators to illustrate that the suggested oscillators have quite reasonable figures of merit.

Key Words: Voltage controlled oscillator, Class-C, Phase noise, Tuning Range, Calibration



Amirkabir University of Technology  
(Tehran Polytechnic)  
Department of Electrical Engineering

A dissertation submitted in partial fulfilment of  
the requirements for the degree of

Master of Science

Design and Simulation of a Wide Tuning Range  
Voltage Controlled Oscillator in 90nm CMOS Technology

By:  
Fatemeh Ataei

Under Supervision of:  
Dr. Mohammad Yavari

February 2011