Amirkabir University of Technology
(Tehran Polytechnic)
Faculty of Electrical Engineering

A dissertation submitted in partial fulfilment of the requirement for the degree of
Master of Science

Design of Low Noise Integrated Amplifier with High Dynamic Range and Input Impedance for Simultaneous Neural Recording and Stimulation

By
Fatemeh Ansari

Supervisor
Dr. Mohammad Yavari

March 2020

دانشگاه صنعتی امیرکبیر

(پلی‌تکنیک تهران)

دانشکده مهندسی برق

پایان‌نامه کارشناسی ارشد

(گرایش مدارهای مجتمع الکترونیک)

طراحی تقویت کننده مجتمع کم نویز با محدوده دینامیکی و امپدانس ورودی بالا برای ثبت و تحریک همزمان سیگنال‌های عصبی

نگارش

فاطمه انصاری

استاد راهنما

دکتر محمد یاوری

اسفند ۹۸

بسم الله الرحمن الرحيم

به نام خدا

تعهدنامه اصالت اثر

تاریخ:

اینجانب فاطمه انصاری متعهد می‌شوم که مطالب مندرج در این پایان نامه حاصل کار پژوهشی اینجانب تحت نظارت و راهنمایی اساتید دانشگاه صنعتی امیرکبیر بوده و به دستاوردهای دیگران که در این پژوهش از آنها استفاده شده است مطابق مقررات و روال متعارف ارجاع و در فهرست منابع و مآخذ ذکر گردیده است. این پایان نامه قبلاً برای احراز هیچ مدرک هم‌سطح یا بالاتر ارائه نگردیده است.

در صورت اثبات تخلف در هر زمان، مدرک تحصیلی صادر شده توسط دانشگاه از درجه اعتبار ساقط بوده و دانشگاه حق پیگیری قانونی خواهد داشت.

کلیه نتایج و حقوق حاصل از این پایان نامه متعلق به دانشگاه صنعتی امیرکبیر می‌باشد. هرگونه استفاده از نتایج علمی و عملی، واگذاری اطلاعات به دیگران یا چاپ و تکثیر، نسخه‌برداری، ترجمه و اقتباس از این پایان نامه بدون موافقت کتبی دانشگاه صنعتی امیرکبیر ممنوع است. نقل مطالب با ذکر مآخذ بلامانع است.

فاطمه انصاری

امضا

این پایان‌نامه را تقدیم می‌کنم به

مادر و پدر عزیز و مهربانم

که در تمام مراحل زندگی حامی و پشتیبان من بوده‌اند.

تشکر و قدردانی:

از استاد فرهیخته، جناب آقای دکتر یاوری که به عنوان استاد راهنما بستر انجام هر چه دقیق‌تر این پژوهش را فراهم آورده‌اند، کمال تشکر و قدردانی را دارم. ضمن آنکه از جناب آقای دکتر آشتیانی و جناب آقای دکتر معزی که زحمت داوری این پایان‌نامه را متقبل شدند، سپاسگزاری می‌کنم.

از مادر و پدر دلسوزم و برادر مهربانم که در تمامی مراحل زندگی پشتیبان و حامی من بودند، نهایت تشکر را دارم.

همچنین از دوستان آزمایشگاه مدار مجتمع تشکر می‌کنم که از تجربیاتشان، بنده را بهره‌مند ساختند. خداوند را به خاطر توفیق استفاده از محضر این اساتید و دوستان گرانقدر شاکرم و سربلندی و توفیق روزافزون آنان را از خداوند منان مسئلت می‌نمایم.

فاطمه انصاری

چکیده

در چند دهه اخیر محققین، شـــبکه‌های عصـــبی را به منظور تشـــخیص بیماری‌هایی مانند صـــرع، پارکینسـون، و افسـردگی مورد بررسی قرار می‌دهند. این زمینه تحقیقاتی به سرعت پیشرفت کرده است به گونه‌ای که در حال حاضر مطالعاتی برای ثبت و تحریک سیگنال‌های عصبی به طور همزمان انجام شده است تا بیمارانی که با دارو درمان نمی‌شـوند نیز از طریق تحریک همزمان با ثبت سـیگنال‌های عصبی به سلامت کامل خود دسـت یابند. در طراحی مدارات ثبت‌کننده سیگنال‌های عصبی، توان مصرفی و نویز و ابعاد تراشه از مسائل مهمی است که طراح باید به آن توجه کند. همچنین این مدارات ثبت‌کننده باید به گونه‌ای طراحی شوند که با وجود سیگنال‌های تحریک در ورودی که دامنه بزرگی دارند، اشباع نشوند. مسئله دیگری که در ثبت سـیگنال‌های عصـبی وجود دارد، آفسـت الکترودها می‌باشد که در صورتی که حذف نشوند باعث اشباع تقویت‌کننده می‌شوند.

در این پایان‌نامه، سـاختاری دو طبقه بر پایه تکنیک چاپر ارائه شده است تا نویز ارجاع داده شده به ورودی حداقل شـود و با اسـتفاده از انتخاب سـاختار فولددکسکود بهبود یافته، توان مصرفی مدار نیز تا حد امکان بهبود یابد. اسـتفاده از فولددکسکود بهبود یافته باعث می‌شود که مدار ثبت‌کننده سیگنال‌های عصبی در برابر تغییرات حالت مشـترک سیگنال تحریک به اندازه $520\ mV_p$، عملکرد مناسبی را از خود نشان دهد. طبقه دوم نیز به گونه‌ای طراحی شـده اسـت تا سوییـنگ مناسبی داشته باشد به صورتی که برای ورودی به اندازه $20\ mV_p$ دارای خطینگی برابر با $71.94\ dB$- داشـته باشـد. سـاختار دارای محدوده دینامیکی برابر با $87.43\ dB$ در فرکانس $1\text{-}200\ Hz$ و $74.65\ dB$ در فرکانس $200\ Hz\text{-}5\ kHz$ می‌باشـد. برای حذف آفسـت الکترودها از مدار حذف کننده آفست ورودی استفاده شده است تا از اشباع مدار ثبت کننده جلوگیری شود. در این مدار حذف‌کننده آفسـت ورودی، از شـبه‌مقاومتی جدید با خطینگی بالایی اسـتفاده شـده که مقدار بزرگی نیز دارد در نتیجه باعث کاهش مقدار خازن استفاده شده در مدار حذف‌کننده آفست ورودی می‌شود به صـورتی که ابعاد کلی سـاختار برابر با $0.072\ mm^2$ می‌باشـد و علاوه بر آن فرکانس قطع پایین پاسـخ فرکانسی را کاهش داده است. برای افزایش امپدانس ورودی از مداری برای افزایش امپدانس ورودی استفاده شـده است که کاهش فرکانس قطع پایین مدار، باعث عملکرد بهتر مدار افزاینده امپدانس ورودی می‌شود به گونه‌ای که مقدار امپدانس ورودی برابر با $1.8\ G\Omega$ می‌باشـد. شـبیه سـازی‌ها در تکنولوژی ۱۸۰ نانومتر CMOS و با استفاده از نرم‌افزار Cadence و با منبع تغذیه $1.8\ V$ صورت گرفته‌اند.

کلمات کلیدی: مدار ثبت کننده سیگنال‌های عصبی، تکنیک چاپر، ثبت و تحریک همزمان سیگنال‌های عصبی، مدار افزاینده امپدانس ورودی، مدار حذف کننده آفست الکترودها

فهرست مطالب **صفحه**

فصل اول : مقدمه..... ۱
۱-۱-انگیزه ۱
۱-۲-اهداف تحقیق..... ۲
۱-۳-ساختار پایان نامه ۳
فصل دوم : مدار واسط باند پایه برای دریافت سیگنال های عصبی مغز ۴
۲-۱- سیگنال های زیستی ۴
۲-۲- انواع سیگنال های عصبی ۵
۲-۳-الکترود های زیستی ۶
۲-۴-ثبت و تحریک همزمان سیگنال های عصبی مغز ۸
۲-۵-ملاحظات طراحی مدار ۱۲
۲-۶-پارامترهای بررسی عملکرد مدار تقویت کننده سیگنال های عصبی..... ۱۴
۲-۷-روش های کاهش نویز..... ۱۵
۲-۷-۱-ساختار تقویت کننده های بدون چاپر ۱۵
۲-۷-۲-ساختار تقویت کننده بر پایه چاپر..... ۱۶
فصل سوم : مروری بر کار های انجام شده ۲۰
۳-۱-کارهای انجام شده برای بهبود عملکرد مدارات تقویت کننده سیگنال های زیستی..... ۲۰
۳-۱-۱-تعیین محل چاپر ورودی ۲۰
۳-۱-۲-حذف آفست الکترودها..... ۲۳
۳-۱-۳-افزایش امپدانس ورودی ۲۹
۳-۱-۳-۱-روش حلقه فیدبک مثبت ۲۹
۳-۱-۳-۲-روش مسیر کمکی..... ۲۹
۳-۱-۴-کاهش ریپل خروجی..... ۳۲

۳-۱-۵-حذف سیگنال های ضربه ناشی از تکنیک چاپر ۳۳
۳-۱-۶-طراحی مدار برای ثبت سیگنال عصبی در سیستم های حلقه بسته..... ۳۳
فصل چهارم : ساختار تقویت کننده پیشنهادی ۳۶
۴-۱-ساختار کلی مدار پیشنهادی ۳۸
۴-۱-۱-ساختار تقویت کننده طبقه اول ۳۸
۴-۱-۲-ساختار تقویت کننده طبقه دوم ۴۵
۴-۱-۳-تحلیل و پیاده سازی تکنیک کاهش نویز چاپر بر روی تقویت کننده ۴۷
۴-۱-۳-۱-آنالیز و تحلیل آفست ناشی از تکنیک چاپر ۴۹
۴-۱-۴-ساختار شبه مقاومت پیشنهادی ۵۶
۴-۱-۵-مدار حذف آفست الکترودها..... ۶۲
۴-۱-۶-مدار افزاینده امپدانس ورودی ۶۴
۴-۱-۷-کاهش ریپل خروجی ۶۷
۴-۱-۸-محدوده دینامیکی ۶۸
فصل پنجم : نتایج شبیه سازی مدار پیشنهادی ۶۹
۵-۱-نتایج مدار کلی ۶۹
۵-۱-۱-شبیه سازی پاسخ فرکانسی مدار پیشنهادی ۶۹
۵-۱-۲-شبیه سازی امپدانس ورودی تقویت کننده پیشنهادی..... ۷۰
۵-۱-۳-شبیه سازی نویز ارجاع داده شده به ورودی ۷۱
۵-۱-۴-شبیه سازی پاسخ گذرای مدار..... ۷۲
۵-۱-۵-شبیه سازی خطینگی مدار پیشنهادی..... ۷۴
۵-۱-۶-شبیه سازی پاسخ پله مدار پیشنهادی ۷۶
۵-۱-۷-جانمایی ساختار ارائه شده..... ۷۸
۵-۱-۸-شبیه سازی مونت کارلو برای پارامتر CMRR..... ۷۸
۵-۲-مقایسه ساختار با سایر ساختارهای پیشرفته..... ۷۹

فصل ششم : نتیجه گیری و ارائه پیشنهادات ۸۱

۶-۱-نتیجه گیری ۸۱

۶-۲-پیشنهادات ۸۲

مراجع ۸۳

شکل **صفحه**

شکل (۱-۱): بلوک کلی سیستم های ثبت کننده سیگنال های عصبی [۳]. ۲
شکل (۲-۱): مشخصات سیگنال های عصبی [۶]. ۵
شکل (۲-۲): ساختار الکترود ثبت کننده سیگنال های عصبی [۹]. ۷
شکل (۲-۳): سیستم های حلقه بسته ثبت و تحریک همزمان سیگنال های عصبی[۶]. ۱۰
شکل(۲-۴): مدار معادل ساده برای تخمین مقدار دامنه سیگنال های ناخواسته در سایت های ثبت[۱۸]. ۱۱
شکل (۲-۵):الف)پاسخ تقویت کننده چاپر به ورودی حالت مشترک. ب) مدار معادل تقویت کننده چاپر برای سیگنال حالت مشترک[۱۸]. ۱۲
شکل (۲-۶): طیف نویز خروجی مدار تقویت کننده[۲۴]. ۱۵
شکل (۲-۷): تقویت کننده سیگنال های عصبی بدون چاپر [۲۱]. ۱۶
شکل(۲-۸): تقویت کننده چاپری با فیدبک خازنی [۲۸]. ۱۷
شکل(۲-۹): قاعده کلی تکنیک چاپر [۳۰]. ۱۸
شکل (۲-۱۰): مدار داخلی روش چاپر. ۱۸
شکل(۳-۱): ساختار مرسوم در تقویت کننده های ثبت کننده سیگنال عصبی[۲۱]. ۲۱
شکل (۳-۲): قرار گرفتن چاپر بعد از خازن ورودی[۳۸]. ۲۲
شکل(۳-۳): قرار گرفتن چاپر قبل از خازن ورودی[۲۸]. ۲۲
شکل (۳-۴): مقاومت ایجاد شده با استفاده از سوییچ و خازن. ۲۲
شکل(۳-۵): ساختارهایی برای حذف آفست الکترود[۲۱, ۳۴]. ۲۴
شکل(۳-۶): اساس پیاده سازی یک فیلتر بالا گذر با استفاده از یک فیلتر پایین گذر در فیدبک [۳۹]. ۲۴
شکل (۳-۷): ساختار داخلی مدار DSL [۲۸]. ۲۵
شکل (۳-۸): انتگرال گیر سوییچ خازنی. الف : انتگرالگیر سویچ خازنی مرسوم، ب: انتگرالگیر استفاده شده در مرجع [۲۸]. ۲۵
شکل(۳-۹): شبه مقاومت استفاده شده در [۶]. الف: ساختار شبه مقاومت استفاده شده. ب: مدار بایاس استفاده شده برای شبه مقاومت. ۲۶
شکل(۳-۱۰): ساختار شبه مقاومت ارائه شده در مرجع [۴۳]. ۲۷
شکل(۳-۱۱): شبه مقاومت ارائه شده در مرجع[۲۱]. ۲۷

شکل(۳-۱۲): ساختار روش حلقه فیدبک مثبت [۲۸]. ۳۰
شکل (۳-۱۳): استفاده از مسیر کمکی برای افزایش امپدانس ورودی[۱۸]. ۳۰
شکل(۳-۱۴): نیم مدار مسیر کمکی برای افزایش امپدانس ورودی[۱۸]..... ۳۱
شکل (۳-۱۵): مدار کاهنده ریپل خروجی استفاده شده در مرجع [۲۸]..... ۳۲
شکل(۳-۱۶): ساختار حذف سیگنال های ضربه ناشی از تکنیک چاپر استفاده شده در مراجع [۵۱, ۵۲]. ۳۳
شکل(۳-۱۷): ساختار current-reuse استفاده شده در [۶]. ۳۴
شکل(۳-۱۸): ساختار مدار استفاده شده برای افزایش تحمل سیگنال حالت مشترک ورودی[۱۸]. ۳۵
شکل(۴-۱): ساختار مدار پیشنهادی. ۳۷
شکل(۴-۲): ساختار داخلی طبقه اول. ۳۹
شکل (۴-۳): ساختار فولدد کسکود مرسوم. ۴۰
شکل (۴-۴): رسم نویز نرمالیز شده برای به دست آوردن مقدار A بهینه. ۴۲
شکل(۴-۵): مدار بایاس طبقه اول. ۴۳
شکل (۴-۶): ساختار استفاده شده برای محاسبه نرخ چرخش برای تقویت کننده طبقه اول..... ۴۴
شکل(۴-۷): شکل خروجی برای محاسبه نرخ چرخش. ۴۵
شکل(۴-۸): الف) مدار پیاده سازی شده تقویت کننده طبقه دوم ب) مدار بایاس تقویت کننده طبقه دوم. ۴۶
شکل(۴-۹): مدولاسیون چاپر[۲۹]..... ۴۷
شکل (۴-۱۰): ورودی تقویت کننده چاپر و سیگنال های ضربه[۵۷]..... ۴۹
شکل(۴-۱۱): آفست باقی مانده ایجاد شده توسط سیگنال های ضربه [۵۷]. ۵۰
شکل(۴-۱۲): ساختار داخلی تکنیک چاپر. ۵۳
شکل(۴-۱۳): تغییر مقاومت حالت وصل سوییچ ها بر حسب ولتاژ کانال[۲۵]. ۵۳
شکل (۴-۱۴):ساختار حلقه بسته پیشنهادی. ۵۴
شکل(۴-۱۵): شکل نویز ارجاع داده شده به ورودی در تقویت کننده دو طبقه پیشنهادی بدون استفاده از تکنیک چاپر و با استفاده از تکنیک چاپر. ۵۶
شکل(۴-۱۶): شبه مقاومت پیشنهادی استفاده شده در ساختار کلی. ۵۷
شکل(۴-۱۷): پاسخ فرکانسی کل ساختار با استفاده ازشبه مقاومت ارائه شده و سایر شبه مقاومت ها. ۵۸

شکل(۴-۱۸): شبیه سازی شبه مقاومت پیشنهادی در کرنرهای مختلف با در نظر گرفتن تغییرات منبع تغذیه. ۵۹
شکل(۴-۱۹): شبیه سازی مقدار مقاومت در فرکانس 0.1 Hz به ازای تغییرات دما از $0^{\circ}C$ تا $85^{\circ}C$ در کرنر TT . ۶۰
شکل (۴-۲۰): شبیه سازی جریان بر حسب ولتاژ شبه مقاومت. الف) مقایسه شبه مقاومت ارائه شده و شبه مقاومت مرسوم. ب) مقایسه شبه مقاومت ارائه شده و شبه مقاومت مرجع [۴۷]. ۶۱
شکل(۴-۲۱): ساختار روش DSL استفاده شده در ساختار پیشنهادی. ۶۲
شکل(۴-۲۲): ساختار داخلی G_{m3} استفاده شده در DSL. ۶۳
شکل(۴-۲۳): مدار CMFB استفاده شده برای G_{m3}. ۶۴
شکل(۴-۲۴): ساختار استفاده شده برای افزایش امپدانس ورودی. ۶۶
شکل (۴-۲۵): ساختار استفاده شده برای کاهش ریپل خروجی ناشی از چاپر. ۶۸
شکل(۵-۱): پاسخ فرکانسی تقویت کننده چاپری در کرنرهای TT، FF، SS، SF و FS و در دمای 37°C. ۷۰
شکل(۵-۲): امپدانس ورودی تقویت کننده چاپری در کرنر های TT، FF، SS، SF و FS و در دمای 37°C. ۷۱
شکل(۵-۳): نویز ارجاع داده شده به ورودی تقویت کننده چاپر در کرنرهای TT ، FF ، SS ، SF و FSو در دمای 37°C. ۷۲
شکل(۵-۴): پاسخ حالت گذرای مدار با ورودی $40mV_{pp}$ و با فرکانس 1kHz. ۷۳
شکل(۵-۵): پاسخ حالت گذرای مدار با ورودی $40mV_{pp}$ و با فرکانس 1kHz بعد از فیلتر پسیو. ۷۳
شکل(۵-۶):خطینگی تقویت کننده چاپر به ازای ورودی سینوسی با دامنه $40mV_{pp}$ و فرکانس 1kHz و در دمای 37°C. ۷۴
شکل(۵-۷): خطینگی تقویت کننده چاپر با در نظر گرفتن آفست الکترود به اندازه $100\ mV_{pp}$. ۷۵
شکل(۵-۸): تست سه تن اعمال شده به تقویت کننده چاپر. ۷۶
شکل(۵-۹): پاسخ پله مدار تقویت کننده چاپری. ۷۷
شکل (۵-۱۰): جانمایی ساختار ارائه شده. ۷۸
شکل (۵-۱۱): مونت کارلو به ازای ۵۰۰ نقطه برای CMRR در فرکانس 50 Hz. ۷۹

جدول **صفحه**

جدول(۴-۱): ابعاد ترانزیستورهای تقویت کننده طبقه اول. ۴۳
جدول (۴-۲): ابعاد مدار بایاس تقویت کننده طبقه دوم. ۴۴
جدول(۴-۳): ابعاد ترانزیستورهای طبقه دوم. ۴۶
جدول(۴-۴): ابعاد ترانزیستورهای مدار بایاس طبقه دوم. ۴۶
جدول(۴-۵):ابعاد ترانزیستورهای چاپر. ۵۴
جدول(۴-۶):ابعاد ترانزیستورهای موجود در شبه مقاومت. ۵۷
جدول(۴-۷) ابعاد ترانزیستورهای G_{m3}. ۶۴
جدول(۴-۸):ابعاد ترانزیستورهای CMFB استفاده شده برای G_{m3}. ۶۴
جدول(۴-۹): بررسی مقالات استفاده کننده از روش PFL. ۶۷
جدول(۵-۱): بررسی نتایج شبیه سازی در کرنرهای TT ، FF ، SS ، SF و FS و در دمای 37°C.
..... ۷۷
جدول(۵-۳): مقایسه تقویت کننده چاپر پیشنهادی با برخی از جدیدترین مدارات این حوزه..... ۸۰

اختصارنامه

AP	Action Potential
CMFB	Common Mode Feedback
CMRR	Common Mode Rejection Ratio
DAC	Digital to analog converter
DCR	Duty Cycled Resistor
DR	Dynamic Range
DSL	DC Servo Loop
ECG	Electrocardiogram
EEG	Electroencephalogram
EMG	Electromyogram
IC	Inversion Coefficient
LFP	Local Field Potential
MDCR	Multi-rate Duty Cycled Resistor
NEF	Noise Efficiency Factor
PEF	Power Efficiency Factor
PFL	Positive Feedback Loop
PSD	Power Spectral Density
PSRR	Power Supply Rejection Ratio
THD	Total Harmonic Distortion
VNS	Vagus Nerve Stimulator

واژه نامه

آستانه	Threshold
آفست باقی مانده	Residual Offset
الکترود بدون تماس	Non-contact electrode
الکترود خشک	Dry electrode
الکترود خیس	Wet electrode
الکترود زیستی	Biopotential electrode
الکترود سطحی	Surface electrode
الکترود عمیق	Depth electrode
باند پایه	Base-band
بدون سیم	Wireless
تداخل فرکانسی	Aliasing
توموگرافی انسجام نوری	Optical coherence tomograghy
جانمایی	Layout
جهش	Overshoot
چاپر	Chopper
چگالی طیف توان	Power Spectral Density
حلقه فیدبک مثبت	Positive Feedback Loop
دوره کاری	Duty cycle
زوج خازنی	Capacitively coupled
سیستم عصبی مرکزی	Central Nervous System
سیگنال زیستی	Biopotential signal
سیگنال ضربه	Spike Signal
سیگنال عصبی	Neural Signal
شبه مقاومت	Pseudo resistor
ضریب بهره‌وری توان	Power efficiency factor
ضریب بهره‌وری نویز	Noise efficiency factor
ضریب وارونگی	Inversion Coefficient

ضریب هدایت	Ttransconductance Coefficient
فرکانس گوشه نویز فلیکر	Flicker noise corner frequency
فیلتر شکافی	Notch filter
مایع مغزی	Cerebrospinal fluid
محدوده دینامیکی	Dynamic Range
مدولاسیون بین باندی	Intermodulation
مسیر کمکی	Auxiliary path
نرخ چرخش	Slew rate
نشت کلاک	Clock Feedthrough
نمونه‌برداری و نگه‌داری	Sample and Hold
نویز حرارتی	Thermal noise
نویز فلیکر	Flicker noise
وارونگی ضعیف	Subthreshold

مراجع

[1] R. F. Yazicioglu, C. Van Hoof, and R. Puers, *Biopotential readout circuits for portable acquisition systems*. Springer Science & Business Media, 2008.

[2] R. F. Yazicioglu *et al.*, "Ultra-low-power biopotential interfaces and their applications in wearable and implantable systems," *Microelectronics Journal*, vol. 40, no. 9, pp. 1313-1321, Sep. 2009.

[3] H. Li, "A Neural Recording Front End for Multi-channel Wireless Implantable Applications," Michigan State University, 2011.

[4] R. B. Northrop, *Analysis and application of analog electronic circuits to biomedical instrumentation*. CRC press, 2003.

[5] T. Yang, "Low-noise micro-power amplifiers for biosignal acquisition," 2016.

[6] H. Chandrakumar and D. Marković, "A high dynamic-range neural recording chopper amplifier for simultaneous neural recording and stimulation," *IEEE J. Solid-State Circuits*, vol. 52, no. 3, pp. 645-656, Mar. 2017.

[7] S. Barati and M. Yavari, "An adaptive continuous-time incremental ΣΔ ADC for neural recording implants," *International Journal of Circuit Theory and Applications*, vol. 47, no. 2, pp. 187-203, Feb. 2019.

[8] S. Barati and M. Yavari, "An automatic action potential detector for neural recording implants," *Circuits, Systems, and Signal Processing*, vol. 38, no. 5, pp. 1923-1941, May 2019.

[9] C.-Y. Wu, W.-M. Chen, and L.-T. Kuo, "A CMOS power-efficient low-noise current-mode front-end amplifier for neural signal recording," *IEEE transactions on biomedical circuits and systems*, vol. 7, no. 2, pp. 107-114, April 2013.

[10] S. Lim, C. Seok, H. Kim, H. Song, and H. Ko, "A fully integrated electroencephalogram (EEG) analog front-end IC with capacitive input impedance boosting loop," in *Proceedings of the IEEE Custom Integrated Circuits Conference*, pp. 1-4, Nov. 2014.

[11] H. Chandrakumar, "A 0.6 μW/Channel, Frequency Division Multiplexed Amplifier for Neural Recording Systems," UCLA, 2012.

[12] L. Mallet *et al.*, "Subthalamic nucleus stimulation in severe obsessive–compulsive disorder," *New England Journal of Medicine*, vol. 359, no. 20, pp. 2121-2134, Nov. 2008.

[13] N. Suthana *et al.*, "Memory enhancement and deep-brain stimulation of the entorhinal area," *New England Journal of Medicine*, vol. 366, no. 6, pp. 502-510, Feb. 2012.

[14] R. Ranjandish and A. Schmid, "Implantable IoT system for closed-loop epilepsy control based on electrical neuromodulation," *IFIP/IEEE International Conference on Very Large Scale Integration (VLSI-SoC)*, pp. 155-158, Feb. 2019.

[15] P. Gubellini, P. Salin, L. Kerkerian-Le Goff, and C. Baunez, "Deep brain stimulation in neurological diseases and experimental models: from molecule to complex behavior," *Progress in neurobiology,* vol. 89, no. 1, pp. 79-123, Sep. 2009.

[16] P. R. Burkhard, F. Vingerhoets, A. Berney, J. Bogousslavsky, J.-G. Villemure, and J. Ghika, "Suicide after successful deep brain stimulation for movement disorders," *Neurology,* vol. 63, no. 11, pp. 2170-2172, Dec. 2004.

[17] S. Stanslaski *et al.*, "Design and validation of a fully implantable, chronic, closed-loop neuromodulation device with concurrent sensing and stimulation," *IEEE Transactions on Neural Systems and Rehabilitation Engineering,* vol. 20, no. 4, pp. 410-421, Jan. 2012.

[18] H. Chandrakumar and D. Marković, "An 80-mVpp linear-input range, 1.6 GΩ input impedance, low-power chopper amplifier for closed-loop neural recording that Is tolerant to 650-mVpp common-mode interference," *IEEE J. Solid-State Circuits,* vol. 52, no. 11, pp. 2811-2828, Nov. 2017.

[19] H. Chandrakumar and D. Marković, "A simple area-efficient ripple-rejection technique for chopped biosignal amplifiers," *IEEE Transactions on Circuits and Systems II: Express Briefs,* vol. 62, no. 2, pp. 189-193, Feb. 2015.

[20] T. Denison, K. Consoer, W. Santa, A.-T. Avestruz, J. Cooley, and A. Kelly, " A 2 μW 100 nV/√Hz Chopper-Stabilized Instrumentation Amplifier for Chronic Measurement of Neural Field Potentials," *IEEE J. Solid-State Circuits,* vol. 42, no. 12, pp. 2934-2945, Nov. 2007.

[21] R. R. Harrison and C. Charles, "A low-power low-noise CMOS amplifier For neural recording applications," *IEEE J. Solid-State Circuits,* vol. 38, no. 6, pp. 958-965, Jun. 2003.

[22] J. Zheng, W.-H. Ki, L. Hu, and C.-Y. Tsui, "Chopper capacitively coupled instrumentation amplifier capable of handling large electrode offset for biopotential recordings," *IEEE Transactions on Circuits and Systems II: Express Briefs,* vol. 64, no. 12, pp. 1392-1396, Dec. 2017.

[23] M. Rezaei, E. Maghsoudloo, C. Bories, Y. De Koninck, and B. Gosselin, "A low-power current-reuse analog front-end for high-density neural recording implants," *IEEE transactions on biomedical circuits and systems,* vol. 12, no. 2, pp. 271-280, March 2018.

[24] Y. Kusuda, "Reducing Switching Artifacts in Chopper Amplifiers," Delft University of Technology, 2018.

[25] B. Razavi, *Design of analog CMOS integrated circuits*, McGraw-Hill, Second Edition, 2017.

[26] F. Zhang, J. Holleman, and B. P. Otis, "Design of ultra-low power biopotential amplifiers for biosignal acquisition applications," *IEEE transactions on biomedical circuits and systems,* vol. 6, no. 4, pp. 344-355, Aug. 2012.

[27] T. Borghi, A. Bonfanti, R. Gusmeroli, G. Zambra, and A. Spinelli, "A power-efficient analog integrated circuit for amplification and detection of neural signals," *Annual*

International Conference of the IEEE Engineering in Medicine and Biology Society, 2008, pp. 4911-4915, Oct. 2008.

[28] Q. Fan et al, "A 1.8 μW 60 nV/√Hz capacitively-coupled chopper instrumentation amplifier in 65 nm CMOS for wireless sensor nodes," *IEEE J. Solid-State Circuits,* vol. 46, no.7, pp. 1534-1543, Jul. 2011.

[29] C. Enz and G. C. Temes, "Circuit techniques for reducing the effects of op-amp imperfections: autozeroing, correlated double sampling, and chopper stabilization," *Proceedings Of The IEEE,* vol. 84, no. 11, pp. 1584-1614, Nov. 1996.

[30] A. H. Said, "Design of a chopper amplifier for use in biomedical signal acquisition," Engineering, Southern Illinois University Edwardsville, 2010.

[31] M. Dagtekin, "A chopper modulated amplifier system design for in vitro neural recording," 2006.

[32] W. Wattanapanitch, M. Fee, and R. Sarpeshkar, "An energy-efficient micropower neural recording amplifier," *IEEE Transactions on Biomedical Circuits and Systems,* vol. 1, no. 2, pp. 136-147, Nov. 2007.

[33] V. Majidzadeh, A. Schmid, and Y. Leblebici, "Energy efficient low-noise neural recording amplifier with enhanced noise efficiency factor," *IEEE Transactions on biomedical circuits and systems,* vol. 5, no. 3, pp. 262-271, April 2011.

[34] N. Verma, A. Shoeb, J. Bohorquez, J. Dawson, J. Guttag, and A. P. Chandrakasan, "A micro-power EEG acquisition SoC with integrated feature extraction processor for a chronic seizure detection system," *IEEE J. Solid-State Circuits,* vol. 45, no. 4, pp. 804-816, Apr. 2010.

[35] J. Xu, R. F. Yazicioglu, B. Grundlehner, P. Harpe, K. A. Makinwa, and C. Van Hoof, "A 160 μW 8-Channel active electrode system for EEG monitoring," *IEEE Transactions on Biomedical circuits and systems,* vol. 5, no. 6, pp. 555-567, Dec. 2011.

[36] D. Luo, M. Zhang, and Z. Wang, "Design of a low noise neural recording amplifier for closed-loop neuromodulation applications," *IEEE International Symposium on Circuits and Systems (ISCAS),* pp. 1-4, May 2018.

[37] Z. Yan, M. Atef, G. Wang, and Y. Lian, "Low-noise high input impedance 8-channels chopper-stabilized EEG acquisition system," *IEEE International System-on-Chip Conference (SOCC),* pp. 51-55, Dec. 2017.

[38] H. Wang and P. P. Mercier, "A current-mode capacitively-coupled chopper instrumentation amplifier for biopotential recording with resistive or capacitive electrodes," *IEEE Transactions on Circuits and Systems II: Express Briefs,* vol. 65, no. 6, pp. 699-703, Dec. 2017.

[39] A.Bagheri, J. Velazquez and R. Genov, "Low-frequency noise and offset rejection in DC-coupled neural amplifiers: a review and digitally-assisted design tutorial," *IEEE Transactions On Biomedical Circuits And Systems,* vol. 11, no. 1, pp. 161-176, Feb.2017.

[40] L.-c. Zhou, Z.-c. Li, J. Li, and Q. Xiong, "Design of low noise and low power Chopper Stabilized Amplifier for Neural Recording Applications," *IEEE International*

Conference on Solid-State and Integrated Circuit Technology (ICSICT), pp. 1-3, Dec. 2018.

[41] J. A. Kaehler, "Periodic-switching filter networks-a means of amplifying and varying transfer functions," *IEEE J. Solid-State Circuits,* vol. 4, no. 4, pp. 225-230, Aug. 1969.

[42] Q. Li, X. Wang, and Y. Liu, "A 60 nV/√ Hz < 0.01%-THD ±200 mV-DC-rejection bio-sensing chopper amplifier with noise-nonlinearity-cancelling loop," *IEEE Transactions on Circuits and Systems II: Express Briefs,* vol. 67, no. 2, pp. 215-219, Feb. 2020.

[43] A. Tajalli, Y. Leblebici, and E. J. Brauer, "Implementing ultra-high-value floating tunable CMOS resistors," *Electronics letters,* vol. 44, no. 5, pp. 349-350, Mar. 2008.

[44] R. Puddu *et al.*, "A precision pseudo resistor bias scheme for the design of very large time constant filters," *IEEE Transactions on Circuits and Systems II: Express Briefs,* vol. 64, no. 7, pp. 762-766, Jul. 2017.

[45] E. Guglielmi *et al.*, "High-value tunable pseudo-resistors design," *IEEE J. Solid-State Circuits,* vol. 55, no. 8, pp. 2094 - 2105, Aug. 2020.

[46] Z. Zhou and P. Warr, "Feedback controlled pseudo resistor," *Electronics Letters,* vol. 56, no. 8, pp. 371-373, Apr. 2020.

[47] R. Nagulapalli, K. Hayatleh, S. Barker, P. Georgiou, and F. Lidgey, "A high value, linear and tunable cmos pseudo-resistor for biomedical applications," *Journal of Circuits, Systems and Computers,* vol. 28, no. 06, pp. 1950096, Jun. 2019.

[48] Q. Fan and K. Makinwa, "Capacitively-coupled chopper instrumentation amplifiers: An Overview," *IEEE SENSORS*, pp. 1-4, Dec. 2018.

[49] A. Samiei and H. Hashemi, "A chopper-stabilized, current feedback, neural recording amplifier," *IEEE Solid-State Circuits Letters,* vol. 2, no. 3, pp. 17-20, May 2019.

[50] R. Burt and J. Zhang, "A micropower chopper-stabilized operational amplifier using a SC notch filter with synchronous integration inside the continuoustime signal path," *IEEE J. Solid State Circuits,* vol. 41, no. 12, pp. 2729-2736, Dec. 2006.

[51] R. F. Yazicioglu, "A 60μW 60 nV/√ Hz readout front-end for portablebiopotential acquisition systems," in *IEEE International Solid-State Circuits Conference Digest of Technical Papers,* Feb. 2006.

[52] R. F. Yazicioglu, P. Merken, R. Puers, and C. Van Hoof, "A 200 μW eight-channel EEG acquisition ASIC for ambulatory EEG systems," *IEEE J. Solid-State Circuits,* vol. 43, no. 12, pp. 3025-3038, Dec. 2008.

[53] R. Assaad and J. Silva-Martinez, "Enhancing general performance of folded cascode amplifier by recycling current," *Electronics Letters,* vol. 43, no. 23, Nov. 2007.

[54] M. Yavari and T. Moosazadeh, "A single-stage operational amplifier with enhanced transconductance and slew rate for switched-capacitor circuits," *Analog Integrated Circuits and Signal Processing,* vol. 79, no. 3, pp. 589-598, Jun. 2014.

[55] C. Qian, J. Parramon, and E. Sanchez-Sinencio, "A micropower low-noise neural recording front-end circuit for epileptic seizure detection," *IEEE J. Solid-State Circuits,* vol. 46, no. 6, pp. 1392-1405, Jun. 2011.

[56] F. M. Yaul and A. P. Chandrakasan, "A noise-efficient 36 nV/√ Hz chopper amplifier using an inverter-based 0.2-V supply input stage," *IEEE J. Solid-State Circuits,* vol. 52, no. 11, pp. 3032-3042, Sept. 2017.

[57] C. Menolfi and Q. Huang, "A low-noise CMOS instrumentation amplifier for thermoelectric infrared detectors," *IEEE Journal of Solid-State Circuits,* vol. 32, no. 7, pp. 968-976, Jul. 1997.

[58] C. Enz, E. A. Vittoz, and F. Krummenacher, "A CMOS chopper amplifier," *IEEE Journal of Solid-State Circuits,* vol. 22, no. 3, pp. 335-342, Jun. 1987.

[59] C.-J. Lee and J.-I. Song, "A chopper-stabilized amplifier with a tunable bandwidth for EEG acquisition applications," *IEEE Access,* vol. 7, pp. 73165-73171, May 2019.

[60] J. Xu, Q. Fan, J. H. Huijsing, C. Van Hoof, R. F. Yazicioglu, and K. A. Makinwa, "Measurement and analysis of current noise in chopper amplifiers," *IEEE J. Solid-State Circuits,* vol. 48, no. 7, pp. 1575-1584, April 2013.

[61] L. Liu, T. Hua, Y. Zhang, J. Mu, and Z. Zhu, "A robust bio-IA with digitally controlled DC-servo loop and improved pseudo-resistor," *IEEE Transactions on Circuits and Systems II: Express Briefs,* vol. 67, no. 3, pp. 440-444, Jun. 2019.

[62] Q. Fan, F. Sebastianen, H. Huijsing, and K. Makinwa, "A 2.1 μW area-efficient capacitively-coupled chopper instrumentation amplifier for ECG applications in 65 nm CMOS," *IEEE Asian Solid-State Circuits Conference,* pp. 1-4, Feb. 2010.

[63] D. Luo, M. Zhang, and Z. Wang, "A low-noise chopper amplifier designed for multi-channel neural signal acquisition," *IEEE J. Solid-State Circuits,* vol. 54, no. 8, pp. 2255-2265, Aug. 2019.

[64] H. Rezaee-Dehsorkh et al., "Analysis and design of tunable amplifiers for implantable neural recording applications," *IEEE Journal on Emerging and Selected Topics in Circuits and Systems,* vol. 1, no. 4, pp. 546-556, Dec. 2011.

[65] R. Muller *et al.*, "A minimally invasive 64-channel wireless μECoG implant," *IEEE J. Solid-State Circuits,* vol. 50, no. 1, pp. 344-359, Jan. 2015.

[66] J. Wu, M.-K. Law, P.-I. Mak, and R. P. Martins, "A 2 μW 45 nV/√ Hz readout front end with multiple-chopping active-high-pass ripple reduction loop and Pseudofeedback DC servo loop," *IEEE Transactions on Circuits and Systems II: Express Briefs,* vol. 63, no. 4, pp. 351-355, Dec. 2015.

[67] M. Nasserian, A. Peiravi, and F. Moradi, "A fully-integrated 16-channel EEG readout front-end for neural recording applications," *AEU-International Journal of Electronics and Communications,* vol. 94, pp. 109-121, Sept. 2018.

[68] N. Pérez-Prieto, J. L. Valtierra, M. Delgado-Restituto, and Á. Rodríguez-Vázquez, "A sub-μV rms chopper front-End for ECoG recording," *IEEE International Symposium on Circuits and Systems (ISCAS),* pp. 1-5, May 2019.

[69] F. Ansari, and M. Yavari, "A high input impedance fully-differential chopper amplifier for closed-loop neural recording," *Iranian Conference on Electrical Engineering (ICEE),* pp. 1-5, Aug. 2020.

Abstract

Neural networks have been investigated by researchers for several decades. Microelectrodes and neural interfaces are used to obtain the information contained in the neural networks activity, which can be used to control neural networks. Neural recording is an effective way for diagnosis and therapy of the various diseases like Parkinson's disease, epilepsy, narcolepsy, and depression. Biopotential signals very low-amplitude signals with less than 5 kHz bandwidth, which requires the biopotential amplifier to exhibit low input-referred noise. Closed-loop neuromodulaton is necessary for the advanced of neuroscience and for therapy in patients suffering from drug-resistant condition. Neural stimulation generates large differential and common mode artifacts, which can saturate traditional recording front ends.

This thesis presents a chopper capacitively-coupled instrumentation amplifier (CCIA) with low power and low area consumption and high input impedance for closed-loop neural recording in the presence of in-band stimulation artifacts. A large pseudo resistor is presented in DC servo-loop (DSL), which has made the small low cut-off frequency with small capacitor and hence area consumption is reduced. By reducing the high-pass cut-off frequency, the positive feedback loop (PFL) can also operate at low frequency as well. The proposed work has been simulated with Cadence using a 180 nm CMOS process. This chopper amplifier can tolerate 20 mV_p differential input and 520 mV_p common-mode artifacts while recording the small neural signal. These techniques enable this recording front-end to achieve a dynamic range of 87.43dB (1-200 Hz) and 74.65 dB (200 Hz-5 kHz). The input referred noise is 0.63μV_{rms} (1-200 Hz) and 2.86 μV_{rms} (200 Hz-5 kHz). The total harmonic distortion (THD) for a 40mV_{pp} input at 1 kHz is -71.94 dB.

Key words: Chopper amplifiers, closed-loop neural recording, stimulation artifacts, DC servo-loop, positive feedback loop, pseudo resistor.

Amirkabir University of Technology
(Tehran Polytechnic)
Faculty of Electrical Engineering

A dissertation submitted in partial fulfilment of the requirement for the degree of
Master of Science

Design of Low Noise Integrated Amplifier with High Dynamic Range and Input Impedance for Simultaneous Neural Recording and Stimulation

By
Fatemeh Ansari

Supervisor
Dr. Mohammad Yavari

March 2020