AmirKabir University of Technology
(Tehran Polytechnic)

Departement of Electrical Engineering

A dissertation submitted in partial fulfilment of the requirements for the degree of Master of Science

NF and Linearity Improvement of Low Noise Amplifiers (LNAs) for Ultra-Wideband Applications in Nano-meter CMOS Technologies

By:

Babak Mazhabjafari

Supervisors:

Dr. Mohammad Yavari

Dr. Hassan Ghafori Fard

October 2013

دانشگاه صنعتی امیرکبیر(پلی تکنیک تهران)

دانشکده مهندسی برق

پایان نامه کارشناسی ارشد مهندسی برق

(گرایش الکترونیک-میکروالکترونیک)

بهبود عدد نویز و خطینگی تقویت‌کننده‌های کم‌نویز (LNA) برای کاربردهای باند وسیع در تکنولوژی‌های نانومتر CMOS

نگارش:

بابک مذهب‌جعفری

استاد راهنمای اول:

دکتر محمد یاوری

استاد راهنمای دوم:

دکتر حسن غفوری‌فرد

پاییز ۱۳۹۲

بسم الله الرحمن الرحیم

به نام خدا

تعهدنامه اصالت اثر

تاریخ:

اینجانب **بابک مذهب‌جعفری** متعهد می‌شوم که مطالب مندرج در این پایان نامه حاصل کار پژوهشی اینجانب تحت نظارت و راهنمایی اساتید دانشگاه صنعتی امیرکبیر بوده و به دستاوردهای دیگران که در این پژوهش از آنها استفاده شده است مطابق مقررات و روال متعارف ارجاع و در فهرست منابع و مآخذ ذکر گردیده است. این پایان نامه قبلاً برای احراز هیچ مدرک هم‌سطح یا بالاتر ارائه نگردیده است.

در صورت اثبات تخلف در هر زمان، مدرک تحصیلی صادر شده توسط دانشگاه از درجه اعتبار ساقط بوده و دانشگاه حق پیگیری قانونی خواهد داشت.

کلیه نتایج و حقوق حاصل از این پایان نامه متعلق به دانشگاه صنعتی امیرکبیر می‌باشد. هرگونه استفاده از نتایج علمی و عملی، واگذاری اطلاعات به دیگران یا چاپ و تکثیر، نسخه‌برداری، ترجمه و اقتباس از این پایان نامه بدون موافقت کتبی دانشگاه صنعتی امیرکبیر ممنوع است. نقل مطالب با ذکر مآخذ بلامانع است.

امضا

تقدیم با عشق

به آنانکه، هستی خود را به پای من گذاشتند

پدر فداکار و مادر مهربانم

و به او که خورشید زندگی من است

همسرم

و به آنانکه عزت و سربلندی ایران به رفتشان گره خورده است...

تقدیر و تشکر

صمیمانه‌ترین سپاس خود را به استاد فرزانه جناب آقای دکتر محمد یاوری تقدیم می‌نمایم که در این راه پرمشقت روشنگر مسیر بوده‌اند. همچنین مراتب تشکر و قدردانی خود را به جناب آقای دکتر حسن غفوری‌فرد بیان می‌دارم. از دوست و همراه همیشگی‌ام در شادی‌ها و در لحظات سخت و پرتنش، مهدی براتی عزیز، سپاس فراوان دارم. از دوستان عزیزم در آزمایشگاه طراحی مدارهای مجتمع آقایان مهندس توحید موسی‌زاده، مهندس حسین پاک‌نیت، مهندس محسن تمدن، مهندس محسن شاه‌قاسمی، مهندس رضا اینانلو، مهندس سجاد گلابی و مهندس میثم اصغری و خانم‌ها مهندس نجمه حاج‌امینی، مهندس بهشته خزاییلی، مهندس نسرین بنی‌اسدی و مهندس الهام رحیمی که محیطی آرام و دوستانه را فراهم نموده و از راهنمایی‌هایشان بسیار بهره بردم صمیمانه قدردانی می‌نمایم.

همچنین از اساتید ارجمند جناب آقای دکتر فتوت‌احمدی و جناب آقای دکتر عبدی‌پور که داوری این پایان‌نامه را به عهده گرفتند، بی‌نهایت سپاس‌گذارم.

در انتها از بنیاد نانو به دلیل حمایت مادی و معنوی از این پژوهش کمال تشکر و قدردانی را دارم.

خدایا چنان کن سرانجام کار

تو خوشنود باشی و ما رستگار

چکیده

تقویت‌کننده‌های کم‌نویز به دلیل اهمیت ویژه‌ای که در ساختار گیرنده رادیویی دارند از جذابیت بسیار زیادی برای فعالیت‌های تحقیقاتی برخوردار هستند. این تقویت‌کننده‌ها باید بهره بالا، عدد نویز کم و خطینگی مناسبی در تمام پهنای باند فرکانسی خود در کاردبردهای باند وسیع، داشته باشند. در این پایان‌نامه یک تکنیک جدید برای بهبود هم‌زمان نقطه تقاطع مرتبه دوم و سوم ارائه شده است. این تکنیک در عین سادگی بهبود مناسبی در پارامترهای IIP2 و IIP3 ایجاد می‌کند. تکنیک پیشنهادی بر پایه اضافه کردن یک درجه آزادی به مدار با استفاده از فیدفوروارد است. در این روش بخش مد مشترک از جریان خروجی حذف می‌شود. در نتیجه در ساختارهای تفاضلی نیاز به داشتن ورودی تفاضلی و بالون را از بین می‌برد. همچنین تکنیک ارائه شده با تضعیف مولفه اعوجاج مرتبه سوم ترانزیستور ورودی IIP3 را به شدت افزایش می‌دهد. برای پیاده‌سازی تکنیک پیشنهادی سه ساختار معرفی شده و با کمک تحلیل‌های ریاضی نظیر تحلیل فرکانس‌بالای نویز و تحلیل سری ولترا اثرگذاری ایده بر روی پارامترهای مختلف بررسی شده است. مدار اول برای کاربردهای باند باریک و مدارهای دوم و سوم برای کاربردهای UWB طراحی شده‌اند. در مدار نهایی ارائه شده IIP2 و IIP3 به میزان حدود ۲۲ و ۱۵ دسیبل و عدد نویز بیش از ۲ دسیبل نسبت به ساختار گیت مشترک رایج بهبود یافته است. در نهایت شبیه‌سازی در بدترین گوشه‌های تکنولوژی و دما صحت عملکرد تکنیک معرفی شده را اثبات می‌کند و نشان می‌دهد که پارامترهای ساختار نهایی بهبود چشمگیری داشته و به ضریب شایستگی ۷۷/۲ دست یافته است.

کلمات کلیدی: تقویت‌کننده کم‌نویز، استاندارد باند وسیع، خطینگی، عدد نویز، جریان مد مشترک، فیدفوروارد، حذف نویز و اعوجاج، تحلیل سری ولترا.

فهرست مطالب

فهرست شکل‌ها ..... ج
فهرست جدول‌ها ..... خ

فصل اول: مقدمه

۱-۱- انگیزه ۱
۱-۲- هدف ۲
۱-۳- ساختار پایان‌نامه ۲

فصل دوم: گیرنده‌های بی‌سیم و تقویت‌کننده‌های کم‌نویز

۲-۱- سیستم‌های باند وسیع ۴
۲-۲- گیرنده‌های بی‌سیم؛ ساختارها، مزایا و معایب ۵
۲-۲-۱- گیرنده هترودایین ۶
۲-۲-۲- گیرنده تبدیل مستقیم ۷
۲-۲-۳- گیرنده حذف تصویر ۸
۲-۲-۴- گیرنده IF پایین ۹
۲-۳- تقویت‌کننده کم‌نویز و پارامترهای سنجش عملکرد آن ۱۰
۲-۳-۱- پارامترهای پراکندگی ۱۱
۲-۳-۲- تطبیق ورودی ۱۲
۲-۳-۳- تطبیق خروجی ۱۳
۲-۳-۴- بهره ۱۳
۲-۳-۵- پایداری ۱۳
۲-۳-۶- عدد نویز ۱۴
۲-۳-۷- خطینگی ۱۶
۲-۳-۸- نقطه تقاطع مرتبه سوم (IIP3) ۱۹
۲-۳-۹- نقطه تقاطع مرتبه دوم (IIP2) ۲۰
۲-۳-۱۰- نقطه فشردگی یک دسیبل ۲۱
۲-۳-۱۱- پهنای باند ۲۱
۲-۳-۱۲- توان مصرفی ۲۱
۲-۴- ملاحظات طراحی تقویت‌کننده کم‌نویز فوق پهن باند ۲۱
۲-۵- نتیجه‌گیری ۲۲

فصل سوم: روش‌های طراحی، بهبود نویز و افزایش خطینگی تقویت‌کننده‌های کم‌نویز

۳-۱- ساختارهای رایج تقویت‌کننده‌های کم‌نویز ۲۳
۳-۲- تکنیک فیلتر میان‌گذر ۲۵
۳-۳- تقویت‌کننده کم‌نویز توزیع شده ۲۶
۳-۴- تکنیک افزایش G_m ۲۷
۳-۵- تکنیک فیدبک ۲۹
۳-۵-۱- استفاده از فیدبک مقاومتی در مدار سورس مشترک ۲۹
۳-۵-۲- استفاده از فیدبک در ساختار گیت مشترک ۳۰
۳-۶- تکنیک حذف نویز ۳۱
۳-۶-۱- حذف نویز در مدار سورس مشترک ۳۱
۳-۶-۲- حذف نویز در مدار گیت مشترک ۳۳
۳-۷- تکنیک‌های بهبود خطینگی ۳۷
۳-۷-۱- حذف هارمونیک ۳۸
۳-۷-۲- تکنیک بایاس بهینه ۳۹
۳-۷-۳- تکنیک جمع آثار مشتقات ۴۱
۳-۷-۴- تکنیک تزریق IM2 ..... ۴۲
۳-۷-۵- تکنیک خطی سازی با ایجاد اعوجاج ۴۳
۳-۸- نتیجه‌گیری ۴۵

فصل چهارم: تکنیک و ساختارهای پیشنهادی برای بهبود نویز و خطینگی

۴-۱- ایده اولیه برای بهبود خطینگی ۴۶
۴-۲- تکنیک فیدفوروارد ۴۷
۴-۳- تکنیک پیشنهادی ۴۹
۴-۴- ساختار پیشنهادی اول برای بهبود خطینگی در تقویت‌کننده‌های کم‌نویز ۵۳
۴-۴-۱- تطبیق ورودی ۵۴
۴-۴-۲- بهره ۵۵
۴-۴-۳- نویز ۵۶
۴-۴-۴- خطینگی ۵۸
۴-۵- تقویت‌کننده کم‌نویز پیشنهادی دوم برای کاربردهای UWB ۶۰
۴-۵-۱- تطبیق ورودی ۶۲
۴-۵-۲- بهره ۶۲
۴-۵-۳- نویز ۶۳
۴-۵-۴- خطینگی ۶۵
۴-۶- ساختار نهایی تقویت‌کننده کم‌نویز باند وسیع ۶۵

۴-۶-۱- تطبیق ورودی ۶۶
۴-۶-۲- بهره ۶۷
۴-۶-۳- عدد نویز ۶۸
۴-۶-۴- خطینگی ۷۰
۴-۶-۵- مدار بایاس ۷۲
۴-۷- نتیجه‌گیری ۷۳

فصل پنجم: نتایج شبیه‌سازی، نتیجه‌گیری و پیشنهادات

۵-۱- ساختار پیشنهادی اول برای بهبود خطینگی در تقویت‌کننده‌های کم‌نویز ۷۴
۵-۲- تقویت‌کننده کم‌نویز پیشنهادی دوم برای کاربردهای UWB ۷۷
۵-۳- ساختار نهایی تقویت‌کننده کم‌نویز باند وسیع ۸۱
۵-۴- مقایسه عملکرد مدارهای باند وسیع پیشنهادی با تعدادی از مدارهای پیشین ۸۶
۵-۵- نتیجه گیری ۸۸
۵-۶- پیشنهادات ۸۸
پیوست الف: تحلیل فرکانسی نویز ساختار نهایی ۹۰
پیوست ب: تحلیل سری ولترا ۹۲
مراجع ۹۵

فهرست شکل‌ها

شکل (۲-۱). مشخصه طیف فرکانسی UWB تعیین شده توسط FCC [2]. ۵
شکل (۲-۲). بلوک دیاگرام ساختار گیرنده هتروداین. ۶
شکل (۲-۳). بلوک دیاگرام ساختار گیرنده تبدیل مستقیم [3]. ۷
شکل (۲-۴). گیرنده‌های حذف تصویر: الف) گیرنده هارتلی. ب) گیرنده Weaver [3]. ۹
شکل (۲-۵). گیرنده IF پایین ۱۰
شکل (۲-۶). توصیف موج‌های تابشی و بازگشتی در ورودی و خروجی یک شبکه دو قطبی [3]. ۱۱
شکل (۲-۷). سیستم متشکل از m طبقه سری. ۱۶
شکل (۲-۸). تولید مولفه‌های مختلف اینترمدولاسیون در آزمایش دو تون. ۱۹
شکل (۲-۹). آزمایش دو تون بر روی مداری که اعوجاج مرتب سوم دارد. ۲۰
شکل (۳-۱). طبقه ورودی الف) ساختار سورس مشترک. ب) ساختار گیت مشترک. ۲۴
شکل (۳-۲). تقویت‌کننده کم‌نویز باند وسیع با استفاده از فیلتر میان‌گذر [7]. ۲۶
شکل (۳-۳). تقویت‌کننده کم‌نویز باند وسیع با استفاده از ساختار توزیع شده [9]. ۲۷
شکل (۳-۴). تقویت‌کننده کم‌نویز با تکنیک افزایش G_m [18]. ۲۸
شکل (۳-۵). تقویت‌کننده کم‌نویز سورس مشترک با تکنیک فیدبک مقاومتی [8]. ۲۹
شکل (۳-۶). تقویت‌کننده کم‌نویز گیت مشترک با فیدبک مثبت و افزایش G_m [25]. ۳۱
شکل (۳-۷). ایده حذف نویز در ساختار سورس مشترک. ۳۲
شکل (۳-۸). پیاده‌سازی مداری تکنیک حذف نویز توسط ترازیستور سورس مشترک. ۳۲
شکل (۳-۹). ساختار گیت مشترک. ۳۳
شکل (۳-۱۰). ساختار گیت مشترک با تکنیک حذف نویز توسط ترانس [27]. ۳۴
شکل (۳-۱۱). مکانیزم حذف نویز توسط ترانس. ۳۵
شکل (۳-۱۲). ساختار حذف نویز با ترانزیستور سورس مشترک و خروجی تفاضلی. ۳۶
شکل (۳-۱۳). ساختار حذف نویز با ترانزیستور سورس مشترک و خروجی تک سر [12]. ۳۶
شکل (۳-۱۴). استفاده از تکنیک حذف هارمونیک در تقویت‌کننده کم‌نویز [32]. ۳۹
شکل (۳-۱۵). نمودار g_3 بر حسب v_{gs}. ۴۰
شکل (۳-۱۶). پیاده‌سازی تکنیک جمع آثار مشتقات. ۴۱
شکل (۳-۱۷). اعوجاج مرتبه سوم ترانزیستورهای اصلی و کمکی و خروجی در روش جمع آثار با دو ترانزیستور nMOS. ۴۲
شکل (۳-۱۸). نمای سیستمی و پیاده‌سازی تکنیک تزریق IM2. ۴۳
شکل (۳-۱۹). تکنیک خطی‌سازی با ایجاد اعوجاج. الف) ساختار ارائه شده در مرجع [11]. ب) مدل مفهومی ساختار مداری. ۴۴
شکل (۴-۱). ساختار سیستمی روش فیدفوروارد. ۴۷
شکل (۴-۲). دو ساختار دیگر برای پیاده‌سازی تکنیک فیدفوروارد. ۴۸

شکل (۴-۳). ساختار تقویت‌کننده تفاضلی رایج. ۴۹
شکل (۴-۴). ساختار مداری اولیه ایده پیشنهادی. ۵۰
شکل (۴-۵). ساختار پیشنهادی تفاضلی برای استفاده از ایده بهبود خطینگی [42]. ۵۳
شکل (۴-۶). مدار استفاده شده برای برقراری تطبیق ورودی[42]. ۵۴
شکل (۴-۷). نیم‌مدار تفاضلی ساختار پیشنهادی اول. ۵۵
شکل (۴-۸). مدار معادل برای بررسی نویز اضافه شده در مدار پیشنهادی [42]. ۵۷
شکل (۴-۹). تقویت‌کننده کم‌نویز تفاضلی با آرایش سورس مشترک. ۵۹
شکل (۴-۱۰). مدار تقویت‌کننده کم‌نویز باند وسیع پیشنهادی دوم. ۶۱
شکل (۴-۱۱). نیم‌مدار تفاضلی تقویت‌کننده باند وسیع پیشنهادی اول. ۶۲
شکل (۴-۱۲). منابع نویز موثر در نویز خروجی مدار پیشنهادی دوم. ۶۴
شکل (۴-۱۳). ساختار پیشنهادی نهایی تقویت‌کننده کم‌نویز باند وسیع. ۶۵
شکل (۴-۱۴). مدار معادل سیگنال کوچک نیم‌مدار تفاضلی ساختار نهایی. ۶۶
شکل (۴-۱۵). اثر نویز ترانزیستور M_1 در خروجی ۶۸
شکل (۴-۱۶). الف. تقویت‌کننده کم‌نویز گیت مشترک رایج. ب. مدار بایاس استفاده شده ۶۹
شکل (۴-۱۷). الف) مدار معادل سیگنال کوچک. ب) نیم‌مدار معادل برای تحلیل IIP3. ..... ۷۱
شکل (۴-۱۸). مدار بایاس پیشنهادی برای ساختار نهایی. ۷۳
شکل (۵-۱). بهره توان (S_{21}). ۷۵
شکل (۵-۲). تطبیق ورودی (S_{11}). ۷۵
شکل (۵-۳). عدد نویز (NF). ۷۶
شکل (۵-۴). بهره توان (S_{21}). ۷۸
شکل (۵-۵). تطبیق ورودی (S_{11}). ۷۹
شکل (۵-۶). عدد نویز. ۷۹
شکل (۵-۷). آزمایش دو تون در فرکانس ۶/۵ گیگاهرتز برای سنجش IIP3. ..... ۸۰
شکل (۵-۸). آزمایش دو تون در فرکانس ۴/۵ گیگاهرتز برای سنجش IIP2. ..... ۸۱
شکل (۵-۹). تطبیق ورودی (S_{11}). ۸۲
شکل (۵-۱۰). بهره توان (S_{21}). ۸۳
شکل (۵-۱۱). عدد نویز مدارهای پیشنهادی نهایی و گیت مشترک. ۸۴
شکل (۵-۱۲). عدد نویز مدار نهایی با و بدون اثر ترانزیستورهای حذف نویز. ۸۴
شکل (۵-۱۳). تغییرات IIP3 بر حسب فرکانس تون‌های ورودی. ۸۵
شکل (۵-۱۴). تغییرات IIP3 بر حسب فاصله تون‌های ورودی. ۸۵
شکل (۵-۱۵). آزمایش دو تون در فرکانس ۴/۵ گیگاهرتز برای سنجش IIP2. ..... ۸۶

فهرست جدول‌ها

جدول ۵-۱. مقادیر المان‌های ساختار پیشنهادی اول.....۷۴
جدول ۵-۲. مقادیر المان‌های مدار سورس مشترک شکل (۴-۹). ۷۵
جدول ۵-۳. مقایسه نتایج مدارهای بخش ۴-۴.....۷۷
جدول ۵-۴. مقادیر المان‌های مدار شکل (۴-۱۰). ۷۷
جدول ۵-۵. مقادیر المان‌های مدار شکل (۴-۱۶).....۷۸
جدول ۵-۶. ناحیه کاری ترانزیستورهای اصلی و کمکی و ولتاژهای بایاس مختلف آن‌ها. ۸۰
جدول ۵-۷. نتایج شبیه‌سازی مدارهای بخش ۴-۵. .....۸۱
جدول ۵-۸. نتایج شبیه‌سازی مدار پیشنهادی دوم در گوشه‌های دما و تکنولوژی.....۸۱
جدول ۵-۹. مقادیر المان‌های مدار شکل (۴-۱۳) ۸۲
جدول ۵-۱۰. مقادیر المان‌های مدار بایاس شکل (۴-۱۸). ۸۲
جدول ۵-۱۱. نتایج شبیه‌سازی ساختار نهایی در گوشه‌های دما و تکنولوژی. ۸۶
جدول ۵-۱۲. مقایسه مدارهای پهن باند معرفی شده در این پایان‌نامه با ساختارهای باند وسیع پیشین ...۸۸

مراجع

[1] H. Zhang and E. Sanchez-Sinencio, "Linearization Techniques for CMOS Low Noise Amplifiers: A Tutorial," *IEEE Trans. Circuits Syst. I: Reg. Papers*, vol. 58, pp. 22-36, Jan. 2011.

[2] F. 02-048, "First Report and Order in the Mattrer of Revision of Part 15 of the Commission's Rules Regarding Ultra-wideband Transmission Systems," Feb. 2002.

[3] B. Razavi, *RF Microelectronics*, 2nd edition. Upper Saddle River, Prentic Hall, 2012.

[4] T. H. Lee, *The design of CMOS radio-frequency integrated circuits*, 2nd edition. Cambridge university press, 2005.

[5] K.-H. Chen, J.-H. Lu, B.-J. Chen, and S.-I. Liu, "An Ultra-Wide-Band 0.4-10-GHz LNA in 0.18-µm CMOS," *IEEE Trans. Circuits Syst. II: Exp. Briefs*, vol. 54, pp. 217-221, Mar. 2007.

[6] M. S. Mehrjoo, *Design and Simulation of high-Linearity Wideband LNAs in Nano-meter CMOS Technologies*, M. Sc. Dissertation, Amirkabir University of Technology, Tehran, 2011.

[7] A. Bevilacqua and A. M. Niknejad, "An ultrawideband CMOS low-noise amplifier for 3.1-10.6-GHz wireless receivers," *IEEE J. Solid-State Circuits*, vol. 39, pp. 2259-2268, Feb. 2004.

[8] C.-W. Kim, M.-S. Kang, P. T.Anh, H.-T. Kim, and S.-G. Lee, "An ultra-wideband CMOS low noise amplifier for 3-5-GHz UWB system," *IEEE J. Solid-State Circuits*, vol. 40, pp. 544-547, Feb. 2005.

[9] P. Heydari, "Design and analysis of a performance-optimized CMOS UWB distributed LNA," *IEEE J. Solid-State Circuits*, vol. 42, pp. 1892-1905, Sept. 2007.

[10] G. Sapone and G. Palmisano, "A 3–10-GHz low-power CMOS low-noise amplifier for ultra-wideband communication," *IEEE Trans. Microw. Theory Tech.*, vol. 59, pp. 678-686, 2011.

[11] H. Zhang, X. Fan, and E. S. Sinencio, "A low-power, linearized, ultra-wideband LNA design technique," *IEEE J. Solid-State Circuits*, vol. 44, pp. 320-330, Feb 2009.

[12] C.-F. Liao and S.-I. Liu, "A broadband noise-canceling CMOS LNA for 3.1–10.6-GHz UWB receivers," *IEEE J. Solid-State Circuits*, vol. 42, pp. 329-339, Feb. 2007.

[13] W. Zhuo, X. Li, S. Shekhar, S. Embabi, J. P. De Gyvez, D. Allstot, and E. Sanchez-Sinencio, "A capacitor cross-coupled common-gate low-noise amplifier," *IEEE Trans. Circuits Syst. II: Exp. Briefs*, vol. 52, pp. 875-879, Dec. 2005.

[14] M. Battista, J. Gaubert, M. Egels, S. Bourdel, and H. Barthelemy, "6-10 GHz ultra-wideband CMOS LNA," *Electronics Letters*, vol. 44, pp. 343-344, Feb. 2008.

[15] F. Zhang and P. R. Kinget, "Low-power programmable gain CMOS distributed LNA," *IEEE J. Solid-State Circuits*, vol. 41, pp. 1333-1343, May. 2006.

[16] E. L. Ginzton, W. R. Hewlett, J. H. Jasberg, and J. D. Noe, "Distributed amplification," *Proceedings of the IRE*, vol. 36, pp. 956-969, Aug. 1948.

[17] J. S. Walling, S. Shekhar, and D. J. Allstot, "A gm-Boosted Current-Reuse LNA in 0.18µm CMOS," in *IEEE Radio Frequency Integrated Circuits Symp. (RFIC)* pp. 613-616, Jun., 2007.

[18] F. Belmas, F. Hameau, and J. Fournier, "A Low Power Inductorless LNA With Double Gm Enhancement in 130 nm CMOS," *IEEE J. Solid-State Circuits*, vol. 47, pp. 1094-1103, Feb. 2012.

[19] H.-C. Lee, C.-S. Wang, and C.-K. Wang, "A 0.2-2.6 GHz Wideband Noise-Reduction Gm-Boosted LNA," *IEEE Microw. and Wireless Compon. Lett.*, vol. 22, pp. 269-271, Apr. 2012.

[20] D. J. Allstot, L. Xiaoyong, and S. Shekhar, "Design considerations for CMOS low-noise amplifiers," in *IEEE Radio Frequency Integrated Circuits (RFIC) Symp.* pp. 97-100, Jun., 2004.

[21] K. Bhatia, S. Hyvonen, and E. Rosenbaum, "An 8-mW, ESD-protected, CMOS LNA for Ultra-Wideband Applications," in *IEEE Custom Integrated Circuits Conference* pp. 385-388, Sept., 2006.

[22] Z. Wei, S. Embabi, J. P. de Gyvez, and E. Sanchez-Sinencio, "Using capacitive cross-coupling technique in RF low noise amplifiers and down-conversion mixer design," in *Proceedings of the 26rd European Solid-State Circuits Conference* pp. 77-80, Sept., 2000.

[23] L. Xiaoyong, S. Shekhar, and D. J. Allstot, "Gm-boosted common-gate LNA and differential colpitts VCO/QVCO in 0.18µm CMOS," *IEEE J. Solid-State Circuits,* vol. 40, pp. 2609-2619, 2005 2005.

[24] X. Fan, H. Zhang, and E. Sanchez-Sinencio, "A Noise Reduction and Linearity Improvement Technique for a Differential Cascode LNA," *IEEE J.Solid-State Circuits,* vol. 43, pp. 588-599, Mar. 2008.

[25] M. S. Mehrjoo and M. Yavari, "A low power UWB very low noise amplifier using an improved noise reduction technique," in *IEEE Int. Circuits and Syst. Symp. (ISCAS)* pp. 277-280, May., 2011.

[26] F. Bruccoleri, E. A. M. Klumperink, and B. Nauta, "Wide-band CMOS low-noise amplifier exploiting thermal noise canceling," *IEEE J. Solid-State Circuits,* vol. 39, pp. 275-282, Feb. 2004.

[27] T. Kihara, T. Matsuoka, and K. Taniguchi, "A 1.0 V, 2.5 mW, transformer noise-canceling UWB CMOS LNA," in *IEEE Radio Frequency Integrated Circuits Symposium* pp. 493-496, 2008.

[28] W. Sansen, "Distortion in elementary transistor circuits," *IEEE Trans. Circuits Syst. II: Analog and Digital Signal Processing,* vol. 46, pp. 315-325, Mar. 1999.

[29] K. Sanghoon, C. Byounggi, and B. Kim, "Linearity analysis of CMOS for RF application," *IEEE Trans. Microw. Theory Tech.,* vol. 51, pp. 972-977, Mar. 2003.

[30] V. Aparin and C. Persico, "Effect of out-of-band terminations on intermodulation distortion in common-emitter circuits," in *IEEE MTT-S Int. Microw. Symp. Dig.* pp. 977-980, Jun., 1999.

[31] V. Aparin and L. E. Larson, "Linearization of monolithic LNAs using low-frequency low-impedance input termination," in *Proc. Eur. Solid-State Circuits Conf.* pp. 137-140, 2003.

[32] T. W. Kim, "A Common-Gate Amplifier With Transconductance Nonlinearity Cancellation and Its High-Frequency Analysis Using the Volterra Series," *IEEE Trans. Microw. Theory Tech.,* vol. 57, pp. 1461-1469, Jun. 2009.

[33] T. W. Kim, B. Kim, and K. Lee, "Highly linear receiver front-end adopting MOSFET transconductance linearization by multiple gated transistors," *IEEE J. Solid-State Circuits,* vol. 39, pp. 223-229, Jan. 2004.

[34] B. Toole, C. Plett, and M. Cloutier, "RF circuit implications of moderate inversion enhanced linear region in MOSFETs," *IEEE Trans. Circuits Syst. I: Reg. Papers,* vol. 51, pp. 319-328, Feb. 2004.

[35] V. Aparin, G. Brown, and L. E. Larson, "Linearization of CMOS LNA's via optimum gate biasing," in *Proc. Int. Circuits Syst. Symp.* pp. IV-748-51 Vol.4, May., 2004.

[36] H. M. Geddada, J. W. Park, and J. Silva-Martinez, "Robust derivative superposition method for linearising broadband LNAs," *Electronics Letters,* vol. 45, pp. 435-436, 2009.

[37] B. Kim, J.-S. Ko, and K. Lee, "Highly linear CMOS RF MMIC amplifier using multiple gated transistors and its Volterra series analysis," in *IEEE MTT-S Int. Microw. Symp. Dig.* pp. 515-518, May., 2001.

[38] S. Lou and H. C. Luong, "A Linearization Technique for RF Receiver Front-End Using Second-Order-Intermodulation Injection," *IEEE J. Solid-State Circuits,* vol. 43, pp. 2404-2412, 2008.

[39] Y. Ding and R. Harjani, "A +18 dBm IIP3 LNA in 0.35µm CMOS," in *IEEE Int. Solid-State Circuits Conf. (ISSCC) Dig. Tech. Papers* pp. 162-163, Feb., 2001.

[40] P. Wambacq and W. Sansen, *Distortion analysis of analog integrated circuits* Kluwer Academic Publishers, 1998.

[41] D. Manstretta, M. Brandolini, and F. Svelto, "Second-order intermodulation mechanisms in CMOS downconverters," *IEEE J. Solid-State Circuits,* vol. 38, pp. 394-406, Mar. 2003.

[42] M. Barati, B. MazhabJafari, and M. Yavari, "A new linearization technique for CMOS low noise amplifiers with balun circuitry," in *Iranian Conference on Electrical Engineering, (ICEE)* pp. 1-4, May., 2013.

[43] R. F. Ye, T. S. Horng, and J. M. Wu, "Two CMOS Dual-Feedback Common-Gate Low-Noise Amplifiers With Wideband Input and Noise Matching," *IEEE Trans. Microw. Theory Tech.,* vol. 61, pp. 3690-3699, July. 2013.

[44] M. T. Reiha and J. R. Long, "A 1.2 V Reactive-Feedback 3.1-10.6 GHz Low-Noise Amplifier in 0.13 μm CMOS," *IEEE J. Solid-State Circuits,* vol. 42, pp. 1023-1033, May. 2007.

[45] S. Shekhar, J. S. Walling, and D. J. Allstot, "Bandwidth Extension Techniques for CMOS Amplifiers," *IEEE J. Solid-State Circuits,* vol. 41, pp. 2424-2439, Nov. 2006.

[46] Y. J. E. Chen and Y. I. Huang, "Development of Integrated Broad-Band CMOS Low-Noise Amplifiers," *IEEE Trans. Circuits Syst. I: Reg. Papers,* vol. 54, pp. 2120-2127, Oct. 2007.

[47] A. Mirvakili, M. Yavari, and F. Raissi, "A linear current-reused LNA for 3.1-10.6 GHz UWB receivers," *IEICE Electronics Express,* vol. 5, pp. 908-914, Nov. 2008.

[48] A. Mirvakili and M. Yavari, "A noise-canceling CMOS LNA design for the upper band of UWB DS-CDMA receivers," in *IEEE Int. Circuits Syst. Symp (ISCAS)* pp. 217-220, May., 2009.

[49] M. S. Mehrjoo and M. Yavari, "A new input matching technique for ultra wideband LNAs," *IEICE Electronics Express,* vol. 7, pp. 1376-1381, Sept. 2010.

[50] Y. S. Lin, C. Z. Chen, H. Y. Yang, C. C. Chen, J. H. Lee, G. W. Huang, and S. S. Lu, "Analysis and design of a CMOS UWB LNA with dual-RLC-branch wideband input matching network," *IEEE Trans. Microw. Theory Tech.,* vol. 58, pp. 287-296, Feb. 2010.

[51] M. Shen, T. Tong, J. H. Mikkelsen, O. K. Jensen, and T. Larsen, "Design and implementation of a 1–5 GHz UWB low noise amplifier in 0.18 μm CMOS," *Analog Integrated Circuits and Signal Processing,* vol. 67, pp. 41-48, July 2011.

[52] Y.-T. Lo and J.-F. Kiang, "Design of Wideband LNAs Using Parallel-to-Series Resonant Matching Network Between Common-Gate and Common-Source Stages," *IEEE Trans. Microw. Theory Tech.,* vol. 59, pp. 2285-2294, Sept. 2011.

[53] G. Sapone and G. Palmisano, "A 3–10-GHz low-power CMOS low-noise amplifier for ultra-wideband communication," *IEEE Trans. Microw. Theory Tech.,* vol. 59, pp. 678-686, Mar. 2011.

[54] J. F. Chang and Y. S. Lin, "0.99 mW 3-10 GHz common-gate CMOS UWB LNA using T-match input network and self-body-bias technique," *Electronics Letters,* vol. 47, pp. 658-659, Jan. 2011.

[55] M. Khurram and S. R. Hasan, "Series peaked noise matched gm-boosted 3.1-10.6 GHz CG CMOS differential LNA for UWB WiMedia," *Electronics letters,* vol. 47, pp. 1346-1348, Nov. 2011.

[56] J. F. Chang and Y. S. Lin, "3.2-9.7 GHz ultra-wideband low-noise amplifier with excellent stop-band rejection," *Electronics Letters,* vol. 48, pp. 44-45, Jan. 2012.

[57] A. Nakhlestani, A. Hakimi, and M. Movahhedi, "A novel configuration for UWB LNA suitable for low-power and low-voltage applications," *Microelectronics Journal,* vol. 43, pp. 444-451, July 2012.

[58] J. M. Dores, E. C. Becerra-Alvarez, M. A. Martins, J. M. d. l. Rosa, and J. R. Fernandes, "Efficient biasing circuit strategies for inductorless wideband low noise amplifiers with feedback," *Microelectronics Journal,* vol. 43, pp. 714-720, Oct. 2012.

[59] M. Khurram and S. M. Rezaul Hasan, "A 3.5 GHz Current-Reuse gm-Boosted CG LNA for Ultrawideband in 130 nm CMOS," *IEEE Trans. on Very Large Scale Integ. (VLSI) Syst.,* vol. 20, pp. 400-409, Mar. 2012.

[60] J. Shim, T. Yang, and J. Jeong, "Design of low power CMOS ultra wide band low noise amplifier using noise canceling technique," *Microelectronics Journal,* July 2013.

[61] Z. Li, L. Chen, Z. Wang, C. Wu, J. Cao, M. Zhang, C. Wang, Y. Liu, and Z. Wang, "Low-noise and high-gain wideband LNA with gm-boosting technique," *IET Electronics Letters,* vol. 49, Aug. 2013.

[62] J. W. Park and B. Razavi, "A Harmonic-Rejecting CMOS LNA for Broadband Radios," *Solid-State Circuits, IEEE Journal of,* vol. 48, pp. 1072-1084, Apr. 2013.

ABSTRACT

The interest to UWB Low Noise Amplifiers (LNAs) research activities are increased due to its important position in receiver specifications such as sensitivity. These amplifiers must have high gain, low noise figure (NF) and proper linearity in the whole frequency bandwidth. In this thesis a new linearization technique is presented which improves both second and third order input referred intercept points (IIP2 and IIP3) simultaneously. This technique is simple and improves linearity significantly. Proposed Technique improves IIP2 by removing the common-mode part of all intermodulation components from the output current in all frequencies. Thus removes the needs to balun in the differential LNAs. Also this technique improves IIP3 by removing the third order nonlinear coefficient (g_3) from the output current. Full high frequency analysis using Volterra series is employed to show the effectiveness of the proposed technique. To implement the proposed technique, three structures are introduced and analyzed in details. First LNA is designed and simulated for Narrowband applications. Second and third structures are designed for UWB applications. Finally circuit level simulations in worst corner cases confirm the effectiveness of the proposed technique and structures.

Keywords: Low Noise Amplifiers (LNA), Ultra Wideband (UWB) standard, Linearity, Noise Figure (NF), Common-Mode Current, Feedforward, Noise and Distortion Cancellation, Volterra Series Analysis.

AmirKabir University of Technology
(Tehran Polytechnic)

Departement of Electrical Engineering

A dissertation submitted in partial fulfilment of the requirements for the degree of Master of Science

NF and Linearity Improvement of Low Noise Amplifiers (LNAs) for Ultra-Wideband Applications in Nano-meter CMOS Technologies

By:

Babak Mazhabjafari

Supervisors:

Dr. Mohammad Yavari

Dr. Hassan Ghafori Fard

October 2013