



**Amirkabir University of Technology
(Tehran Polytechnic)**

Electrical Engineering Department

Ph.D. Thesis

Title:

**Analysis and Design of Adaptive Analog-to-Digital
Converter for Wearable ECG Sensors**

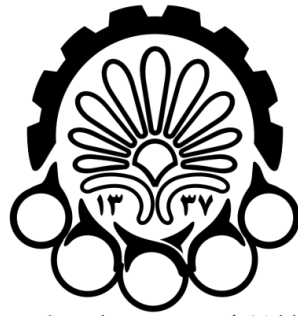
By:

Atiyeh Karimlou

Supervisor:

Dr. Mohammad Yavari

November 2023



دانشگاه صنعتی امیرکبیر
(پلی تکنیک تهران)
دانشکده‌ی مهندسی برق

رساله‌ی دکتری
رشته مهندسی برق گرایش الکترونیک

عنوان پایان‌نامه
تحلیل و طراحی مبدل آنالوگ به دیجیتال تطبیقی برای حسگرهای
ECG پوشیدنی

نگارش
عطیه کریملو

استاد راهنما
دکتر محمد یآوری

آبان ۱۴۰۲

بِسْمِ اللَّهِ الرَّحْمَنِ الرَّحِيمِ

برگ ارزیابی پایان نامه شماره ۱۵۰۸۱۰#

رساله دکترا (تئوری)

عطیه کریملو (۹۵۱۲۳۹۱۰)

دانشکده

مهندسی برق

رشته-گرایش

مهندسی برق - الکترونیک

عنوان اولیه پایان نامه تحلیل و طراحی مبدل آنالوگ به دیجیتال برای سنسورهای ECG پوشیدنی

عنوان تغییر یافته تحلیل و طراحی مبدل آنالوگ به دیجیتال تطبیقی برای حسگرهای ECG پوشیدنی

تاریخ دفاع ۱۴۰۲/۰۸/۱۷ از ساعت ۱۱:۰۰ تا ۱۳:۱۵

نشیست حضوری :: دانشگاه صنعتی امیرکبیر - ساختمان ابوریحان - طبقه ی سوم دانشکده ی برق - سالن اجتماعات پروفیسور

عابدی

نوع برگزاری

اعضای هیات داوران

#	هیات داوران	نام و نام خانوادگی	کد پورتال	وضعیت حضور
۱	استاد راهنما یک	محمد یآوری	۱۱۳۳۵	حاضر در نشست فیزیکی
۲	استاد راهنما دو	---	---	---
۳	استاد راهنما سه	---	---	---
۴	استاد مشاور یک	---	---	---
۵	استاد مشاور دو	---	---	---
۶	داور داخلی یک	محسن معزی	۱۵۶۶۱	حاضر در نشست فیزیکی
۷	داور داخلی دو	مجید شالچیان	۱۴۴۷۴	حاضر در نشست فیزیکی
۸	داور خارجی یک	امید شعاعی	۱۷۸۳۹	حاضر در نشست فیزیکی
۹	داور خارجی دو	علی فتوت احمدی	۱۴۶۸۷	حاضر در نشست فیزیکی
۱۰	داور آخر	محمد مهدی احمدی	۱۵۶۷۳	حاضر در نشست فیزیکی
۱۱	نماینده تحصیلات تکمیلی	مجید شالچیان	۱۴۴۷۴	حاضر در نشست فیزیکی

گواهی می گردد ارزیابی دفاع ۱۷/۰۰ (هفته تمام از هفته،) نمره پایش مستمر ۳/۰۰ (سه تمام) و نمره نهایی ارزیابی دفاع

پایان نامه ۲۰/۰۰ (بیست تمام) با درجه عالی ثبت گردیده است.

معاونت تحصیلات تکمیلی دانشکده

مهندسی برق

اینجانب عطیه کریملو متعهد می‌شوم که مطالب مندرج در این پایان نامه حاصل کار پژوهشی اینجانب تحت نظارت و راهنمایی اساتید دانشگاه صنعتی امیرکبیر بوده و به دستاوردهای دیگران که در این پژوهش از آنها استفاده شده است مطابق مقررات و روال متعارف ارجاع و در فهرست منابع و مآخذ ذکر گردیده است. این پایان نامه قبلاً برای احراز هیچ مدرک هم‌سطح یا بالاتر ارائه نگردیده است. در صورت اثبات تخلف در هر زمان، مدرک تحصیلی صادر شده توسط دانشگاه از درجه اعتبار ساقط بوده و دانشگاه حق پیگیری قانونی خواهد داشت.

کلیه نتایج و حقوق حاصل از این پایان نامه متعلق به دانشگاه صنعتی امیرکبیر می‌باشد. هرگونه استفاده از نتایج علمی و عملی، واگذاری اطلاعات به دیگران یا چاپ و تکثیر، نسخه‌برداری، ترجمه و اقتباس از این پایان نامه بدون موافقت کتبی دانشگاه صنعتی امیرکبیر ممنوع است. نقل مطالب با ذکر مآخذ بلامانع است.

عطیه کریملو

امضا

به یاد:

روح پاک پدرم که می‌ستایمش به پاکی و غرور؛

و تقدیمی فروتنانه به:

مادرم که جوانی و عمرش را فدای من کرد؛

همسرم که با فداکاری در روزهای سخت همراه من بود؛

و دختر عزیزتر از جانم هلیا که صبورانه در کنارم بود؛

تشکر و قدردانی

بر خود لازم می‌بینم از زحمات استاد ارجمند جناب آقای دکتر محمد یآوری (دانشیار دانشکده مهندسی برق دانشگاه صنعتی امیرکبیر) کمال تشکر و قدردانی را داشته باشم. ایشان هدایت و راهنمایی پایان‌نامه‌ی دکتری اینجانب را بر عهده داشتند و مبانی طراحی مدارات مجتمع را به اینجانب آموختند. همچنین از اساتید ممتحن این رساله جناب آقای دکتر فتوت احمدی (استاد دانشگاه صنعتی شریف)، جناب آقای دکتر شعاعی (استاد دانشگاه تهران)، جناب آقای دکتر شالچیان (استاد دانشگاه صنعتی امیرکبیر)، جناب آقای دکتر معزی (استاد دانشگاه صنعتی امیرکبیر) و جناب آقای دکتر احمدی (استاد دانشگاه صنعتی امیرکبیر) تشکر و قدردانی می‌نمایم.

چکیده

در حسگرهای ECG پوشیدنی به منظور پایش پیوسته عملکرد قلب حجم وسیعی از اطلاعات تولید، ذخیره و تجزیه و تحلیل می‌گردد. این حجم از اطلاعات برای حسگرهای بیسیم که با باتری کار می‌کنند، مناسب نیست. بنابراین طراحی مبدل آنالوگ به دیجیتال با توان مصرفی کمتر، نرخ داده‌ی تولیدی کمتر و عملکرد تطبیقی جزو چالش‌های اساسی طراحی چنین سیستم‌هایی مطرح می‌گردد.

در سال‌های اخیر استفاده از مبدل‌های مبتنی بر مدولاتور دلتا برای کاربردهای پزشکی مورد توجه قرار گرفته است. در این رساله نیز ابتدا ساختار مدولاتور دلتا به همراه چالش‌های اساسی طراحی آن بررسی شده و ساختاری جدید بر پایه‌ی مدولاتور دلتا ارائه گردیده است. در این ساختار به جای کوانتایزر تک بیت در ساختار مدولاتور دلتا، از مبدل ولتاژ به زمان استفاده می‌شود. استفاده از مبدل ولتاژ به زمان به دلیل عملکرد کوانتیزاسیون چند سطحی محدودیت روی فرکانس نمونه برداری مبدل را به صورت چشمگیری کاهش داده است. همچنین به دلیل تولید داده‌ی یک بیت منجر به کاهش نرخ داده‌ی تولیدی مبدل و توان مصرفی فرستنده‌ی بیسیم می‌گردد. مبدل مربوطه در تکنولوژی TSMC CMOS 180nm با ولتاژ تغذیه‌ی 0.8 V و فرکانس نمونه‌برداری 4 kHz طراحی گردیده است. بر اساس نتایج شبیه سازی بعد لی‌آوت توان مصرفی مبدل مربوطه در حدود $68/12\text{ nW}$ بوده و دارای بیشینه دقت $10/9$ بیت می‌باشد.

با توجه به اینکه یکی از مشخصه‌های اصلی سیگنال ECG کمپلکس QRS می‌باشد، روش‌های آشکارسازی QRS از دهه‌های گذشته مورد توجه بسیاری قرار گرفته است. در این رساله نیز به عنوان کار دوم تکنیک آشکارسازی کمپلکس QRS مبتنی بر مشتق مرتبه اول، به همراه تغییراتی به منظور بهبود عملکرد آن، در حوزه‌ی زمان پیاده سازی شده است. پیاده سازی مدار مشتق گیر و مدار مقایسه کننده با ولتاژ آستانه در حوزه‌ی زمان منجر به کاهش توان مصرفی و سادگی ساختار پیشنهادی می‌گردد. طرح لی-آوت مدار آشکارساز پیشنهادی در تکنولوژی TSMC CMOS 180nm ترسیم شده و نتایج شبیه سازی بعد لی‌آوت برای مدار مربوطه گزارش گردیده است. میزان توان مصرفی مدار مربوطه از ولتاژ تغذیه 0.8 V برابر $39/8\text{ nW}$ می‌باشد. همچنین براساس نتایج شبیه سازی سیستمی در نرم افزار متلب، مدار آشکارساز به حساسیتی حدود $99/26\%$ و نرخ آشکارسازی صحیح حدود $99/25\%$ دست می‌یابد.

در انتها با ترکیب مدار آشکارساز کمپلکس QRS پیشنهادی با مدار مدولاتور دلتای ارائه گردیده، ساختار مدولاتور دلتای پیشنهادی برای عملکرد تطبیقی بهینه گردیده است که سبب می‌شود توان مصرفی و نرخ داده‌ی تولیدی مبدل به صورت قابل توجهی کاهش یابد. به دلیل فراهم شدن امکان ساخت در تکنولوژی 180BCDlite-GEN2 طرح لی‌آوت ساختار مدولاتور دلتای تطبیقی در این تکنولوژی ترسیم شده و جهت ساخت به کارخانه ارسال گردیده است. ساختار مدولاتور دلتای تطبیقی با دو فرکانس نمونه‌برداری 4 kHz و 500 Hz کار کرده و مساحت تراشه بدون در نظر گرفتن پدها برابر 0.47 mm^2 می‌باشد. همچنین بر اساس نتایج شبیه سازی توان مصرفی مدولاتور دلتای تطبیقی از ولتاژ تغذیه‌ی 1 V برابر 109 nW می‌باشد.

کلمات کلیدی:

بیماری‌های قلبی، حسگرهای ECG، مبدل آنالوگ به دیجیتال، مدولاتور دلتا، آشکارسازی کمپلکس QRS، پیاده سازی حوزه‌ی زمان، عملکرد تطبیقی، کاهش توان مصرفی، کاهش نرخ داده‌ی تولیدی.

صفحه	فهرست مطالب
..... ا	چکیده.....
..... و	فهرست شکل ها.....
..... ی	فهرست جدول ها.....
..... ک	اختصار نامه.....
..... م	واژه نامه.....
..... ۱	فصل اول مقدمه.....
..... ۱	۱-۱- انگیزه.....
..... ۴	۱-۲- دستاوردهای رساله.....
..... ۴	۱-۳- ساختار رساله.....
..... ۶	فصل دوم مبدل های آنالوگ به دیجیتال مورد استفاده برای کاربرد حسگرهای ECG.....
..... ۶	۲-۱- عملکرد قلب.....
..... ۸	۲-۲- سیگنال الکتروکاردیوگرام (ECG).....
..... ۹	۲-۳- سیستم گیرنده ی سیگنال های ECG.....
..... ۱۰	۲-۴- تبدیل آنالوگ به دیجیتال.....
..... ۱۲	۲-۵- پارامترهای عملکردی مبدل آنالوگ به دیجیتال.....
..... ۱۳	۲-۶- مبدل های آنالوگ به دیجیتال.....
..... ۱۴	۲-۶-۱- مبدل آنالوگ به دیجیتال موازی یا فلش.....
..... ۱۵	۲-۶-۲- مبدل آنالوگ به دیجیتال مبتنی بر شیب.....
..... ۱۶	۲-۶-۳- مبدل آنالوگ به دیجیتال تقریب متوالی (SAR).....
..... ۱۷	۲-۶-۴- مبدل آنالوگ به دیجیتال عبور از سطح (LC-ADC).....
..... ۱۸	۲-۶-۵- مبدل آنالوگ به دیجیتال سیگما-دلتا ($\Sigma\Delta$).....
..... ۱۹	۲-۶-۶- جمع بندی.....
..... ۱۹	۲-۷- مبدل های مبتنی بر مدولاتور دلتا.....
..... ۲۰	۲-۷-۱- مبدل مبتنی بر مدولاتور دلتای استاندارد.....
..... ۲۲	۲-۷-۲- مدولاتور دلتای تطبیقی.....
..... ۲۲	۲-۷-۳- مدولاتور چند سطحی یا مدولاسیون کد پالس تفاضلی (DPCM).....

۲۳	۴-۷-۲ - مقایسه و نتیجه‌گیری
۲۴	۸-۲ - تکنیک‌های آشکارسازی کمپلکس QRS
۲۴	۱-۸-۲ - تبدیل ویولت و شبکه‌های عصبی
۲۴	۲-۸-۲ - بانک‌های فیلتر
۲۵	۳-۸-۲ - تکنیک PT
۲۵	۴-۸-۲ - تکنیک انتگرال‌گیری
۲۶	۵-۸-۲ - تکنیک مشتق
۲۸	۹-۲ - تحقیقات اخیر در زمینه‌ی مبدل‌های مبتنی بر مدولاتور دلتا
۲۸	۱-۹-۲ - کاهش نرخ داده‌ی ارسالی
۳۰	۲-۹-۲ - کدینگ زمانی
۳۰	۳-۹-۲ - جایگزینی کوانتایزر
۳۱	۱-۳-۹-۲ - جایگزینی با SAR ADC
۳۳	۲-۳-۹-۲ - جایگزینی با LC-ADC
۳۵	۳-۳-۹-۲ - جایگزینی با VCO
۳۶	۴-۹-۲ - جهت‌گیری تحقیقات
۳۷	۱-۴-۹-۲ - کاهش ولتاژ تغذیه
۳۷	۲-۴-۹-۲ - تغییر فرکانس نمونه‌برداری
۳۷	۳-۴-۹-۲ - تغییر دقت مبدل آنالوگ به دیجیتال
۳۸	۴-۴-۹-۲ - کاهش نرخ داده‌ی ارسالی

فصل سوم مبدل آنالوگ به دیجیتال مبتنی بر مدولاتور دلتا برای کاربرد

۳۹	حسگرهای ECG پوشیدنی
۴۰	۱-۳ - مقدمه
۴۱	۲-۳ - مبدل ولتاژ به زمان استاندارد
۴۲	۱-۲-۳ - دقت مبدل ولتاژ به زمان
۴۲	۲-۲-۳ - حداکثر خطی‌نگی رمپ
۴۲	۳-۳ - مبدل مبتنی بر مدولاتور دلتای پیشنهادی
۴۳	۱-۳-۳ - فرکانس نمونه‌برداری
۴۴	۲-۳-۳ - مدل سیگنال کوچک
۴۷	۴-۳ - ساختار مداری مبدل مبتنی بر مدولاتور دلتای پیشنهادی
۴۷	۱-۴-۳ - مدار تولید سیگنال رمپ
۴۹	۲-۴-۳ - مدار مقایسه‌گر هیستریزیس

۵۱	۳-۴-۳- مدار تفاضل گر غیر فعال
۵۱	۴-۴-۳- مدار انتگرال گیر مسیر فیدبک
۵۳	۵-۴-۳- مدار تولید سیگنال های کنترلی
۵۴	۶-۴-۳- انتگرال گیر دیجیتال
۵۶	۵-۳- تحلیل نویزی مدولاتور دلتای پیشنهادی
۵۶	۱-۵-۳- تحلیل نویز حرارتی
۵۸	۲-۵-۳- تحلیل نویز فلیکر
۶۳	۶-۳- جبران سازی PVT
۶۵	۷-۳- طرح لی آوت و نتایج شبیه سازی ADC مبتنی بر مدولاتور دلتای پیشنهادی
۶۶	۱-۷-۳- طرح لی آوت
۶۶	۲-۷-۳- نتایج شبیه سازی بعد لی آوت
۷۰	۳-۷-۳- مقایسه ی عملکرد
۷۲	۴-۷-۳- بررسی میزان کاهش توان مصرفی فرستنده برای ساختار پیشنهادی
۷۳	۸-۳- نتیجه گیری
۷۴	فصل چهارم آشکارساز کمپلکس QRS پیشنهادی در حوزه ی زمان
۷۵	۱-۴- مقدمه
۷۶	۲-۴- تکنیک آشکارساز شیب مبتنی بر مشتق مرتبه اول
۷۶	۳-۴- آشکارساز شیب مبتنی بر مشتق مرتبه اول پیشنهادی در حوزه ی زمان
۷۷	۴-۴- طراحی مداری تکنیک آشکارساز کمپلکس QRS پیشنهادی در حوزه ی زمان
۷۸	۱-۴-۴- مدار مشتق گیر حوزه ی زمان
۸۰	۲-۴-۴- مدار مقایسه کننده ی زمان
۸۲	۳-۴-۴- فیلتر میانگین گیر
۸۳	۴-۴-۴- مدار محدود کننده ی بازه ی زمانی
۸۴	۵-۴-۴- مدار تولید سیگنال های کنترلی
۸۵	۵-۴- بلوک های دیجیتال
۸۵	۱-۵-۴- گیت های دیجیتال
۸۷	۲-۵-۴- شمارنده ی ۴ بیت
۸۷	۳-۵-۴- بلوک های تقسیم کننده ی فرکانسی
۸۸	۶-۴- مدل سازی سیستمی مدار آشکارساز QRS پیشنهادی

۷-۴	معرفی پارامترهای عملکردی	۸۹
۸-۴	بررسی عملکرد مدار آشکارساز QRS پیشنهادی در سطح سیستمی	۹۰
۹-۴	طرح لی آوت و نتایج شبیه سازی آشکارساز کمپلکس QRS پیشنهادی	۹۶
۹-۴-۱	طرح لی آوت آشکارساز	۹۶
۹-۴-۲	نتایج شبیه سازی بعد لی آوت	۹۸
۹-۴-۳	مقایسه‌ی عملکرد	۱۰۱
۹-۴-۱۰	نتیجه گیری	۱۰۲
۱۰۳	فصل پنجم پیاده سازی مداری مبدل نمونه	
۱-۵	مدولاتور دلتای تطبیقی پیشنهادی	۱۰۴
۲-۵	طراحی مداری مبدل نمونه	۱۰۶
۲-۵-۱	ابعاد المانهای مدار مدولاتور دلتا	۱۰۶
۲-۵-۲	ابعاد المانهای مدار آشکارساز شیب	۱۰۷
۲-۵-۳	مدار تولید سیگنالهای کنترلی مدولاتور دلتای تطبیقی	۱۰۸
۲-۵-۴	مدار بایاس مدولاتور دلتای تطبیقی	۱۱۰
۲-۵-۳	نکاتی در مورد طراحی لی آوت	۱۱۱
۴-۵	پیاده سازی مبدل نمونه با عملکرد تطبیقی	۱۱۳
۴-۵-۱	طرح لی آوت مبدل نمونه با عملکرد تطبیقی	۱۱۳
۴-۵-۲	شرایط تست	۱۱۶
۵-۵	نتایج شبیه سازی	۱۱۶
۶-۵	مقایسه‌ی عملکرد	۱۲۰
۷-۵	نتیجه گیری	۱۲۱
۱۲۲	فصل ششم نتیجه گیری و پیشنهادات	
۱-۶	نتیجه گیری	۱۲۳
۲-۶	پیشنهادهات	۱۲۴
۱۲۶	مراجع:	
۱۳۶	Abstract	

فهرست شکل‌ها

صفحه

شکل (۱-۱): نمونه هایی از حسگرهای پوشیدنی موجود در بازار.....	۲
شکل (۱-۲): ساختار قلب.....	۷
شکل (۲-۲): یک نمونه نرمال از سیگنال ECG [30].....	۸
شکل (۳-۲): بلوک دیاگرام ساده شده ی یک حسگر ECG پوشیدنی.....	۱۰
شکل (۴-۲): مراحل نمونه برداری و کوانتیزاسیون سیگنال آنالوگ [33].....	۱۰
شکل (۵-۲): منحنی مشخصه کوانتایزر ۳ بیت ایده آل به همراه منحنی خطای کوانتیزاسیون.....	۱۲
شکل (۶-۲): یک نمونه از طیف خروجی ADC.....	۱۲
شکل (۷-۲): مبدل آنالوگ به دیجیتال فلش [36].....	۱۵
شکل (۸-۲): مبدل آنالوگ به دیجیتال با شیب واحد [36].....	۱۵
شکل (۹-۲): مبدل آنالوگ به دیجیتال تقریب متوالی [36].....	۱۶
شکل (۱۰-۲): نحوه ی نمونه برداری آسنکرون [38].....	۱۷
شکل (۱۱-۲): بلوک دیاگرام مبدل عبور از سطح [39].....	۱۸
شکل (۱۲-۲): مبدل آنالوگ به دیجیتال سیگما دلتا [36].....	۱۸
شکل (۱۳-۲): بلوک دیاگرام مبدل مبتنی بر مدولاتور دلتا [41].....	۲۰
شکل (۱۴-۲): شکل موج مدولاتور دلتا [41].....	۲۱
شکل (۱۵-۲): (الف) بلوک دیاگرام مدولاتور دلتای تطبیقی و (ب) شکل موج مدولاتور دلتای تطبیقی [41].....	۲۲
شکل (۱۶-۲): بلوک دیاگرام مدولاتور چند سطحی [41].....	۲۳
شکل (۱۷-۲): بلوک دیاگرام الگوریتم PT [54].....	۲۵
شکل (۱۸-۲): بلوک دیاگرام تکنیک انتگرال گیری.....	۲۶
شکل (۱۹-۲): بلوک دیاگرام ساده شده ی آشکارساز شیب مبتنی بر مشتق مرتبه ی اول.....	۲۶
شکل (۲۰-۲): بلوک دیاگرام ساده شده ی آشکارساز شیب مبتنی بر مشتق مرتبه ی دوم [61].....	۲۷
شکل (۲۱-۲): مدار نمونه گیر شیب مثبت [20].....	۲۸
شکل (۲۲-۲): سیگنال بخش های مختلف مدار نمونه گیر شیب مثبت (الف) سیگنال $s(t)$ و (ب) $y_o(t)$ [20].....	۲۹
شکل (۲۳-۲): ساختار کلی مدار مدولاتور دلتا با بکارگیری تکنیک نمونه گیر شیب مثبت [20].....	۲۹
شکل (۲۴-۲): ساختار مدولاتور دلتا با کدینگ زمانی [6].....	۳۰
شکل (۲۵-۲): ساختار مدولاتور دلتای تطبیقی با کوانتایزر SAR [59].....	۳۱
شکل (۲۶-۲): میزان کاهش توان مصرفی SAR ADC با ساختار نمونه بردار دلتا و ساختار نمونه بردار دلتای تطبیقی نسبت به SAR ADC استاندارد [59].....	۳۲
شکل (۲۷-۲): مبدل عبور از سطح مبتنی بر ساختار فلش و نحوه ی نمونه برداری آسنکرون [22].....	۳۳
شکل (۲۸-۲): مبدل عبور از سطح مبتنی بر ساختار مدولاتور دلتا [65].....	۳۴
شکل (۲۹-۲): نمونه برداری عبور از سطح تطبیقی [66].....	۳۵
شکل (۳۰-۲): ساختار مدولاتور دلتای تطبیقی با کوانتایزر VCO [24].....	۳۶
شکل (۳۱-۲): سطوح فعالیت سیگنال ورودی.....	۳۸

- شکل (۱-۳): بلوک دیاگرام ساده شده‌ی ADC مبتنی بر زمان [79]..... ۴۰
- شکل (۲-۳): ساختار مبدل ولتاژ به زمان استاندارد و نحوه‌ی عملکرد آن..... ۴۱
- شکل (۳-۳): بلوک دیاگرام مبدل مبتنی بر مدولاتور دلتای پیشنهادی..... ۴۳
- شکل (۴-۳): دیاگرام زمانی سیگنال PWM خروجی مبدل VTC به ازای (الف) سیگنال ورودی مد مشترک (V_{DC}) و (ب) سیگنال ورودی متغیر (V_d) [81]..... ۴۴
- شکل (۵-۳): مدل سیگنال کوچک مبدل مبتنی بر مدولاتور دلتای پیشنهادی..... ۴۵
- شکل (۶-۳): عدم تطابق بهره و قطب مابین انتگرال گیر دیجیتالی و انتگرال گیر مسیر فیدبک..... ۴۶
- شکل (۷-۳): منحنی SNDR بر اساس عدم تطابق بهره و قطب مابین انتگرال گیرها..... ۴۶
- شکل (۸-۳): ساختار مداری مبدل مبتنی بر مدولاتور دلتای پیشنهادی..... ۴۷
- شکل (۹-۳): ساختار مدار تولید سیگنال رمپ..... ۴۸
- شکل (۱۰-۳): سیگنال خروجی مدار تولید سیگنال رمپ..... ۴۸
- شکل (۱۱-۳): ساختار مدار مقایسه گر هیستریزس..... ۴۹
- شکل (۱۲-۳): هیستوگرام تغییرات مقدار آفست ورودی مدار مقایسه گر..... ۵۰
- شکل (۱۳-۳): ساختار مدار تفاضل گر غیر فعال..... ۵۱
- شکل (۱۴-۳): ساختار مدار پمپ شارژ..... ۵۲
- شکل (۱۵-۳): منحنی مچینگ جریان مدار پمپ شارژ طراحی شده..... ۵۳
- شکل (۱۶-۳): مدار تولید سیگنال‌های کنترلی..... ۵۳
- شکل (۱۷-۳): مدار بلوک تاخیر [85]..... ۵۴
- شکل (۱۸-۳): دیاگرام زمانی انتگرال گیر خروجی ADC پیشنهادی ($f_C = M \times f_s$, $M = 2^{12}$, $f_s = 4 \text{ kHz}$)..... ۵۵
- شکل (۱۹-۳): ساختار انتگرال گیر دیجیتالی..... ۵۵
- شکل (۲۰-۳): مدل سیگنال کوچک مدولاتور دلتای پیشنهادی با در نظر گرفتن اثر نویز حرارتی..... ۵۶
- شکل (۲۱-۳): مدل سیگنال کوچک مدولاتور دلتای پیشنهادی با در نظر گرفتن منابع نویز فلیکر..... ۵۸
- شکل (۲۲-۳): مدل نویز فلیکر مدار پمپ شارژ..... ۵۹
- شکل (۲۳-۳): مدل نویز فلیکر مدار تولید رمپ..... ۶۰
- شکل (۲۴-۳): نحوه‌ی عملکرد بایاس سوئیچ شونده..... ۶۲
- شکل (۲۵-۳): نحوه‌ی استفاده از تکنیک بایاس سوئیچ شونده در مدار بایاس مدار تولید رمپ..... ۶۲
- شکل (۲۶-۳): بلوک دیاگرام ساده شده‌ی مدولاتور دلتا..... ۶۳
- شکل (۲۷-۳): بررسی عملکرد مقایسه با رمپ در ساختار حلقه بسته و حلقه باز..... ۶۵
- شکل (۲۸-۳): طرح لی‌آوت ADC مبتنی بر مدولاتور دلتای پیشنهادی..... ۶۶
- شکل (۲۹-۳): منحنی چگالی طیفی ولتاژ نویز ارجاع داده شده به ورودی مدار..... ۶۷
- شکل (۳۰-۳): چگالی طیفی توان خروجی در گوشه‌ی معمول تکنولوژی و در دمای ۲۷ درجه‌ی سانتیگراد..... ۶۷
- شکل (۳۱-۳): چگالی طیفی توان خروجی در گوشه‌ی سریع تکنولوژی و در دمای ۴۰- درجه‌ی سانتیگراد..... ۶۸
- شکل (۳۲-۳): چگالی طیفی توان خروجی در گوشه‌ی کند تکنولوژی و در دمای ۸۵ درجه‌ی سانتیگراد..... ۶۸
- شکل (۳۳-۳): محدوده‌ی دینامیکی مدولاتور دلتا در گوشه‌ی معمول تکنولوژی و در دمای ۲۷ درجه‌ی سانتیگراد..... ۶۹
- شکل (۳۴-۳): منحنی تغییرات SNDR و SFDR بر اساس تغییرات فرکانس سیگنال ورودی..... ۷۰

شکل (۳-۳۵): سیگنال ECG بازسازی گردیده در خروجی ADC بعد از انتگرال‌گیری دیجیتال.....	۷۰
شکل (۳-۳۶): نحوه‌ی ارسال داده برای فرستنده‌ی IR-PWM.....	۷۲
شکل (۴-۱): نمونه‌ای از سیگنال ECG دریافت شده از الکترودهای حسگر.....	۷۵
شکل (۴-۲): بلوک دیاگرام آشکارساز شیب مبتنی بر تکنیک مشتق مرتبه‌ی اول.....	۷۶
شکل (۴-۳): بلوک دیاگرام آشکارساز QRS پیشنهادی.....	۷۷
شکل (۴-۴): ساختار مداری تکنیک آشکارساز QRS پیشنهادی.....	۷۷
شکل (۴-۵): مدار مشتق‌گیر حوزه‌ی زمان.....	۷۹
شکل (۴-۶): سیگنال بخش‌های مختلف مدار آشکارساز پیشنهادی.....	۸۰
شکل (۴-۷): مدار مقایسه‌کننده‌ی زمان و نحوه‌ی عملکرد آن.....	۸۲
شکل (۴-۸): مدار فیلتر میانگین‌گیر.....	۸۳
شکل (۴-۹): مدار محدود کننده‌ی بازه‌ی زمانی.....	۸۳
شکل (۴-۱۰): بلوک دیاگرام مدار تولید سیگنال‌های کنترلی.....	۸۴
شکل (۴-۱۱): مدار گیت‌های دیجیتال.....	۸۵
شکل (۴-۱۲): مدار D-FF.....	۸۶
شکل (۴-۱۳): مدار لچ نوع D.....	۸۶
شکل (۴-۱۴): مدار شمارنده‌ی ۴ بیتی.....	۸۷
شکل (۴-۱۵): بلوک تقسیم بر ۲ فرکانسی.....	۸۷
شکل (۴-۱۶): بلوک تقسیم بر ۳ فرکانسی.....	۸۷
شکل (۴-۱۷): منحنی چگالی طیفی ولتاژ نویز ارجاع داده شده به ورودی مدار.....	۸۸
شکل (۴-۱۸): تقسیم‌بندی زمانی جهت تعریف مفاهیم اولیه TP، FN، FP و TN برای سیگنال ECG [109].....	۸۹
شکل (۴-۱۹): عملکرد مدار با در نظر گرفتن غیر ایده‌آلی‌ها برای سیگنال‌های ورودی (الف) تیپ ۲۲۲، (ب) تیپ ۱۰۵، (ج) تیپ ۲۰۳ و (د) تیپ ۱۰۸.....	۹۳
شکل (۴-۲۰): طرح لی‌آوت آشکارساز کمپلکس QRS پیشنهادی.....	۹۷
شکل (۴-۲۱): نتیجه شبیه‌سازی برای تیپ ۱۰۰ از پایگاه داده‌ی MIT-BIH.....	۹۸
شکل (۴-۲۲): نتیجه شبیه‌سازی برای تیپ ۱۰۵ از پایگاه داده‌ی MIT-BIH.....	۹۸
شکل (۴-۲۳): بررسی عملکرد آشکارساز در گوشه‌های تکنولوژی.....	۹۹
شکل (۴-۲۴): بررسی عملکرد آشکارساز برای تیپ ۱۰۵ در گوشه‌های تکنولوژی.....	۹۹
شکل (۴-۲۵): بررسی عملکرد آشکارساز برای تیپ ۱۰۸ در گوشه‌های تکنولوژی.....	۱۰۰
شکل (۵-۱): بلوک دیاگرام مبدل مبتنی بر مدولاتور دلتای تطبیقی.....	۱۰۴
شکل (۵-۲): داده‌ی PWM خروجی به ازای نواحی مختلف سیگنال ECG.....	۱۰۵
شکل (۵-۳): مدار تولید سیگنال‌های کنترلی.....	۱۰۹
شکل (۵-۴): سیگنال‌های کنترلی تولید شده توسط مدار تولید سیگنال‌های کنترلی.....	۱۰۹
شکل (۵-۵): مدار بایاس مدولاتور دلتای تطبیقی.....	۱۱۰
شکل (۵-۶): شمای طرح بستر مدولاتور دلتای تطبیقی پیاده‌سازی شده.....	۱۱۴
شکل (۵-۷): شمای لی‌آوت مدولاتور دلتای تطبیقی پیاده‌سازی شده.....	۱۱۵

- شکل (۸-۵): شمای مدار تست ۱۱۶
- شکل (۹-۵): چگالی طیفی توان خروجی در گوشه‌ی معمول تکنولوژی و در دمای ۲۷ درجه‌ی سانتیگراد با ولتاژ تغذیه ۱ ولت ۱۱۷
- شکل (۱۰-۵): چگالی طیفی توان خروجی در گوشه‌ی سریع و در دمای ۴۰- درجه‌ی سانتیگراد با ولتاژ تغذیه ۱/۱ ولت ۱۱۷
- شکل (۱۱-۵): چگالی طیفی توان خروجی در گوشه‌ی کند و در دمای ۸۵ درجه‌ی سانتیگراد با ولتاژ تغذیه ۰/۹ ولت ۱۱۸
- شکل (۱۲-۵): محدوده‌ی دینامیکی مدولاتور دلتای تطبیقی در گوشه‌ی معمول تکنولوژی و در دمای ۲۷ درجه‌ی سانتیگراد ۱۱۸
- شکل (۱۳-۵): بررسی عملکرد آشکارسازی در مدولاتور تطبیقی ۱۱۹

فهرست جدول‌ها

صفحه

جدول (۱-۲): کاربرد های سیگنال ECG و پهنای باند مورد نیاز [28]	۹
جدول (۲-۲): حداقل الزامات استاندارد AHA برای حسگر ECG [31]	۱۴
جدول (۳-۲): مقایسه‌ی ساختارهای پرکاربرد ADC به منظور انتخاب ساختار بهینه برای کاربرد ECG	۱۹
جدول (۱-۳): ابعاد المان‌های مدار تولید سیگنال رمپ	۴۸
جدول (۲-۳): ابعاد المان‌های مدار مقایسه‌گر هیستریزیس	۵۰
جدول (۳-۳): ابعاد المان‌های مدار تفاضل‌گر	۵۱
جدول (۴-۳): ابعاد المان‌های مدار پمپ شارژ	۵۲
جدول (۵-۳): ابعاد المان‌های بلوک تاخیر	۵۴
جدول (۶-۳): نتایج شبیه سازی به ازای تغییرات PVT برای ورودی با دامنه‌ی ۱۰/۴۵ dBFS	۶۹
جدول (۷-۳): جدول مقایسه‌ی نتایج شبیه سازی مبدل پیشنهادی با کارهای اخیر انجام شده در این زمینه	۷۱
جدول (۱-۴): ابعاد المان‌های مدار مشتق‌گیر حوزه‌ی زمان	۷۹
جدول (۲-۴): ابعاد ترانزیستورهای مدار گیت‌های دیجیتال	۸۵
جدول (۳-۴): ابعاد ترانزیستورهای مدار لچ	۸۶
جدول (۴-۴): عملکرد مدار آشکارساز پیشنهادی با سیگنال‌های به دست آمده از پایگاه داده‌ی MIT-BIH	۹۲
جدول (۵-۴): عملکرد مدار آشکارساز پیشنهادی با سیگنال‌های به دست آمده از پایگاه داده‌ی NST	۹۴
جدول (۶-۴): عملکرد مدار آشکارساز پیشنهادی با سیگنال‌های تصادفی به دست آمده از پایگاه داده‌ی PTB-XL	۹۵
جدول (۷-۴): عملکرد مدار آشکارساز پیشنهادی با سیگنال‌های به دست آمده از پایگاه داده‌ی NSR	۹۵
جدول (۸-۴): خلاصه نتایج شبیه سازی به ازای پایگاه داده‌های مختلف	۹۶
جدول (۹-۴): میزان تغییرات توان بلوک‌های مختلف مدار آشکارساز در گوشه‌های مختلف تکنولوژی	۱۰۰
جدول (۱۰-۴): مقایسه میزان توان مصرفی مدار آشکارساز QRS پیشنهادی با مرجع [59]	۱۰۱
جدول (۱۱-۴): جدول مقایسه‌ی نتایج شبیه‌سازی آشکارساز QRS پیشنهادی با کارهای انجام شده در این زمینه	۱۰۲
جدول (۱-۵): ابعاد المان‌های مدار تولید سیگنال رمپ (شکل (۹-۳))	۱۰۶
جدول (۲-۵): ابعاد المان‌های مدار مقایسه‌گر هیستریزیس (شکل (۱۱-۳))	۱۰۷
جدول (۳-۵): ابعاد المان‌های مدار تفاضل‌گر غیر فعال (شکل (۱۳-۳))	۱۰۷
جدول (۴-۵): ابعاد المان‌های مدار انتگرال‌گیر یا پمپ شارژ (شکل (۱۴-۳))	۱۰۷
جدول (۵-۵): ابعاد ترانزیستورهای مدار لچ (شکل (۱۳-۴))	۱۰۷
جدول (۶-۵): ابعاد ترانزیستورهای مدار گیت‌های دیجیتال (شکل (۱۱-۴))	۱۰۸
جدول (۷-۵): سائز المان‌های مدار بایاس	۱۱۱
جدول (۸-۵): توصیف پهنای مختلف مدولاتور تطبیقی پیاده‌سازی شده	۱۱۴
جدول (۹-۵): خلاصه نتایج شبیه سازی برای ورودی با دامنه‌ی ۴/۴۳ dBFS و فرکانس ۱۱/۲۳۰۴۶۸۷۵ Hz	۱۱۹
جدول (۱۰-۵): مقایسه‌ی نتایج شبیه سازی مبدل تطبیقی پیشنهادی با کارهای اخیر انجام شده در این زمینه	۱۲۰

اختصار نامه

ACC: Accuracy
ADC: Analog-to-Digital Converter
ADM: Adaptive Delta Modulator
AHA: American Heart Association
BW: Band-Width
CD: Conduction Disturbance
DAC: Digital-to-Analog Converter
DER: Detection Error Rate
D-FF: D-Flip-Flop
DM: Delta Modulator
DPCM: Differential Pulse-Code Modulation
ECG: Electrocardiogram
ENOB: Effective Number of Bit
ESD: Electrostatic Discharge
FN: False Negative beat
FP: False Positive beat
FPGA: Field-Programmable Gate Array
FoM: Figure of Merit
FS: Full Scale
FSK: Frequency Shift Keying
HT: Hamilton and Tompkins
HYP: Hypertrophy
IR-PWM: Impulse Radio-Pulse Width Modulation
LC ADC: Level Crossing ADC
LSB: Least Significant Bit
MI: Myocardial Infarction
MSB: Most Significant Bit
NORM: Normal ECG
NSR: Normal Sinus Rhythm
NST: Noise Stress Test Dataset

OOK: On-Off Keying
OSR: Over Sampling Ratio
PSK: Phase Shift Keying
PT: Pan and Tompkins
PP: Positive Prediction Rate
PVT: Process, Voltage, and Temperature
PWM: Pulse Width Modulated
SAR: Successive Approximation Register
SE: Sensitivity
SNR: Signal-to-Noise Ratio
SNDR: Signal to Noise and Distortion Ratio
SP: Specificity
SFDR: Spurious Free Dynamic Range
STTC: ST/T Change
TDC: Time-to-Digital Converter
THD: Total Harmonic Distortion
TN: True Negative beat
TP: True Positive beat
VCO: Voltage Controlled Oscillator
VTC: Voltage-to-Time Converter

واژه نامه

Accuracy (ACC)	دقت
Active	فعال
Adaptive Delta Modulator	مدولاتور دلتای تطبیقی
Aliasing	برهم افتادگی
American Heart Association (AHA)	انجمن قلب آمریکا
Analog-to-Digital Converter	مبدل آنالوگ به دیجیتال
Anti-Aliasing Filter	فیلتر تصحیح فرکانس
Aorta	آئورت
Atrioventricular (AV) node	گره دهلیزی- بطنی
Averaging Filter	فیلتر میانگین گیر
Band-Width (BW)	پهنای باند
Baseline Wander	مبنای متغیر
Belt	کمر بند
Boltzmann Constant	ثابت بولتزمن
Bound Wire	سیم اتصال پد
Charge-Pump	پمپ شارژ
Closed-loop	حلقه بسته
Complex	کمپلکس
Continuous-Time	پیوسته در زمان
Corner	المان گوشه
Cross-Connected	اتصال متقابل
Decoupling	دکوپلینگ
Delay	تاخیر
Delta Modulator	مدولاتور دلتا
Demodulator	دمدولاتور
Depolarization	دپولاریزاسیون
Detection Error Rate (DER)	خطای آشکارسازی

Differential Pulse-Code Modulation	مدولاسیون کد پالس تفاضلی
Digital-to-Analog Converter	مبدل دیجیتال به آنالوگ
Diode-Connected	اتصال دیودی
Discrete-Amplitude	گسسته در دامنه
Discrete-Time	گسسته در زمان
Dual Slope ADC	مبدل آنالوگ به دیجیتال با شیب دوگانه
Dynamic Range	رنج دینامیکی
Electrocardiogram	الکتروکاردیوگرام
Electrostatic Discharge (ESD)	تخلیه‌ی الکترواستاتیکی
Field-Programmable Gate Array (FPGA)	آرایه‌ی دروازه‌ی میدانی برنامه‌پذیر
Figure of Merit (FoM)	معیار شایستگی
Filler	فیلر
Filter Banks	بانک‌های فیلتر
Flash	فلش
Flicker Noise	نویز فلیکر
Floor Plan	طرح بستر
Frequency Shift Keying (FSK)	کلید زنی تغییر فرکانس
Full Scale	تمام مقیاس
Granular Noise	نویز گرانولار
Holter	هولتر
Hysteresis Comparator	مقایسه‌گر هیستریزیس
Layout	لی‌آوت
Least Significant Bit (LSB)	کوچکترین بیت با ارزش
Level Crossing ADC (LC-ADC)	مبدل آنالوگ به دیجیتال عبور از سطح
Mitral	میترال
Mixed-Signal	سیگنال مختلط
Modulator	مدولاتور
Non-Overlapping	غیر هم پوشان
Most Significant Bit (MSB)	بزرگترین بیت با ارزش
Neural networks	شبکه‌های عصبی

Nyquist-Rate	نرخ نایکوئیست
On-Chip	داخل تراشه
On-Off Keying (OOK)	کلیدزنی خاموش-روشن
Open-loop	حلقه باز
Operational Amplifier	تقویت کننده‌ی عملیاتی
Over Sampling	بیش نمونه بردار
Over Sampling Ratio	نسبت بیش نمونه برداری
Passive	غیر فعال
Patch	تراشه‌ی منعطف قابل نصب
Positive Prediction Rate (PP)	نرخ آشکارسازی صحیح
Process, Voltage, and Temperature (PVT)	فرآیند ساخت، ولتاژ و دما
Phase Shift Keying (PSK)	کلید زنی تغییر فاز
Pulmonary	ریوی
Pulse Width Adjusting Circuit	مدار تنظیم کننده‌ی عرض پالس
Pulse Width Modulated (PWM)	مدوله شده‌ی عرض پالس
Quantization Noise	نویز کوانتیزاسیون
Ramp	شیب
Real-Time	بلادرنگ
Repolarization	رپولاریزاسیون
Ring	انگشتر
Sensitivity (SE)	حساسیت
Septum	سپتوم
Sigma Delta	سیگما-دلتا
Single Slope ADC	مبدل آنالوگ به دیجیتال با شیب واحد
Sinoatrial (SA) node	گره سینوسی-دهلیزی
Slope ADC	مبدل آنالوگ به دیجیتال مبتنی بر شیب
Slope overload	سرریز شیب
Smart Whatch	ساعت هوشمند
Specificity (SP)	اختصاصی بودن
Start up	استارت آپ

Static	استاتیک
Sub-Threshold	زیر آستانه
Subtractor	تفاضل گر
Successive Approximation Register ADC	مبدل آنالوگ به دیجیتال تقریب متوالی
Switched Bias	بایاس سوئیچ شونده
Tape	تیپ
Thermal Noise	نویز حرارتی
Thermometer	ترمومتر
Time-to-Digital Converter TDC	مبدل زمان به دیجیتال
Transient Noise	نویز گذرا
Tricuspid	تریکوسپید (سه لتی)
Up-Counter	شمارنده ی افزایشی
Upward Sampler	نمونه گیر شیب مثبت
Voltage Controlled Oscillator (VCO)	نوسان ساز کنترل شده با ولتاژ
Voltage-to-Time Converter	مبدل ولتاژ به زمان
Wavelet transform	تبدیل ویولت
Wearable Wireless ECG Sensor	حسگر ECG بیسیم پوشیدنی
Wrist Band	دستبند

مراجع:

- [1] J. van der Zande, M. Strik, R. Dubois, S. Ploux, S. A. Alrub, T. Caillol, M. Nasarre, D. W. Donker, E. Oppersma, and P. Bordachar, "Using a smartwatch to record precordial electrocardiograms: a validation study," *Sensors*, vol. 23, no. 5, pp. 2555, Feb. 2023.
- [2] H. Kim, H. Kim, S. Y. Chun, J.-H. Kang, I. Oakley, Y. Lee, J. O. Ryu, M. J. Kim, I. K. Park, and H. K. Hong, "A wearable wrist band-type system for multimodal biometrics integrated with multispectral skin photomatrix and electrocardiogram sensors," *Sensors*, vol. 18, no. 8, pp. 2738, Aug. 2018.
- [3] Q. Dong, R. S. Downen, B. Li, N. Tran, and Z. Li, "A cloud-connected multi-lead electrocardiogram (ECG) sensor ring," *IEEE J. Sensors*, vol. 21, no. 14, pp. 16340-16349, Jul. 2021.
- [4] S. M. Iqbal, I. Mahgoub, E. Du, M. A. Leavitt, and W. Asghar, "Development of a wearable belt with integrated sensors for measuring multiple physiological parameters related to heart failure," *Scientific reports*, vol. 12, no. 1, pp. 20264, Nov. 2022.
- [5] S. Kim, Y. Choi, K. Lee, S.-H. Kim, H. Kim, S. Shin, S. Park, and Y.-S. Oh, "Comparison of the 11-Day Adhesive ECG Patch Monitor and 24-h Holter Tests to Assess the Response to Antiarrhythmic Drug Therapy in Paroxysmal Atrial Fibrillation," *Diagnostics*, vol. 13, no. 19, pp. 3078, Sept. 2023.
- [6] R. Mohan, S. Zaliasl, G. G. Gielen, C. Van Hoof, R. F. Yazicioglu, and N. Van Helleputte, "A 0.6-V, 0.015-mm², Time-Based ECG Readout for Ambulatory Applications in 40-nm CMOS," *IEEE J. Solid-State Circuits*, vol. 52, no.1, pp. 298-308, Jan. 2017 .
- [7] Z. Zhang, Q. Yu, J. Li, X.-Z. Wang, and N. Ning, "A 12-bit dynamic tracking algorithm-based SAR ADC with real-time QRS detection," *IEEE Trans. Circuits Syst. I Reg. Papers*, vol. 67, no. 9, pp. 2923-2933, Sept. 2020.
- [8] X. Zhang, Z. Zhang, Y. Li, C. Liu, Y. X. Guo, and Y. Lian, "A 2.89 μ W dry-electrode enabled clockless wireless ECG SoC for wearable applications," *IEEE J. Solid-State Circuits*, vol. 51, no. 10, pp. 2287-2298, Jul. 2016.
- [9] S. Rahman, C. Karmakar, J. Yearwood, and M. Palaniswami, "A real-time tunable ECG noise-aware system for IoT-enabled devices," *IEEE J. Sensors*, vol. 22, no. 23, pp. 23277-23285, Dec. 2022.
- [10] N. Sriraam, A. Srinivasulu, and V. Prakash, "A Low-Cost, low-power flexible single lead ECG textile sensor for continuous monitoring of Cardiac Signals," *IEEE J. Sensors*, vol. 23, no. 17, pp. 20189-20198, Sept. 2023.
- [11] I. Y. AbuShawish, and S. A. Mahmoud, "A programmable gain and bandwidth amplifier based on tunable UGBW rail-to-rail CMOS op-amps suitable for different bio-medical signal detection systems," *AEU-Int. J. Electron. Commun.*, vol. 141, pp. 153952, Nov. 2021.

-
- [12] S. Bano, G. B. Narejo, and S. U. Ali, "Nanopower sub-threshold biquadratic cells and its application to portable ECG system," *AEU-Int. J. Electron. Commun.*, vol. 107, pp. 57-69, May. 2019.
 - [13] (2022, Aug 20.). [Online]. Available: [https://www.who.int/en/news-room/fact-sheets/detail/cardiovascular-diseases-\(cvds\)](https://www.who.int/en/news-room/fact-sheets/detail/cardiovascular-diseases-(cvds))
 - [14] J. Lin, R. Fu, X. Zhong, P. Yu, G. Tan, W. Li, H. Zhang, Y. Li, L. Zhou, and C. Ning, "Wearable sensors and devices for real-time cardiovascular disease monitoring," *Cell Reports Physical Science*, vol. 2, no. 8, pp. 100541, Aug. 2021.
 - [15] M. A. Serhani, H. T. El Kassabi, H. Ismail, and A. N. Navaz, "ECG monitoring systems: Review architecture processes and key challenges," *Sensors*, vol. 20, no. 6, pp. 1796, Mar. 2020.
 - [16] S. C. Jocke, J. F. Bolus, S. N. Wooters, A. Jurik, A. Weaver, T. Blalock, and B. H. Calhoun, "A 2.6- μ W sub-threshold mixed-signal ECG SoC," *Symp. VLSI Circuits (VLSI) Dig. Tech. Papers*, pp. 60-61, June 2009.
 - [17] R. F. Yazicioglu, S. Kim, T. Torfs, H. Kim, and C. Van Hoof, "A 30 μ W Analog Signal Processor ASIC for Portable Biopotential Signal Monitoring," *IEEE J. Solid-State Circuits*, vol. 46, no. 1, pp. 209-223, Jan. 2011.
 - [18] X. Zou, X. Xu, L. Yao, and Y. Lian, "A 1-V 450-nW fully integrated programmable biomedical sensor interface chip," *IEEE J. Solid-State Circuits*, vol. 44, no. 4, pp. 1067-1077, Apr. 2009.
 - [19] Y. Ding, *The Design of a Wearable Electrocardiogram and Sensor Measurement Platform*, Ph.D. dissertation, Dep. Elec. Eng., McGill University Montreal, Canada, Jan. 2016.
 - [20] J. Xiang, Y. Dong, X. Xue, and H. Xiong, "Electronics of a Wearable ECG With Level Crossing Sampling and Human Body Communication," *IEEE Trans. Biomedical Circuits and Systems*, vol. 13, no. 1, pp. 68-79, Feb. 2019.
 - [21] C. Weltin-Wu and Y. Tsividis, "An event-driven clockless level-crossing ADC with signal-dependent adaptive resolution," *IEEE J. Solid-State Circuits*, vol. 48, no. 9, pp. 2180-2190, Sept. 2013.
 - [22] H. Wang, F. Schembari, and R. B. Staszewski, "An Event-Driven Quasi-Level-Crossing Delta Modulator Based on Residue Quantization," *IEEE J. Solid-State Circuits*, vol. 55, no. 2, pp. 298-311, Feb. 2020.
 - [23] L. B. Leene and T. G. Constandinou, "A 0.006 mm² 1.2 μ W Analog-to-Time Converter for Asynchronous Bio-Sensors," *IEEE J. Solid-State Circuits*, vol. 53, no. 9, pp. 2604-2613, Sept. 2018.
 - [24] H. Wang *et al.*, "An adaptive-resolution quasi-level-crossing delta modulator with VCO-based residue quantizer," *IEEE Trans. Circuits Syst. II Exp. Briefs*, vol. 67, no. 12, pp. 1-5, Dec. 2020.

-
- [25] A. Karimlou and M. Yavari, "A Time-Based Analogue-to-Digital Converter for ECG Applications," *29th Iranian Conference on Electrical Engineering (ICEE)*, Oct. 2021.
 - [26] A. Karimlou and M. Yavari, "A Low-Power Delta-Modulation Based ADC for Wearable Electrocardiogram Sensors," *IEEE Trans. Circuits Syst. II Exp. Briefs*, vol. 69, no. 9, pp. 3670-3674, Sept. 2022.
 - [27] A. Karimlou and M. Yavari, "A First-Order Derivative-Based QRS-Detection Circuit in Time Domain for Wireless ECG Sensors," *IEEE Trans. Circuits Syst. II Exp. Briefs*, 2023.
 - [28] R. Mohan, *Fully Integrated Analog Front-end for a 2-electrode ECG device*, Master thesis, Dep. Elec. Eng., Delft University of Technology, 2011.
 - [29] M. Robaei, *Design and implementation of an ECG front end circuit*, Master thesis, Dep. Elec. Eng., Middle East Technical University, Feb. 2015.
 - [30] R. Klabunde, *Cardiovascular physiology concepts*. Lippincott Williams & Wilkins, 2011.
 - [31] P. Kligfield *et al.*, "Recommendations for the standardization and interpretation of the electrocardiogram: part I: the electrocardiogram and its technology: a scientific statement from the American Heart Association Electrocardiography and Arrhythmias Committee, Council on Clinical Cardiology; the American College of Cardiology Foundation; and the Heart Rhythm Society endorsed by the International Society for Computerized Electrocardiology," *Circulation*, vol. 115, no. 10, pp. 1306-1324, 2007.
 - [32] E. Nemati *et al.*, "A wireless wearable ECG sensor for long-term applications," *IEEE Communications Mg*, vol. 50, no. 1, pp. 36-43, Jan. 2012.
 - [33] E. Di Gioia, *An 11-bit, 12.5-MHz, Low-Power, Low-Voltage, Continuous-Time Sigma-Delta Modulator in 0.13 μm CMOS Technology*, Ph.D. Thesis, Technische Universitat Berlin, 2011.
 - [34] B. Razavi, "Principles of data conversion system design," IEEE Press, New York, 1995.
 - [35] M. Ortmanns, and F. Gerfers, *Continuous-time sigma-delta A/D conversion: fundamentals, performance limits and robust implementations*, Springer, 2006.
 - [36] M. J. Pelgrom, *Analog-to-digital conversion*, Springer, 2013.
 - [37] G.-Y. Huang, S.-J. Chang, C.-C. Liu, and Y.-Z. Lin, "A 1- μW 10-bit 200-kS/s SAR ADC with a bypass window for biomedical applications," *IEEE. Solid-State Circuits*, vol. 47, no. 11, pp. 2783-2795, Oct. 2012.
 - [38] M. Trakimas, and S. R. Sonkusale, "An adaptive resolution asynchronous ADC architecture for data compression in energy constrained sensing applications," *IEEE Transactions on Circuits and Systems I: Regular Papers*, vol. 58, no. 5, pp. 921-934, Dec. 2010.

-
- [39] N. Ravanshad, H. Rezaee-Dehsorkh, R. Lotfi, and Y. Lian, "A level-crossing based QRS-detection algorithm for wearable ECG sensors," *IEEE J. Biomed. Health Inform.*, vol. 18, no. 1, pp. 183–192, Jan. 2014.
 - [40] A. Pilloni, M. Franceschelli, A. Pisano, and E. Usai, "Delta modulation (Δ -M) via second-order sliding-mode control technique," *Control Engineering Practice*, vol. 92, Nov. 2019.
 - [41] A. B. Carlson and P. B. Crilly, *Communication systems*, 5th ed., McGraw-Hill Education, 2009.
 - [42] A. Leon-Garcia, and I. Widjaja, *Communication networks: fundamental concepts and key architectures*, McGraw-Hill, 2004.
 - [43] T. Tekeste, H. Saleh, B. Mohammad, and M. Ismail, "Ultra-low power QRS detection and ECG compression architecture for IoT healthcare devices," *IEEE Trans. Circuits Syst. I Regul. Pap.*, vol. 66, no. 2, pp. 669–679, Feb. 2018.
 - [44] S. Barro, M. Fernandez-Delgado, J. Vila-Sobrino, C. Regueiro, and E. Sanchez, "Classifying multichannel ECG patterns with an adaptive neural network," *IEEE Eng. Med. Biol. Mag.*, vol. 17, no. 1, pp. 45-55, Feb. 1998.
 - [45] S. Kadambe, R. Murray, and G. F. Boudreaux-Bartels, "Wavelet transform-based QRS complex detector," *IEEE Trans. Biomed. Eng.*, vol. 46, no. 7, pp. 838-848, Jul. 1999.
 - [46] P. Li *et al.*, "A 410-nW efficient QRS processor for mobile ECG monitoring in 0.18- μ m CMOS," *IEEE Trans. Biomed. Circuits Syst.*, vol. 11, no. 6, pp. 1356-1365, Dec. 2017.
 - [47] K. Jaeyoung *et al.*, "Energy-efficient hardware architecture of self-organizing map (SOM) for ECG clustering in 65nm CMOS," *IEEE Trans. Circuits Syst. II Exp. Briefs*, vol. 64, no. 9, pp. 1097-1101, Sept. 2017.
 - [48] M. Thomas, M. K. Das, and S. Ari, "Automatic ECG arrhythmia classification using dual tree complex wavelet based features," *AEU-Int. J. Electron. Commun.*, vol. 69, no. 4, pp. 715-721, Apr. 2015.
 - [49] F. Zhang, Y. Wei, and Y. Lian, "Frequency-response masking based filter bank for QRS dection in wearable biomedical devices," *IEEE International Symposium on Circuits and Systems (ISCAS)*, pp. 1473-1476, June. 2009.
 - [50] N. Bayasi, H. Saleh, B. Mohammad, and M. Ismail, "65-nm ASIC implementation of QRS detector based on Pan and Tompkins algorithm", *10th International Conference on Innovations in Information Technology*, pp. 84-87, Nov. 2014.
 - [51] J. Pan and W. J. Tompkins, "A real-time QRS detection algorithm," *IEEE Trans. Biomed. Eng.*, vol. BME-32, no. 3, pp. 230–236, Mar. 1985.
 - [52] X. Tang, Q. Hu, and W. Tang, "A real-time QRS detection system with PR/RT interval and ST segment measurements for wearable ECG sensors using parallel delta modulators," *IEEE trans. Biomed. Circ. Sys.*, vol. 12, no. 4, pp. 751-761, Aug. 2018.

-
- [53] K. T. Nahiyan, and A. Al-Amin, "Acceptable ECG trace selection based on Pan-Tompkins algorithm," *In 2016 5th International Conference on Informatics*. pp. 731-736, May. 2016.
 - [54] P. S. Hamilton, and W. J. Tompkins, "Quantitative investigation of QRS detection rules using the MIT/BIH arrhythmia database," *IEEE transactions on biomedical engineering*, vol. 33, no. 12, pp. 1157-1165, Dec. 1986.
 - [55] A. S. Alvarado and J. C. Principe, "From compressive to adaptive sampling of neural and ECG recordings", *IEEE Int. Conf. on Acoustics Speech and Signal Processing*, pp. 633-636, Apr. 2011.
 - [56] F. Morshedlou, A. S. Orouji, and N. Ravanshad, "An energy-efficient analog circuit for detecting QRS complexes from ECG signal," *Integration, the VLSI Journal*, vol. 88, pp. 390-399, Jan. 2023.
 - [57] G. Nallathambi and J. C. Principe, "Integrate and fire pulse train automaton for QRS detection," *IEEE Trans. Biomed. Engineering*, vol. 61, no. 2, pp. 317–326, Feb. 2014.
 - [58] V. R. Pamula, M. Verhelst, C.V. Hoof, and R. F. Yazicioglu, R.F, "A 17 nA, 47.2 dB dynamic range, adaptive sampling controller for online data rate reduction in low power ECG systems," *In: 2016 IEEE Biomedical Circuits and Systems Conference (BioCAS)*, pp. 272–275, Oct 2016.
 - [59] Y. Yang *et al.*, "A 151-nW adaptive delta-sampling ADC for ultra-low power sensing applications," *IEEE Trans. Circuits Syst. II, Exp. Briefs*, vol. 63, no. 7, pp. 638-642, Jul. 2016.
 - [60] X. Tang *et al.*, "Analog to digital feature converter based on oversampling modulators for ECG delineation," *IEEE 62nd Int. Midwest Symposium on Circuits and Systems*, pp. 121-124, Oct. 2019.
 - [61] M. L. Ahlstrom, and W. J. Tompkins, "Automated high-speed analysis of Holter tapes with microcomputers," *IEEE Transactions on Biomedical Engineering*, vol. 30, no. 10, pp. 651-657, Oct. 1983.
 - [62] H. Inose, T. Aoki, and K. Watanabe, "Asynchronous delta-modulation system," *Electronics Letters*, vol. 2, no. 3, pp. 95-96, Mar. 1966.
 - [63] S. J. Kim *et al.*, "A 0.5-V sub- μ W/channel neural recording IC with delta-modulation-based spike detection," *2014 IEEE Asian Solid-State Circuits Conference (A-SSCC)*, pp. 189–192, Nov. 2014.
 - [64] F. Akopyan, R. Manohar, and A. B. Apsel, "A level-crossing flash asynchronous analog-to-digital converter," *in Proc. 12th IEEE Int. Symp. Asynchronous Circuits Syst. (ASYNC)*, pp. 12–22, Mar. 2006.
 - [65] M. Trakimas and S. R. Sonkusale, "An adaptive resolution asynchronous ADC architecture for data compression in energy constrained sensing applications," *IEEE Trans. Circuits Syst. I, Reg. Papers*, vol. 58, no. 5, pp. 921–934, Jun. 2011.

-
- [66] R. Agarwal, M. Trakimas, and S. Sonkusale, "Adaptive asynchronous analog to digital conversion for compressed biomedical sensing," in *Proc. IEEE Biomedical Circuits Syst. Conf.*, pp. 69–72, Nov. 2009.
 - [67] S. Naraghi, M. Courcy, and M. P. Flynn, "A 9-bit, 14 μ W and 0.06mm² pulse position modulation ADC in 90 nm digital CMOS," *IEEE J. Solid-State Circuits*, vol. 45, no. 9, pp. 1870–1880, Sept. 2010.
 - [68] J. Kuppambatti, B. Vighram, and P. Kinget, "A 0.6 V 70 MHz 4thorder continuous-time butterworth filter with 55.8 dB SNR, 60 dB THD at +2.8 dBm output signal power," *2014 IEEE Int. Solid-State Circuits Conference Digest of Technical Papers (ISSCC)*, pp. 302–303, Mar. 2014.
 - [69] S. Hanson, Z. Foo, D. Blaauw, and D. Sylvester, "A 0.5 V sub-microwatt CMOS image sensor with pulse-width modulation read-out," *IEEE J. Solid-State Circuits*, vol. 45, no. 4, pp. 759–767, Apr. 2010.
 - [70] M. Zare, and M. Maymandi-Nejad, "A fully digital front-end architecture for ECG acquisition system with 0.5 V supply," *IEEE Transactions on Very Large Scale Integration (VLSI) Systems*, vol. 24, no. 1, pp. 256-265, Mar. 2015.
 - [71] W. Jiang, V. Hokyikyan, H. Chandrakumar, V. Karkare, and D. Markovi'c, "A $\pm$ 50-mV linear-input-range VCO-based neuralrecording front-end with digital nonlinearity correction," *IEEE J. Solid-State Circuits*, vol. 52, no. 1, pp. 173–184, Jan. 2017.
 - [72] M. Grassi, P. Malcovati, and A. Baschiroto, "A 141-dB dynamic 819 range CMOS gas-sensor interface circuit without calibration with 16- 820 bit digital output word," *IEEE J. Solid-State Circuits*, vol. 42, no. 7, 821 pp. 1543–1554, Jul. 2007.
 - [73] P. K. Jha, M. K. Rajendran, P. K. Lenka, A. Acharyya and A. Dutta, "A fully analog autonomous QRS complex detection and low-complexity asystole extreme bradycardia and tachycardia classification system," *IEEE Trans. Instrum. Meas.*, vol. 71, pp. 1-13, Oct. 2022.
 - [74] S. Y. Lee, P. W. Huang, J. R. Chiou, C. Tsou, Y. Y. Liao, and J. Y. Chen, "Electrocardiogram and phonocardiogram monitoring system for cardiac auscultation," *IEEE Trans. Biomed. Circ. Sys.*, vol. 13, no. 6, pp. 1471–1482, Oct. 2019.
 - [75] T. Tekeste, H. Saleh, B. Mohammad, A. Khandoker, and M. Elnaggar, "A Nano-Watt ECG Feature Extraction Engine in 65nm Technology," *IEEE Transactions on Circuits and Systems II: Express Briefs*, vol. 65, no. 8, pp. 1099-1103, Jan. 2017.
 - [76] T. Tekeste, H. Saleh, B. Mohammad, A. Khandoker, H. Jelinek, and M. Ismail, "A nanowatt real-time cardiac autonomic neuropathy detector," *IEEE transactions on biomedical circuits and systems*, vol. 12, no. 4, pp. 739-750, Aug. 2018.
 - [77] R. Agarwal, and S. Sonkusale, "Input-feature correlated asynchronous analog to information converter for ECG monitoring," *IEEE transactions on biomedical circuits and systems*, vol. 5, no. 5, pp. 459-467, Apr. 2011.

-
- [78] E. H. Hafshejani, M. Elmi, N. TaheriNejad, A. Fotowat-Ahmady, and S. Mirabbasi, "A low-power signal-dependent sampling technique: Analysis, implementation, and applications," *IEEE Transactions on Circuits and Systems I: Regular Papers*, vol. 67, no. 12, pp. 4334-4347, Dec. 2020.
 - [79] W. Kestner, *The Data Conversion Handbook*, Oxford, U.K.:Newnes, 2005.
 - [80] F. Marvasti, *Nonuniform Sampling Theory and Practice*, Kluwer Academic Publisher, 1990.
 - [81] H. d. T. Mouton, S. M. Cox, B. McGrath, L. Risbo and B. Putzeys, "Small-signal analysis of naturally-sampled single-edge PWM control loops," *IEEE Trans. Power Electron.*, vol. 33, no. 1, pp. 51-64, Jan. 2018.
 - [82] B. P. Lathi and Z. Ding, *Modern Digital and Analog Communication Systems.*, New York, Oxford University Press, 2010.
 - [83] E. A. M. Klumperink *et al.*, "Reducing MOSFET 1/f Noise and Power Consumption by Switched Biasing," *IEEE J. Solid State Circuits*, vol. 35, no. 7, pp. 994–1001, Jun. 2000.
 - [84] R. Gregorian, *Introduction to CMOS Op-Amps and Comparators*, John Wiley & Sons, 1999.
 - [85] J. Al-Eryani, A. Stanitzki, K. Konrad, N. Tavangaran, D. Brückmann, R. Kokozinski, "Low-Power Area-Efficient Delay Element with a Wide Delay Range," *19th IEEE International Conference on Electronics, Circuits, and Systems (ICECS)*, Dec. 2012.
 - [86] A. Antony, S. R. Paulson, and D. J. Moni, "Asynchronous adaptive threshold level crossing ADC for wearable ECG sensors," *Journal of medical systems*, vol. 43, pp. 1-18, Feb. 2019.
 - [87] R. H. Walden, "Analog-to-digital converter survey and analysis," *IEEE Journal on selected areas in communications*, vol. 17, no. 4, pp. 539-550, Apr. 1999.
 - [88] Y. Hou *et al.*, "A 61-nW Level-Crossing ADC With Adaptive Sampling for Biomedical Applications," *IEEE Trans. on Circuits and Systems II: Express Briefs*, vol. 66, no. 1, pp. 56-60, Jan. 2019.
 - [89] M. Seo, D. Jin, Y. Kim, S. Hwang, J. Kim, and S. Ryu, "A 18.5 nW 12-bit 1-kS/s Reset-Energy Saving SAR ADC for Bio-Signal Acquisition in 0.18- μ m CMOS," *IEEE Trans. on Circuits and Systems I: Regular Papers*, vol. 65, no. 11, pp. 3617-3627, Aug. 2018.
 - [90] L. Wang, C. Zhang, J. Wang, R. Ma, and Z. Zhu, "A 10-bit SAR ADC using novel LSB-first successive approximation for reduced bit cycles," *Microelectron. J.*, vol. 103, Sept. 2020.
 - [91] M. Nasserian *et al.*, "An Adaptive-Resolution Signal-Specific ADC for Sensor-Interface Applications," *Analog Integrated Circuits, and Signal Processing*, vol.98, no.1, pp. 125-135, Jun. 2019.

- [92] M. Tohidi, J. Kargaard Madsen, and F. Moradi, "Low-power high-input-impedance EEG signal acquisition SoC with fully integrated IA and signal-specific ADC for wearable applications," *IEEE Trans. Biomed. Circuits Syst.*, vol. 13, no. 6, pp. 1437-1450, Dec. 2019.
- [93] R. Inanlou, M. Safarpour, and O. Silvén, "Arithmetic Tracking Adaptive SAR ADC for Signals With Low-Activity Periods," *IEEE Access*, vol. 8, pp. 211621-211629, Nov. 2020.
- [94] R. Wang, Z. Lin, J. Du, J. Wu, and X. He, "Direct sequence spread spectrum-based PWM strategy for harmonic reduction and communication," *IEEE Transactions on Power Electronics*, vol. 32, no. 6, pp. 4455-4465, Jun. 2016.
- [95] J. Wu, J. Du, Z. Lin, Y. Hu, C. Zhao, and X. He, "Power conversion and signal transmission integration method based on dual modulation of DC-DC converters," *IEEE Transactions on Industrial Electronics*, vol. 62, no. 2, pp. 1291-1300, Jul. 2014.
- [96] S. Mallia, N. Sreeram, S. K. Adinarayana, and S. Aniruddhan, "A self-powered 50-Mb/s OOK transmitter for optoisolator LED emulation," *IEEE Journal of Solid-State Circuits*, vol. 52, no. 3, pp. 678-687, Feb. 2017.
- [97] D. Bao, Z. Zou, M. B. Nejad, Y. Qin, and L.-R. Zheng, "A wirelessly powered UWB RFID sensor tag with time-domain analog-to-information interface," *IEEE Journal of Solid-State Circuits*, vol. 53, no. 8, pp. 2227-2239, May. 2018.
- [98] M. Kiani and M. Ghovanloo, "A PWM-IR-UWB transceiver for low-power data communication," *Proc. IEEE Biomed. Circuits Syst. Conf.*, pp. 436-439, Oct. 2014.
- [99] J. Lim, A. Rezvanitabar, F. L. Degertekin, and M. Ghovanloo, "An impulse radio PWM-based wireless data acquisition sensor interface," *IEEE sensors journal*, vol. 19, no. 2, pp. 603-614, Oct. 2018.
- [100] R. Rajni, and I. Kaur, "Electrocardiogram signal analysis-an overview," *International Journal of Computer Applications*, vol. 84, no. 7, pp. 22-25, Dec. 2013.
- [101] C.-Y. Wu, T.-C. Yu, and S.-S. Chang, "New monolithic switched-capacitor differentiators with good noise rejection," *IEEE journal of solid-state circuits*, vol. 24, no. 1, pp. 177-180, Feb. 1989.
- [102] C. S. Taillefer and G. W. Roberts, "Delta-Sigma A/D conversion via time-mode signal processing," *IEEE Trans. Circuits Syst. I, Reg. Papers*, vol. 56, no. 9, pp. 1908-1920, Sept. 2009.
- [103] X. Tang and W. Tang, "An ECG delineation and arrhythmia classification system using slope variation measurement by ternary secondorder delta modulators for wearable ECG sensors," *IEEE Trans. Biomed. Circuits Syst.*, vol. 15, no. 5, pp. 1053-1065, Oct. 2021.
- [104] X. Zhang and Y. Lian, "A 300-mV 220-nW event-driven ADC with realtime QRS detection for wearable ECG sensors," *IEEE Trans. Biomed. Circuits Syst.*, vol. 8, no. 6, pp. 834-843, Dec. 2014.

-
- [105] I. Christov and T. V. Stoyanov, "Steep Slope Method for Real Time QRS Detection," *Electrotechniques & Electronics*, pp. 13-17, 2002.
- [106] F. Morshedlou, N. Ravanshad, and H. Rezaee, "An Ultra-Low Power Analog QRS-Detection Circuit for Ambulatory ECG Monitoring," *AEU – Int. J. Electronics Commun.*, vol. 129, Feb. 2021.
- [107] R. S. Silva *et al.*, "A Compact QRS Detection System Based on 0.79 μ W Analog CMOS Energy-of-Derivative Circuit," *Microelectron. J.*, vol. 113, Jul. 2021.
- [108] ANSI/AAMI EC57, "Testing and Reporting Performance Results of Cardiac Rhythm and ST Segment Measurement Algorithms," *American National Standards Institute*, Arlington, VA, USA, 2012.
- [109] J. Eilers, J. Chromik, and B. Arnrich, "Choosing the Appropriate QRS Detector," *14th International Conference on Bio-inspired Systems and Signal Processing*, pp. 50-59, Jan. 2021.
- [110] Physionet. (2022, Aug 20.). [Online].Available:<https://archive.physionet.org/cgi-bin/atm/ATM>.
- [111] Physionet. (2022, Aug 20.). [Online].Available:<https://doi.org/10.13026/6sec-a640>.
- [112] Physionet.(2022,Aug20.).[Online].Available:<https://physionet.org/content/nsrdb/1.0.0>.
- [113] C. I. Jeong *et al.*, "A 0.83- μ W QRS detection processor using quadratic spline wavelet transform for wireless ECG acquisition in 0.35- μ m CMOS," *IEEE Trans. Biomed.Circuits Syst.*, vol. 6, no. 6, pp. 586–595, Dec. 2012.
- [114] C. J. Deepu *et al.*, "A 2.3 μ W ECG-On-Chip for wireless wearable sensors," *IEEE Trans. Circuits Syst. II, Exp. Briefs*, vol. 65, no. 10, pp. 1385-1389, Oct. 2018.
- [115] X. Tang *et al.*, "A Near-Sensor ECG Delineation and Arrhythmia Classification System," *IEEE Sensors J.*, vol. 22, no. 14, pp. 14217-14227, Jul. 2022.
- [116] A. K. Mal and R. Todani, "Non Overlapping Clock generator for switched capacitor circuits in Bio-Medical applications," *International Conference on Signal Processing Communication Computing and Networking Technologies*, pp. 238-243, Jul. 2011.
- [117] R. Vaddi, S. Dasgupta, and R. Agarwal, "Device and circuit design challenges in the digital subthreshold region for ultralow-power applications," *VLSI Design*, vol. 2009, pp. 1-15, Jan. 2009.
- [118] Y. Li, D. Zhao, and W. A. Serdijn, "A sub-microwatt asynchronous level-crossing ADC for biomedical applications," *IEEE Trans. Biomed. Circuits Syst.*, vol. 7, no. 2, pp. 149-157, Apr. 2013.
- [119] S. Jang *et al.*, "A 1.8V-to-2.5V MIPI RFFE slave interface CMOS circuit," *IEEE International Conference on Advanced Communication Technology (ICACT)*, pp. 560-563, Aug. 2015.

-
- [120] B. Linares-Barranco, T. Serrano-Gotarredona, R. Serrano-Gotarredona, and C. Serrano-Gotarredona, "Current-mode techniques for sub-pico ampere circuit design," *Int. J. Analog Int. Circuits Signal Process.*, vol. 38, pp. 103-119, Feb. 2004.
 - [121] E. A. Vittoz, "Micropower techniques," in *Design of Analog-Digital VLSI Circuits for Telecommunications and Signal Processing*, pp. 53-96, Jan. 1994.
 - [122] M. Ismail, and T. Fiez, *Analog VLSI: signal and information processing*, McGraw-Hill New York, Jan. 1994.
 - [123] D. A. Johns, and K. Martin, *Analog integrated circuit design*, John Wiley & Sons, 2008.
 - [124] S. Pavan, R. Schreier, and G. C. Temes, *Understanding delta-sigma data converters*: John Wiley & Sons, 2017.
 - [125] A . Sedra, "Analog MOS integrated circuits for signal processing," *Proceedings of the IEEE*, vol. 75, no. 11, pp. 1550-1550, Nov. 1987.
 - [126] F. Soin, and J. Franca, *Practical aspects of mixed analog and digital design*, Analog-Digital ASICs: Circuit Techniques, Design Tools and Applications, pp. 213-238, Jan. 1989.

Abstract

In wearable ECG sensors for continuous monitoring of the heart operation, a vast volume of information is generated, saved, and analyzed. This volume of generated data is not suitable for wearable sensors which are battery-powered. So, designing an analog-to-digital converter with low power consumption, low generated data rate, and adaptive operation becomes a major design challenge.

In recent years, delta modulator based converters have been frequently used for biomedical applications. In this thesis, first, the structure of the delta modulator circuit and its main design challenges has been investigated and a new structure based on the delta modulator circuit is presented. In the presented work, a voltage-to-time converter is used as the residue quantizer in the delta modulator structure. The use of the voltage-to-time converter, because of its multi-level quantization, reduces the limitations on the sampling frequency, significantly. Also, this structure produces one-bit data, which leads to an effective reduction in the generated data rate and the transmitter power consumption. The proposed ADC is designed in TSMC 0.18 μm CMOS technology with a supply voltage of 0.8 V and a sampling frequency of 4 kHz. The post-layout simulation results exhibit the maximum 10.9 effective number of bits (ENOB) with a total power consumption of 68.12 nW.

Considering that the QRS complex is one of the most important ECG signal features, the QRS complex detection techniques have received much attention from the last decades. In this thesis, as the second work, the first-order derivative-based QRS detection technique with some improvements to improve its performance has been implemented in the time domain. The implementation of the differentiator circuit and the threshold comparing circuit in the time domain leads to accurate performance, low power consumption, and simple structure. The proposed QRS detection circuit is designed in the 180 nm TSMC CMOS process and the post-layout simulation results have been reported. The power consumption of the proposed circuit is about 39.8 nW from a 0.8 V supply voltage. The system-level simulation results yield the sensitivity and positive prediction rates of 99.26% and 99.25%, respectively.

Finally, by combining the proposed QRS complex detection circuit with the proposed delta modulator circuit, the structure of the delta modulator circuit is optimized for adaptive performance. This leads to a significant reduction in power consumption and generated data rate. Due to the possibility of manufacturing in 180BCDlite-GEN2 technology, the layout of the proposed adaptive sampling delta modulator circuit is drawn in this technology and has been sent to the factory for manufacturing. The proposed adaptive delta modulator circuit works with two different sampling frequencies of 4 kHz and 500 Hz, and the chip-occupied die area without considering the pads is equal to 0.047 mm^2 . Also, based on the simulation results the power consumption of the adaptive delta modulator circuit is about 109 nW from a 1 V supply voltage.

Key words: Cardiovascular disease, ECG sensors, Analog-to-Digital Converter (ADC), Delta modulator, QRS complex detection, Time-domain implementation, Adaptive operation, Power consumption reduction, Bit-rate reduction.



**Amirkabir University of Technology
(Tehran Polytechnic)**

Electrical Engineering Department

Ph.D. Thesis

Title:

**Analysis and Design of Adaptive Analog-to-Digital
Converter for Wearable ECG Sensors**

By:

Atiyeh Karimlou

Supervisor:

Dr. Mohammad Yavari

November 2023