

Amirkabir University of Technology  
(Tehran Polytechnic)  
Department of Electrical Engineering

A dissertation submitted in partial fulfilment of  
the requirements for the degree of

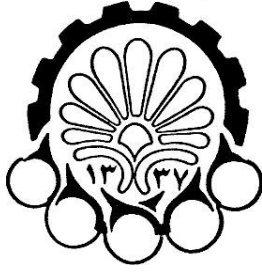
Master of Science

Design of Wideband LNA for Cognitive Radio  
Applications

By:  
Amirhossein Ansari Bozorg

Under Supervision of:  
Dr. Mohammad Yavari  
Dr. Hassan Ghaforifard

February 2012



دانشگاه صنعتی امیرکبیر

(پلی تکنیک تهران)

دانشکده مهندسی برق

پایان نامه کارشناسی ارشد

(گرایش الکترونیک- میکرو الکترونیک)

**طراحی و شبیه سازی تقویت کننده های کم نویز (LNA) باند وسیع برای  
راديوهای شناختگر**

نگارش:

امیرحسین انصاری بزرگ

استاد راهنمای اول:

دکتر محمد یآوری

استاد راهنمای دوم:

دکتر حسن غفوری فرد

اسفند ماه ۱۳۹۰

## چکیده

عدم استفاده بهینه از طیف فرکانسی از یک سو و لزوم پیاده‌سازی شبکه‌های نسل بعد باند وسیع از سوی دیگر، موسسات تحقیقاتی را به فکر استفاده بهینه از طیف فرکانسی انداخته است. رادیوی شناختگر، سیستمی است که به طور هوشمندانه در طول زمان به تشخیص فضای فرکانسی در گستره‌ای وسیع پرداخته و با عمل در باند فرکانسی مناسب، حداکثر بهره‌برداری را از ظرفیت فضای فرکانسی می‌نماید. برای داشتن چین عملکردی، در طبقه ورودی CRها باید از یک تقویت‌کننده کم نویز باند وسیع استفاده شود که عملکرد مناسبی در محدوده‌ی فرکانسی ۱۰ گیگاهرتز داشته باشد.

در این پایان‌نامه روشی برای بهبود عملکرد فرکانس پایین تقویت‌کننده‌های کم‌نویز باند وسیع گیت-مشترک و تکنیک حذف نویز نوینی برای ساختار سورس-مشترک ارائه شده است. برای بهبود عملکرد فرکانس پایین تقویت‌کننده گیت-مشترک، از یک مقاومت سری با سلف در سورس ترانزیستور گیت-مشترک استفاده شده است. در این روش مقاومت افزوده شده، با افزایش مقاومت موازی با مقاومت دیده شده از سورس ترانزیستور ورودی، موجب عدم نیاز به سلف بزرگ خارج تراشه یا سلف اکتیو می‌شود. پایه تکنیک پیشنهادی حذف نویز بر این اساس است که ولتاژهای نویز ایجاد شده ناشی از نویز حرارتی ترانزیستور سورس-مشترک به جای اینکه در شاخه‌ی بعدی با هم جمع شوند در گره خروجی مدار با هم جمع می‌شوند و ترانزیستور حذف نویز از تکنیک استفاده مجدد از جریان<sup>۱</sup> استفاده می‌کند. در نتیجه بدون اضافه‌شدن شاخه‌ی اضافی به مدار و افزایش توان مصرفی، عدد نویز بهبود می‌یابد.

روش اول در چهار ساختار در تکنولوژی ۹۰ نانومتر برای رسیدن به پهنای باند ۱۰ گیگاهرتز طراحی شده است که ساختار پایانی به عدد نویز پایین، توان مصرفی کم و پهنای باند وسیع منجر به شده است. در این ساختار، توان مصرفی ۶ میلی‌وات، عدد نویز ۲/۸-۲/۳ دسیبل، بهره توان ۱۳/۴-۱۰/۶ دسیبل،  $HIP3 = -5dBm$  و پهنای باند ۱۰-۰/۰۵ گیگاهرتز می‌باشد.

تکنیک حذف نویز پیشنهادی در تقویت‌کننده باند تلوزیونی رادیوهای هوشمند پیاده‌سازی شد که با استفاده از این روش، نویز حرارتی ترانزیستور حذف نویز سورس-مشترک، حذف شده است و در نتیجه عدد نویز بهبود یافته است ضمن اینکه بر روی خطینگی آن نیز کار شده است. در این ساختار، عدد نویز ۲/۲-۱/۸ دسیبل، توان مصرفی ۳/۶ میلی‌وات و بهره توان ۱۶/۷۵-۱۳/۵ دسیبل می‌باشد.

کلمات کلیدی: رادیوهای شناختگر، تقویت‌کننده کم‌نویز باند وسیع، حذف نویز، حذف اعوجاج، استفاده مجدد از جریان.

---

<sup>1</sup> Current-reuse

## فهرست مطالب

فهرست شکل‌ها	و
فهرست جداول	ی

### فصل اول: مقدمه

۱-۱- انگیزه	۱
۲-۱- هدف پایان‌نامه	۲
۳-۱- ساختار پایان‌نامه	۲

### فصل دوم: تقویت‌کننده‌های کم‌نویز

مقدمه	۳
۱-۲- رادیوهای هوشمند	۳
۱-۱-۲- رادیوهای هوشمند در مقابل رادیوهای تعریف‌شده نرم‌افزاری	۴
۲-۲- پارامترهای سنجش عملکرد یک تقویت‌کننده کم‌نویز	۵
۱-۲-۲- پارامترهای پراکندگی	۶
۲-۲-۲- تطبیق ورودی	۷
۳-۲-۲- تطبیق خروجی	۸
۴-۲-۲- بهره	۸
۵-۲-۲- پایداری	۸
۳-۲- نویز در سیستم دو قطبی	۹
۱-۳-۲- نویز حرارتی	۱۳
۲-۳-۲- نویز القایی گیت	۱۳
۳-۳-۲- نویز مقاومت گسترده گیت	۱۵
۴-۲- پارامترهای ذاتی نویز دو قطبی MOSFET	۱۵
۱-۴-۲- عدد نویز	۱۶
۵-۲- خطینگی	۱۷

۱۸	.....۱-۵-۲ اعوجاج هارمونیکی
۱۹	.....۲-۵-۲- انترمدولاسیون
۲۰	.....۳-۵-۲- فشرده‌گی بهره یک دسیبل
۲۱	.....۴-۵-۲- نقطه تقاطع مرتبه سوم (IIP3)
۲۳	.....۶-۲- پهنای باند
۲۳	.....۷-۲- توان مصرفی
۲۳	.....۸-۲- نتیجه‌گیری

### فصل سوم: روش‌های موجود در طراحی تقویت‌کننده‌های کم‌نویز باند وسیع

۲۴	.....مقدمه
۲۵	.....۱-۳- ساختار گیت-مشترک و سورس-مشترک
۲۵	.....۱-۱-۳- تطبیق ورودی
۲۶	.....۲-۱-۳- ایزولاسون ورودی
۲۶	.....۳-۱-۳- آنالیز خطی بودن ساختار گیت-مشترک
۲۸	.....۴-۱-۳- نویز
۲۹	.....۲-۳- تقویت‌کننده توزیع شده
۳۰	.....۳-۳- تکنیک افزایش $G_m$
۳۱	.....۴-۳- تکنیک فیلتر میان‌گذر
۳۲	.....۵-۳- تقویت‌کننده باند وسیع با استفاده از سلف اکتیو
۳۵	.....۶-۳- تکنیک استفاده از فیدبک
۳۷	.....۷-۳- تکنیک حذف نویز
۳۷	.....۱-۷-۳- ایده اصلی
۳۷	.....۲-۷-۳- حذف نویز در مدار با ورودی سورس-مشترک
۳۹	.....۳-۷-۳- حذف نویز در مدار با ورودی گیت-مشترک
۴۱	.....۱-۳-۷-۳- حذف نویز مدار گیت-مشترک با ترانزیستور سورس-مشترک
۴۳	.....۲-۳-۷-۳- حذف نویز مدار گیت مشترک با استفاده از ترانس

۴۴	۸-۳- تکنیک‌های خطی‌سازی LNA
۴۵	۱-۸-۳- روش بایاس بهینه برای گیت
۴۷	۲-۸-۳- خطی‌سازی با ایجاد اعوجاج
۴۹	۹-۳- تقویت‌کننده بسیار کم‌نویز UWB با تکنیک کاهش نویز بهبود یافته باند
۵۰	۱۰-۳- تقویت‌کننده کم‌نویز باند وسیع با استفاده از استفاده مجدد از جریان
۵۰	۱۱-۳- تقویت‌کننده کم‌نویز باند وسیع با استفاده از طبقات متوالی سورس-مشترک
۵۲	۱۲-۳- نتیجه‌گیری

### فصل چهارم: ساختار تقویت‌کننده‌ی کم نویز باند وسیع پیشنهادی

۵۳	مقدمه
۵۴	۱-۴- ایده استفاده شده برای افزایش پهنای باند در فرکانس‌های پایین
۵۴	۱-۱-۴- تطبیق ورودی
۵۶	۲-۱-۴- ایده‌ی استفاده شده جهت بهبود پهنای باند
۵۹	۳-۱-۴- تاثیر تکنیک مذکور در کاهش نویز فرکانس پایین
۶۱	۲-۴- روند تکاملی رسیدن به مدار نهایی ۱۰-۰/۰۵ گیگاهرتز
۶۱	۱-۲-۴- مدار اول باند وسیع
۶۳	۲-۲-۴- مدار باند وسیع نوع دوم
۶۵	۳-۲-۴- نسخه سوم مدار باند وسیع
۶۸	۳-۴- نسخه نهایی LNA باند وسیع
۷۰	۱-۳-۴- تحلیل بهره
۷۲	۲-۳-۴- تحلیل نویز مدار
۷۶	۳-۳-۴- تطبیق خروجی
۷۶	۴-۳-۴- مدار بایاس استفاده شده
۷۷	۴-۴- روش کاهش نویز پیشنهادی
۷۷	۱-۴-۴- روش معمول حذف نویز
۷۸	۲-۴-۴- روش پیشنهادی برای کاهش نویز ترانزیستور CS

۷۹	۴-۵- تقویت‌کننده کم‌نویز پیشنهادی با استفاده از تکنیک کاهش نویز جدید
۸۱	۴-۵-۱- تحلیل بهره
۸۱	۴-۵-۲- تحلیل نویز مدار
۸۱	۴-۶- نتیجه‌گیری

### فصل پنجم: نتایج شبیه‌سازی، نتیجه‌گیری و پیشنهادات

۸۳	مقدمه
۸۳	۵-۱- اولین ساختار پیشنهادی با استفاده از طبقه حذف نویز رایج
۸۷	۵-۲- دومین مدار پیشنهادی، استفاده از ساختار تفاضلی در طبقه حذف نویز
۹۰	۵-۳- سومین مدار پیشنهادی، استفاده از ساختار Current-reuse در طبقه حذف نویز
۹۳	۵-۴- مدار نهایی پیشنهادی برای کاربرد ۰/۰۵-۱۰ گیگاهرتز
	۵-۵- مقایسه مدار نهایی با مدار حذف نویز بدون استفاده از مقاومت سری با سلف در سورس
۹۶	ترانزیستور گیت مشترک
۹۸	۵-۶ ساختار LNA پیشنهادی با تکنیک کاهش نویز پیشنهادی
۱۰۱	۵-۷- مقایسه‌ی عملکرد مدارهای طراحی شده با تقویت‌کننده‌های کم‌نویز پیشین
۱۰۱	۵-۸- نتیجه‌گیری
۱۰۲	۵-۹- ارائه‌ی پیشنهادات
۱۰۴	مراجع

## فهرست شکل‌ها

- شکل (۱-۲): معماری گیرنده باند وسیع [6]. ۵.....
- شکل (۲-۲): پارامترهای S در یک دو قطبی. ۶.....
- شکل (۳-۲): مدار تطبیق. ۷.....
- شکل (۴-۲): شبکه دو قطبی نویزی. ۹.....
- شکل (۵-۲): شبکه دو قطبی بدون نویز با ارجاع منابع نویز به ورودی. ۱۰.....
- شکل (۶-۲): مدل سیگنال کوچک ماسفت به همراه نویز حرارتی. ۱۳.....
- شکل (۷-۲): مدل مداری نویز القایی گیت، الف) وابسته به فرکانس، ب) مستقل از فرکانس. ۱۴.....
- شکل (۸-۲): سیستم متشکل از m طبقه سری. ۱۶.....
- شکل (۹-۲): مکان فرکانسی مولفه‌های اعوجاج [16]. ۲۰.....
- شکل (۱۰-۲): آزمایش دو تون روی مداری که اعوجاج مرتبه سوم دارد [9]. ۲۱.....
- شکل (۱-۳): طبقه ورودی رایج ساختار الف) گیت-مشترک، ب) سورس-مشترک با دیژراسیون سلفی. ۲۵.....
- شکل (۲-۳): تقویت‌کننده الف) گیت مشترک، ب) سورس مشترک با دیژراسیون سلفی. ۲۶.....
- شکل (۳-۳): مدار معادل طبقه ورودی LNA گیت مشترک. ۲۷.....
- شکل (۴-۳): تقویت‌کننده باند وسیع با استفاده از ساختار توزیع [25]. ۲۹.....
- شکل (۵-۳): تقویت‌کننده کم‌نویز باند وسیع با استفاده از تکنیک افزایش  $G_m$  [30]. ۳۰.....
- شکل (۶-۳): LNA با استفاده از تکنیک فیلتر میان‌گذر [34]. ۳۲.....
- شکل (۷-۳): سلف اکتیو. ۳۳.....



- شکل (۳-۸): LNA باند وسیع با استفاده از سلف اکتیو [41]..... ۳۳
- شکل (۳-۹): سلف اکتیو [41]..... ۳۵
- شکل (۳-۱۰): ساختار فیدبک و مدل سیگنال کوچک آن..... ۳۵
- شکل (۳-۱۱): LNA باند وسیع با استفاده از فیدبک [44]..... ۳۶
- شکل (۳-۱۲): تئوری حذف نویز..... ۳۷
- شکل (۳-۱۳): توپولوژی حذف نویز با فیدبک..... ۳۸
- شکل (۳-۱۴): توپولوژی حذف نویز در ساختار سورس-مشترک..... ۳۹
- شکل (۳-۱۵): ساختار CG..... ۴۰
- شکل (۳-۱۶): سیگنال اصلی و نویز در گره‌های X و Y..... ۴۰
- شکل (۳-۱۷): طبقه حذف نویز سورس-مشترک [51]..... ۴۱
- شکل (۳-۱۸): ساختار مدار ارائه شده در مرجع [52]..... ۴۲
- شکل (۳-۱۹): ساختار پیشنهادی در مرجع [46]..... ۴۳
- شکل (۳-۲۰): مکانیزم حذف نویز با استفاده از ترانس..... ۴۴
- شکل (۳-۲۱): مشتق سوم جریان DC ترانزیستور نسبت به ولتاژ بایاس..... ۴۶
- شکل (۳-۲۲): مدار پیشنهادی در [17]..... ۴۷
- شکل (۳-۲۳): مدار پیشنهادی در [17]..... ۴۸
- شکل (۳-۲۴): مدار پیشنهادی در مرجع [58]..... ۵۱
- شکل (۳-۲۵): مدار پیشنهادی در مرجع [59]..... ۵۱
- شکل (۳-۲۶): مدار پیشنهادی در مرجع [1]..... ۵۱
- شکل (۴-۱): توپولوژی‌های LNA باند وسیع شناخته شده..... ۵۴
- شکل (۴-۲): الف) ساختار گیت-مشترک..... ۵۵

- شکل (۳-۴): ساختار پیشنهادی در طبقه ورودی برای بهبود پهنای باند..... ۵۶
- شکل (۴-۴): وضعیت قطب و صفر بعد از افزوده شدن مقاومت  $R_A$ ..... ۵۸
- شکل (۵-۴): نویز فلیکر مدل شده الف) مدل مداری، ب) مدل سیگنال کوچک..... ۵۹
- شکل (۶-۴): نویز فلیکر مدل شده الف) مدل مداری، ب) مدل سیگنال کوچک..... ۶۰
- شکل (۷-۴): اولین ساختار LNA باند وسیع طراحی شده..... ۶۱
- شکل (۸-۴): تقویت کننده باند وسیع طراحی شده دوم با خروجی تفاضلی..... ۶۳
- شکل (۹-۴): بافر طراحی شده برای ساختار تفاضلی..... ۶۴
- شکل (۱۰-۴): سومین ساختار پیشنهادی با استفاده از تکنیک استفاده مجدد از جریان..... ۶۶
- شکل (۱۱-۴): نسخه نهایی LNA باند وسیع..... ۶۸
- شکل (۱۲-۴): اعوجاج مرتبه دوم ترانزیستورهای nMOS و pMOS و برآیند آنها..... ۶۹
- شکل (۱۳-۴): مهمترین منابع نویز در سه فرکانس ابتدایی، میانی و انتهایی باند فرکانسی..... ۷۴
- شکل (۱۴-۴): مدار بایاس استفاده شده در LNA پیشنهادی..... ۷۶
- شکل (۱۵-۴): ولتاژهای نویز ایجاد شده در ساختار CS..... ۷۷
- شکل (۱۶-۴): شیوه حذف نویز رایج برای ساختار CS..... ۷۷
- شکل (۱۷-۴): ساختار کاهش نویز پیشنهادی..... ۷۸
- شکل (۱۸-۴): مقایسه عدد نویز ساختار CS با تکنیک کاهش نویز پیشنهادی و عدد نویز طبقه CS معمولی..... ۷۹
- شکل (۱۹-۴): تقویت کننده کم نویز برای کاربرد تلوزیونی..... ۸۰
- شکل (۲۰-۴): تقویت کننده کم نویز پیشنهادی برای کاربرد تلوزیونی..... ۸۰
- شکل (۱-۵): شبیه سازی قسمت حقیقی امپدانس ورودی..... ۸۴
- شکل (۲-۵): شبیه سازی بهره توان در سه گوشه فرکانسی بحرانی..... ۸۵
- شکل (۳-۵): شبیه سازی تطبیق ورودی در سه گوشه فرکانسی بحرانی..... ۸۵

- شکل (۴-۵): شبیه‌سازی عدد نویز در گوشه‌های فرکانسی بحرانی..... ۸۶
- شکل (۵-۵): تطبیق ورودی مدار شکل (۸-۴)..... ۸۸
- شکل (۶-۵): بهره توان مدار شکل (۸-۴)..... ۸۸
- شکل (۷-۵): عدد نویز مدار شکل (۸-۴)..... ۸۹
- شکل (۸-۵): تطبیق ورودی ساختار شکل (۱۰-۴)..... ۹۱
- شکل (۹-۵): بهره ساختار شکل (۱۰-۴)..... ۹۱
- شکل (۱۰-۵): عدد نویز ساختار شکل (۱۰-۴)..... ۹۲
- شکل (۱۱-۵): عدد نویز مدار نهایی در سه گوشه فرکانسی FF، TT و SS..... ۹۴
- شکل (۱۲-۵): بهره توان مدار نهایی در سه گوشه فرکانسی FF، TT و SS..... ۹۵
- شکل (۱۳-۵): تطبیق ورودی مدار نهایی در سه گوشه فرکانسی FF، TT و SS..... ۹۵
- شکل (۱۴-۵) مقایسه تاثیر تکنیک پیشنهادی در عدد نویز، استفاده از مقاومت سری با سلف در سورس ترانزیستور CG..... ۹۷
- شکل (۱۵-۵) مقایسه تاثیر تکنیک پیشنهادی در تطبیق ورودی، استفاده از مقاومت سری با سلف در سورس ترانزیستور CG..... ۹۷
- شکل (۱۶-۵) مقایسه تاثیر تکنیک پیشنهادی در بهره توان، استفاده از مقاومت سری با سلف در سورس ترانزیستور CG..... ۹۸
- شکل (۱۷-۵): مقایسه عدد نویز ساختارهای (۱۹-۴) و (۲۰-۴)..... ۹۹
- شکل (۱۸-۵): مقایسه تطبیق ورودی ساختارهای (۱۹-۴) و (۲۰-۴)..... ۱۰۰
- شکل (۱۹-۵): مقایسه بهره توان ساختارهای (۱۹-۴) و (۲۰-۴)..... ۱۰۰

## فهرست جداول

- جدول (۱-۵): اندازه‌ی المان‌های مدار شکل (۷-۴)..... ۸۴
- جدول (۲-۵): نتایج شبیه‌سازی مدار شکل (۷-۴)..... ۸۷
- جدول (۳-۵): اندازه‌ی المان‌های مدار شکل (۸-۴)..... ۸۷
- جدول (۴-۵): نتایج شبیه‌سازی مدار شکل (۸-۴)..... ۹۰
- جدول (۵-۵): اندازه‌ی المان‌های مدار شکل (۱۰-۴)..... ۹۰
- جدول (۶-۵): نتایج شبیه‌سازی مدار شکل (۱۰-۴)..... ۹۳
- جدول (۷-۵): اندازه‌ی المان‌های مدار نهایی..... ۹۳
- جدول (۸-۵): نتایج شبیه‌سازی مدار نهایی..... ۹۶
- جدول (۹-۵): اندازه‌ی المان‌های مدار شکل (۲۰-۴)..... ۹۹
- جدول (۱۰-۵): نتایج شبیه‌سازی مدار شکل (۲۰-۴)..... ۱۰۱
- جدول (۱۱-۵): مقایسه ساختار پیشنهادی برای کاربرد باند تلوزیونی با چندین ساختار موجود..... ۱۰۲
- جدول (۱۲-۵): مقایسه ساختار پیشنهادی اول با چندین ساختار موجود..... ۱۰۳

## مراجع

- [1] B. Razavi, "Cognitive radio design challenges and techniques," *IEEE J. Solid- State Circuits*, vol.45, no.8, Aug, 2010.
- [2] J. Mitola, III and G. Q. Maquire, Jr. , "Cognitive radio: making software radios more personal," *IEEE pers. Commun.* vol. 6, pp. 13-18, Aug. 1999.
- [3] S.Haykin, "Cognitive radio: brain- empowered wireless communications," *IEEE J. Sel. Areas Commun.*, vol. 23, pp. 201- 220, Feb. 2005.
- [4] J. Park et al, " A fully- integrated UHF receiver with multi- resolution spectrum- sensing ( MRSS) functionality for IEEE 802.22 cognitive- radios applications," *IEEE ISSCC Dig. Tech.Papers*, Feb. 2008, pp.526- 527.
- [5] B. Razavi, "Challenging in the design of cognitive radios design," *IEEE Custom Integrated Circuits Conference (CICC)*, pp. 391-398 Aug, 2009.
- [6] J. Kim, S. J. Lee, S. Kim, J. Ok Ha, J. Min, S. Lee, Y. Seongo, and H. Shin "A 54- 862 MHz CMOS direct conversion transceiver for IEEE 802.22 cognitive radio application," *IEEE CICC*, 2009.
- [7] T. H. Lee, *The design of CMOS radio-frequency integrated circuits*, Cambridge University Press, Second edition, 2004.
- [8] K. Chen, J. Lu, B. Chen, and S. Liu, "An ultra-wide-band 0.4–10-GHz LNA in 0.18- $\mu\text{m}$  CMOS," *IEEE Trans. Circuits Syst. II: Exp. Briefs*, vol. 54, no. 3, pp. 217-221, Mar. 2007.
- [9] B. Razavi, *RF microelectronics*, Prentice Hall, Upper Saddle River, New Jersey, 1998.
- [10] A. Van Der Ziel, *Noise in solid state devices and circuits*, Wiley, New York, 1996.
- [11] Abidi, "High frequency noise measurements on FETs with small dimensions," *IEEE Trans. On Electronic Devices*, vol.33, Nov. 1986, pp. 1801 – 1805.
- [12] M. S. Mehrjoo, *Design and simulation of high-linearity wideband LNAs in nano-meter CMOS technology*, M.Sc. Thesis, Amirkabir University of Technology, Tehran, 2011.
- [13] A. G. Gonzalez, *Microwave transistor amplifiers: analysis and design*, 2<sup>nd</sup> Edition, Prentice Hall, 1996.
- [14] J. Goo, *High frequency noise in CMOS low noise amplifiers*, Doctor of Philosophy Thesis, Stanford, 2001.
- [15] B. Leung, *VLSI for wireless Communication*, Prentice Hall, 2002.
- [16] R. Lu, *CMOS low noise amplifier design for wireless sensor networks*, Master of Science Thesis, UC Berkeley, 2003.
- [17] H. Zhang, X. Fan, and E. Sanchez, "A low-power, linearized, ultra-wideband LNA design technique," *IEEE J. Solid-State Circuits*, vol. 44, no. 2, pp. 320-330, Feb. 2009.
- [18] H. Zhang, X. Fan, and E. Sanchez, "Linearization techniques for CMOS low noise

- amplifiers: a tutorial,” *IEEE Trans. Circuits Syst. I*, vol. 58, no. 1, pp. 22-36, Jan. 2011.
- [19] J. Chang and Y. Lin, “3–10 GHz low-power, low-noise CMOS distributed amplifier using splitting-load inductive peaking and noise-suppression techniques”, *Electronics Letters*, pp. 1033 - 1035, 2009.
- [20] C. Chen and J. Yang, “3-10GHz CMOS distributed amplifier low-power and low noise and high-gain low noise amplifier for UWB systems”, *IEEE Region 10 Conference TENCON*, pp. 2045 - 2047, 2010.
- [21] Y. Yu, Y. Chen, and D. Heo, “A 0.6-V low power UWB CMOS LNA,” *IEEE Microwave and Wireless Components Letters*, pp. 229 - 231, 2007.
- [22] J. Chang and Y. Lin, “A DC-10.5-GHz CMOS distributed amplifier with  $3.2\pm 0.3$  dB NF,  $10.5\pm 1.4$  dB gain and  $\pm 13.8$  ps group delay variation,” *IEEE Radio and Wireless Symposium*, pp. 307 - 310, 2011.
- [23] P. Heydari and D. Lin, “A performance optimized CMOS distributed LNA for UWB receivers,” *Custom Integrated Circuits Conference*, pp. 337 - 340, 2005.
- [24] P. Heydari, “Design and analysis of a performance-optimized CMOS UWB distributed LNA,” *IEEE Journal of Solid-State Circuits*, pp. 1892 - 1905, 2007.
- [25] F. Zhang and P. R. Kinget, “Low-power programmable gain CMOS distributed LNA,” *IEEE J. of Solid State Circuits*, vol. 41, NO.6, pp 1333–1343, Jun. 2006.
- [26] S. Shekhar<sup>1</sup>, X. Li, and D.J. Allstot, “A CMOS 3.1-10.6GHz UWB LNA employing stagger- comp sated series peaking,” *IEEE Radio Frequency Integrated Circuits Symposium*, 2006.
- [27] B. Hu, X. Yu, and L. He, “A Gm-boosted and current peaking wideband merged LNA and mixer,” *IEEE International Conference on Ultra-Wideband*, pp. 1 - 4, 2010.
- [28] D. J. Allstot, X. Li, and S. Shekhar, “Design considerations for CMOS low-noise amplifiers,” *IEEE Radio Frequency Integrated Circuits Symposium*, pp. 97 - 100, 2004.
- [29] S. Shekhar, X. Li and D.J. Allstot, “Low-power gm-boosted LNA and VCO circuits in 0.18  $\mu$ m CMOS,” *IEEE International Solid-State Circuits Conference*, pp. 534 – 615. Vol. 1, 2005.
- [30] K. Bhatia, S. Hyvonen, and E. Rosenbaum, “An 8-mW, ESD-protected, CMOS LNA for Ultra-wideband applications,” *IEEE Custom Integrated Circuits Conference*, pp.385-388, 2006.
- [31] M. Battista, J. Gaubert, M. Egels, S. Bourdel and H. Barthelemy, “6–10 GHz ultra-wideband CMOS LNA,” *Electronic Letters*, pp. 343-344, vol. 41, NO. 5, Feb. 2008.
- [32] P. Chang, H. Wu, and C. Jou, “A 1-V, low-power CMOS LNA for ultra wideband Receivers,” *Proceedings of Asia-Pacific Microwave Conference*, pp. 1-4, 2007
- [33] Y. Lin, W. Liou, and J. Ho, “A low power ultra-wideband CMOS LNA for 3.1-8.2-GHz wireless receivers,” *International Conference on Communications, Circuits and Systems*, pp. 1288 – 1291, 2006.
- [34] A. Bevilacqua and A. M. Niknejad, “An ultra wideband CMOS low-noise amplifier for 3.1–10.6-GHz wireless receivers,” *IEEE J. of Solid State Circuits*, vol. 39, NO.12, pp.2259–2269, Dec. 2004.
- [35] M. U. Nair, Y.J. Zheng, and Y. Lian, “1V, 0.18 mm<sup>2</sup>-area and power efficient UWB LNA utilizing active inductors,” *Electronic Letters*, pp. 1127-1129, vol. 44, NO. 19, Sep. 2008.
- [36] M. M. Reja, I. Filanovsky, and K. Moez, “A CMOS 2.0-11.2 GHz UWB LNA using

- active inductor circuit,” *International Symposium on Circuits and Systems*, 2008.
- [37] Y. You, W. Zhang, H. Xie, P. Shen, Y. Huang, L. Huang, and B. Sun, “A novel 3-5 GHz low noise amplifier using an active inductor,” *International Conference on Microwave Technology and Computational Electromagnetics*, pp. 300 - 303, 2009.
- [38] M. U. Nair, Y. Zheng, and Y. Lian, “An active inductor based low-power UWB LNA,” *International Conference on Ultra-Wideband*, pp. 813 – 816, 2007.
- [39] M. M. Reja, I. Filanovsky and K. Moez, “An area-efficient multistage 3.0- to 8.5-GHz CMOS UWB LNA using tunable active inductors,” *IEEE Transactions on Circuits and Systems*, 2010.
- [40] S.K. Hampel, O. Schmitz, M. Tiebout, and I. Rolfes, “Inductor less 1-10.5 GHz wideband LNA for multi standard applications”, *IEEE Asian Solid-State Circuits Conference*, pp. 269-272, Nov. 2009.
- [41] Y. Hua. Yu, Y. Sian. Yang, and Y. Jan. Chen, “A compact wideband CMOS low noise amplifier with gain flatness enhancement,” *IEEE J. Solid- State Circuits*, vol.45, no.3, pp. 502-509 March, 2010.
- [42] A. Mirvakili, *Analysis and design of LNA for UWB applications in CMOS technology*, M.Sc. Thesis, K. N. Toosi University of Technology, Tehran, 2008.
- [43] H. Xie and A. Wang, “An ultra-wideband 0.18  $\mu\text{m}$  SiGe BiCMOS LNA for 3.1GHz to 10.6GHz wireless receivers,” *European conf. Wireless tech*, Oct. 2005, pp. 145-148.
- [44] H. Chen, Y. Lin, and S. Lu, “Analysis and design of a 1.6–28-GHz compact wideband LNA in 90-nm CMOS using a  $\pi$ -match input network,” *IEEE Transactions on Microwave Theory and Techniques*, pp. 2092-2104, vol. 58, NO. 8, Aug. 2010
- [45] C. Liao and S. Liu, “A broadband noise-canceling CMOS LNA for 3.1–10.6-GHz UWB receivers,” *IEEE Custom Integrated Circuits Conference*, pp. 161-164, 2005
- [46] T. Kihara, T. Matsuoka, and K. Taniguchi, “A 1.0 V, 2.5 mW, transformer noise-cancelling UWB CMOS LNA,” *IEEE Radio Frequency Integrated Circuits Symposium*, pp. 493-496, 2008.
- [47] O. Najari, T. Arnborg, and A. Alvandpour, “Wideband inductor less LNA employing simultaneous 2nd and 3rd order distortion cancellation,” *NORCHIP*, pp. 1-4, 2010.
- [48] T. Strom, *Wideband Inductor-less LNA with Resistive Feedback and Noise Cancellation*, M.Sc. Thesis, Chalmers University of Technology, Gothenburg, 2010.
- [49] R. P. Jindal, “Compact noise models for MOSFETs,” *IEEE Trans. Electron Devices*, vol. 53, no. 9, pp. 2051-2061, Sept. 2006.
- [50] C.-F. Liao and S.-I. Liu, “A broadband noise-canceling MOS LNA for 3.1–10.6-GHz UWB receiver,” *IEEE J. Solid-State Circuits*, vol. 42, no. 2, pp. 329–339, Feb. 2007.
- [51] F. Bruccoleri, E. A. M. Klumperink, and B. Nauta, “Wide-band CMOS low-noise amplifier exploiting thermal noise canceling,” *IEEE J. Solid-State Circuits*, vol. 39, no. 2, pp. 275–282, Feb. 2004.
- [52] P. Simitsakis, Y. Papananos, and E.-S. Kytonaki, “Design of a low voltage-low power 3.1-10.6 GHz UWB RF front-end in a CMOS 65 nm technology,” *IEEE Trans. Circuits Syst. II: Exp. Briefs*, vol. 57, no. 11, pp. 833-837, Nov. 2010.
- [53] E. Sánchez-Sinencio and J. Silva-Martinez, “CMOS transconductance amplifiers, architectures and active filters: A tutorial,” *IEE Proc.–Circuits Devices Syst.*, vol. 147, no. 1, pp. 3–12, Feb. 2000.
- [54] V. Aparin, “State-of-the-art techniques for high linearity CMOS low noise amplifiers,”

- presented at the *IEEE RFIC Symp. Workshop WSC*, Honolulu, HI, 2007.
- [55] W. Sansen, "Distortion in elementary transistor circuits," *IEEE Trans. Circuits Syst. II, Analog Digit. Signal Process*, vol. 46, no. 3, pp. 315–325, Mar. 1999.
- [56] B. Toole, C. Plett, and M. Cloutier, "RF circuit implications of moderate inversion enhanced linear region in MOSFETs," *IEEE Trans. Circuits Syst. I*, vol. 51, no. 2, pp. 319–328, Feb. 2004.
- [57] B. Analui and A. Hajimiri, "Bandwidth enhancement for tran-simpedance amplifiers," *IEEE J. Solid-State Circuits*, vol. 39, no. 8, pp. 1263–1270, Aug. 2004.
- [58] M. S. Mehrjoo and M. Yavari, "A low power UWB very low noise amplifier using an improved noise reduction technique," in *Proc. IEEE International Symposium on Circuits and Systems (ISCAS)*, Rio de Janeiro, Brazil, pp. 277–280, May 2011.
- [59] A. Mirvakili and M. Yavari, "A noise-canceling CMOS LNA design for the upper band of UWB DS-CDMA receivers," *IEEE International Symposium on Circuits and Systems*, pp. 217–220, May 2009.
- [60] F. Bruccoleri, E. A. M. Klumperink, and B. Nauta, "Wide-band CMOS low-noise amplifier exploiting thermal noise cancelation," *IEEE J. Solid-state Circuit*, vol. 39, pp. 275–281, Feb., 2004
- [61] E. Wang and Z. Tang, and Hao Min, "A wide-band CMOS low-noise amplifier for TV tuner application," *IEEE ASSCC*, pp.816–819, May, 2008
- [62] A. H. Ansari and M. Yavari, "A very wideband low noise amplifier for cognitive radios," in *Proc. IEEE International Conf. on Electronics, Circuits and Systems (ICECS)*, Beirut, Lebanon, pp. 623–626, Dec. 2011.
- [63] W.-H. Chen, G. Liu, B. Zdravko, and A. M. Niknejad, "A highly linear broadband CMOS LNA employing noise and distortion cancellation," *IEEE J. Solid-State Circuits*, vol. 43, no. 5, pp. 1164–1176, May 2008.
- [64] A. Bevilacqua and A. M. Niknejad, "An ultrawideband CMOS low-noise amplifier for 3.1–10.6-GHz wireless receivers," *IEEE J. Solid-State Circuits*, vol. 39, no. 12, pp. 2259–2268, Dec. 2004.
- [65] M. Chen and J. Lin, "A 0.1–20 GHz low-power self-biased resistive-feedback LNA in 90 nm digital CMOS," *IEEE Microwave and Wireless Component Letters*, vol. 19, no. 5, pp. 323–325, May. 2009.
- [66] K. Moez and M. I. Elmasry, "A low-noise CMOS distributed amplifier for ultra-wide-band applications," *IEEE Trans. Circuits Syst. II: Exp. Briefs*, vol. 55, no. 2, pp. 126–130, Feb. 2008.
- [67] C. P. Liang, P. Z. Rao, T. J. Huang, and S. J. Chung, "Analysis and design of two low-power ultra-wideband CMOS low-noise amplifier with out-band rejection," *IEEE Transaction on Microwave Theory and techniques*, vol. 58, no. 2, pp. 277–286, Feb. 2010.
- [68] S. C. Blaakmeer, E. A. M. Klumperink, D. M. W. Leenaerts, and B. Nauta, "Wideband balun-LNA with simultaneous output balancing, noise-canceling and distortion-canceling," *IEEE J. Solid-State Circuits*, vol. 43, no. 6, pp. 1341–1350, Jun. 2008.



- 
- [69] I. Umoh and T. Ogunfunmi, "Digital post-linearization of a wideband low noise amplifier for ultra-wideband wireless receivers," *IEEE International Symposium on Circuit and Systems*, May 2011.
- [70] S. C. Blaakmeer, E. A. M. Klumperink, B. Nauta, and D. M. W. Leenaerts, "An inductorless wideband balun-LNA in 65-nm CMOS with balanced output," in *Proc. ESSCIRC*, pp. 264- 367, Oct. 2007.
- [71] A. R. Ximenes and J. W. Swart, "A wideband noise canceling low-noise amplifier for 50 MHz – 5GHz wireless receivers in CMOS technology," *IEEE New Circuits and Systems Conference (NEWCAS)*, pp.197-200, 2011.
- [72] K. Yousef, H. Jia, R. Pokharel, A. Allam, M. Ragab, and k. Yoshida, "A 2-16 GHz CMOS current reuse cascaded ultra-wideband low noise amplifier," *IEEE Electronics and Communication and Photonics Conference (SIEPC)*, pp.1-5, 2011.
- [73] M. S. Mehrjoo and M. Yavari, "A low-power noise reduction technique for broadband CMOS low-noise amplifiers," in *Proc. IEEE International Conf. on Electronics, Circuits and Systems (ICECS)*, Athens, Greek, pp. 174-177, Dec. 2010.
- [74] S. B. T. Wang, A. M. Niknejad, and R. W. Brodersen, "Design of a sub-mW 960-MHz UWB CMOS LNA," *IEEE J. Solid-State Circuits*, vol. 41, no. 11, pp. 2449–2456, Nov. 2006.
- [75] D. Im, I. Nam, H.-T. kim, and K. Lee, "A wideband CMOS low noise amplifier employing noise and IM2 distortion cancellation for digital TV tuner," *IEEE J. Solid-State Circuits*, vol. 44, no. 3, pp. 686–698, Mar. 2009.
- [76] T. W. Kim, H. Muthali, S. Sengupta, K. Barnett, and J. Jaffee, "Multi-standard mobile broadcast receiver LNA with integrated selectivity and novel wideband impedance matching technique," *IEEE J. Solid-State Circuits*, vol. 44, no. 3, pp. 675–685, Mar. 2009.
- [77] D. Im, I. Nam, H.-T. kim, and K. Lee, "A CMOS active feedback balun-LNA with high IIP2 for wideband digital TV receivers," *IEEE Transaction on Microwave Theory and Technique*, vol. 58, no. 12, pp. 3566–3579, Dec. 2010.

## ABSTRACT

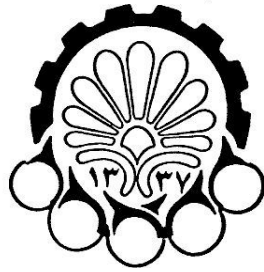
In order to have optimum usage of bandwidth and to implement the wideband networks, researcher centers have been figured out to develop new ways to use the bandwidth optimally. Cognitive Radios sense the bandwidth intellectually and by this way, they have optimum usage of bandwidth. The broadband behavior of receiver is determined by the front-end low-noise amplifier which should have good performance in 10 GHz bandwidth.

In this thesis, a new technique in order to improve the low frequency performance in common gate wideband low noise amplifiers and also a new noise cancellation technique is presented. In common gate structure, a series resistor is added with source inductor. The added resistor removes off-chip inductor or active inductor in source of CG transistor because it increases the parallel resistance with input impedance. The new cancellation technique is based on adding two voltage noises in output node instead of adding in next stage. Current-reuse technique is used in this structure, so without any extra stage and power consumption, the noise figure of circuit is improved.

The first technique is designed in a 90-nm RF-CMOS technology using Spectre RF on four structures. Finally in last structure, Very low noise figure with low power consumption is achieved. The LNA parameters are  $NF= 2.3-2.8\text{dB}$ ,  $S_{21}=10.6-13.4\text{dB}$ , power consumption= 6 mW,  $IIP3= -5\text{dBm}$  and  $BW= 0.05-10\text{ GHz}$

The noise cancellation technique is implemented for Cognitive Radios in TV applications. In this structure, the thermal noise of CS transistor is cancelled and also the linearity of this structure is improved. The LNA parameters are:  $NF= 1.8- 2.2\text{ dB}$ , power consumption= 3.6 mW,  $S_{21}= 13.5- 16.75\text{ dB}$  and  $IIP3= -5- +3$ .

Keywords: Cognitive Radio (CR), Wideband Low noise amplifier (LNA), Ultra wideband (UWB), Noise cancellation, Linearity and distortion cancellation, Current-reuse.



Amirkabir University of Technology  
(Tehran Polytechnic)  
Department of Electrical Engineering

A dissertation submitted in partial fulfilment of  
the requirements for the degree of

Master of Science

Design of Wideband LNA for Cognitive Radio  
Applications

By:  
Amirhossein Ansari Bozorg

Under Supervision of:  
Dr. Mohammad Yavari  
Dr. Hassan Ghaforifard

February 2012